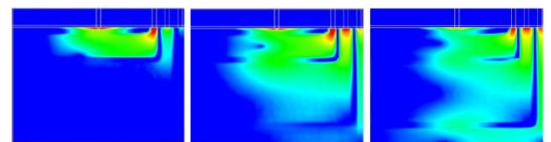


半導体デバイス3次元TCADシステム Advance/TCAD 最新動向セミナー

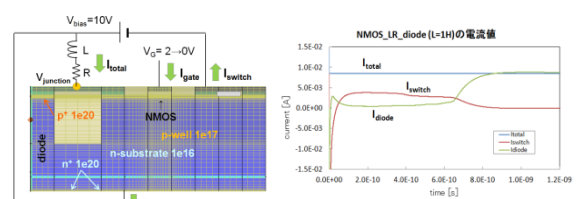
2017年12月12日(火)開催

13:30~13:40 (10分)	主催者あいさつ アドバンスソフト株式会社のご紹介 半導体デバイス 3次元 TCAD システム Advance/TCAD のこれまでの開発経緯..... 1 研究主席 原田 昌紀
13:40~14:20 (40分)	半導体デバイス 3次元 TCAD システム Advance/TCAD の新機能 1 : 回路シミュレータとの連成解析機能のご紹介 11 主管研究員 大倉 康幸
14:20~14:40 (20分)	半導体デバイス 3次元 TCAD システム Advance/TCAD による最新事例紹介 (その1) 23 研究員 萩原 敦、小瀬村 大亮
14:40~15:00 (20分)	半導体デバイス 3次元 TCAD システム Advance/TCAD の新機能 2 : 光との連成解析機能のご紹介 37 主管技師長 並木 武文
15:00~15:10 (10分)	(休憩)
15:10~15:50 (40分)	半導体デバイス 3次元 TCAD システム Advance/TCAD の新機能 3 : 熱解析機能のご紹介 49 研究員 関口 昂臣
15:50~16:10 (20分)	半導体デバイス 3次元 TCAD システム Advance/TCAD による最新事例紹介 (その2) 61 研究員 萩原 敦、小瀬村 大亮
16:10~16:20 (10分)	半導体デバイス 3次元 TCAD システム Advance/TCAD の今後の開発計画 69 研究主席 原田 昌紀
16:20~16:30 (10分)	発売価格のご案内、質疑応答 ※資料は非公開です 営業部 佐藤 琴美

memo



青色光 緑色光 赤色光
受光デバイスの解析事例



モータ制御回路の解析事例

AdvanceSoft

アドバンスソフト株式会社のご紹介

研究主席 原田 昌紀

2017年12月12日 (火)
アドバンスソフト株式会社



会社概要

名称 アドバンスソフト株式会社
(英文社名 AdvanceSoft Corporation)

本社 〒101-0062
東京都千代田区神田駿河台4-3
新お茶の水ビル17階
TEL: 03-6826-3970
FAX:03-5283-6580

設立 2002年(平成14年)4月24日

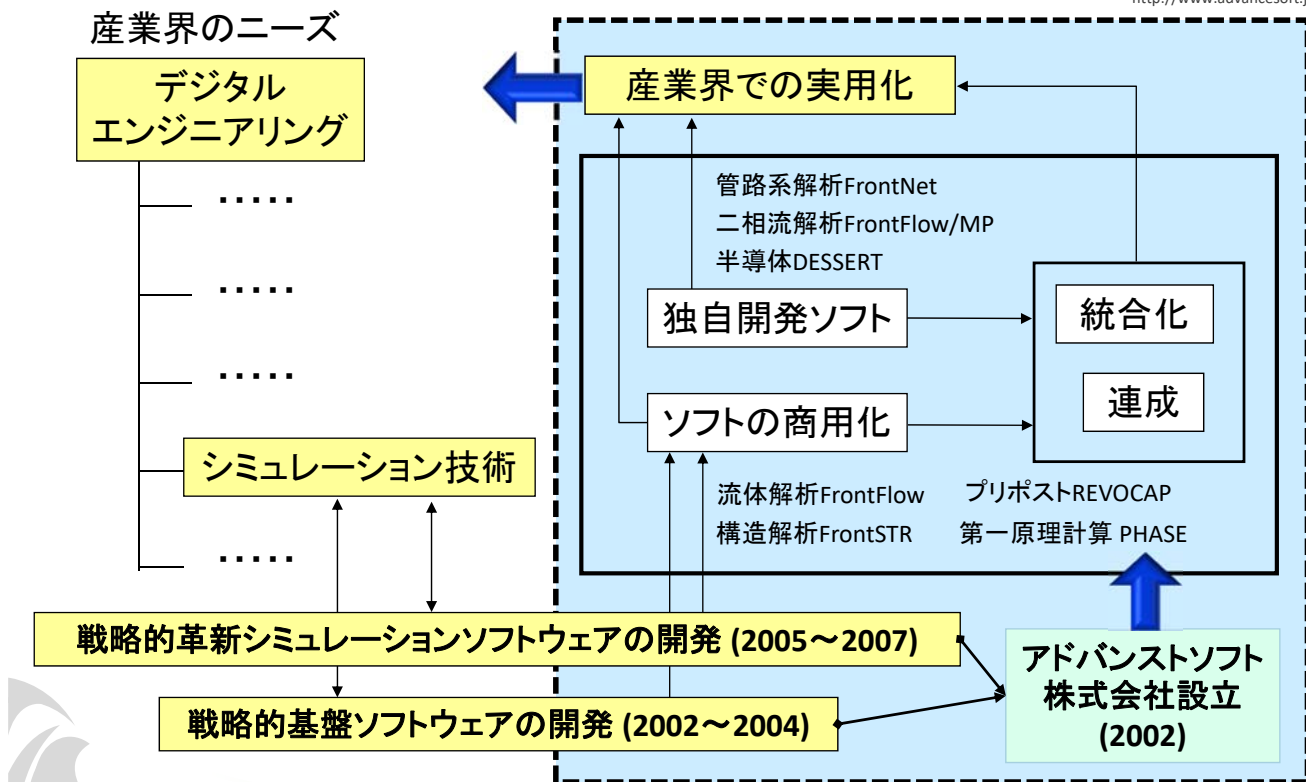
資本金 3,724万円

社員数 98名(2017年9月19日時点)

事業部	部	業務概要
第1事業部	技術第1部	・ナノ材料の第一原理計算、量子化学計算やメソ領域の開発など
	技術第2部	・プリポスト・可視化システム・連成システム開発、構造解析エンジニアリングなど
	技術第6部	・次世代TCADシステムの開発 ・環境関連の開発、解析業務
第2事業部	技術第4部	・混相流に係わる次世代流体システム開発など
第3事業部	技術第3部	・乱流、燃焼、化学反応等に係わる次世代流体システム開発など
	技術第7部	・J-PARCに係わるプロジェクトの実施等 ・発電・化学プラントやライフライン等の管路系流体解析エンジニアリング業務、次世代流体解析システム保守・販売サポート
第4事業部	技術第5部	・原子力・エネルギー利用に係る安全性解析など
—	総合企画部	・スーパーコンピューティングサービス ・防災シミュレーション ・コンサルティングサービスの提供 ・解析サービスの提供
営業本部	営業部	・お客様窓口

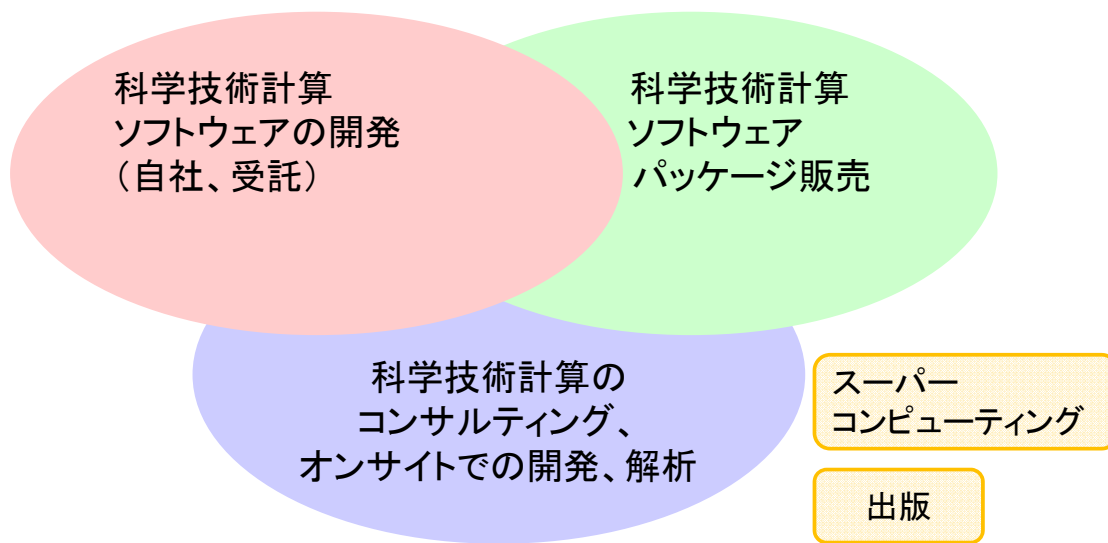


アドバンスソフトとは

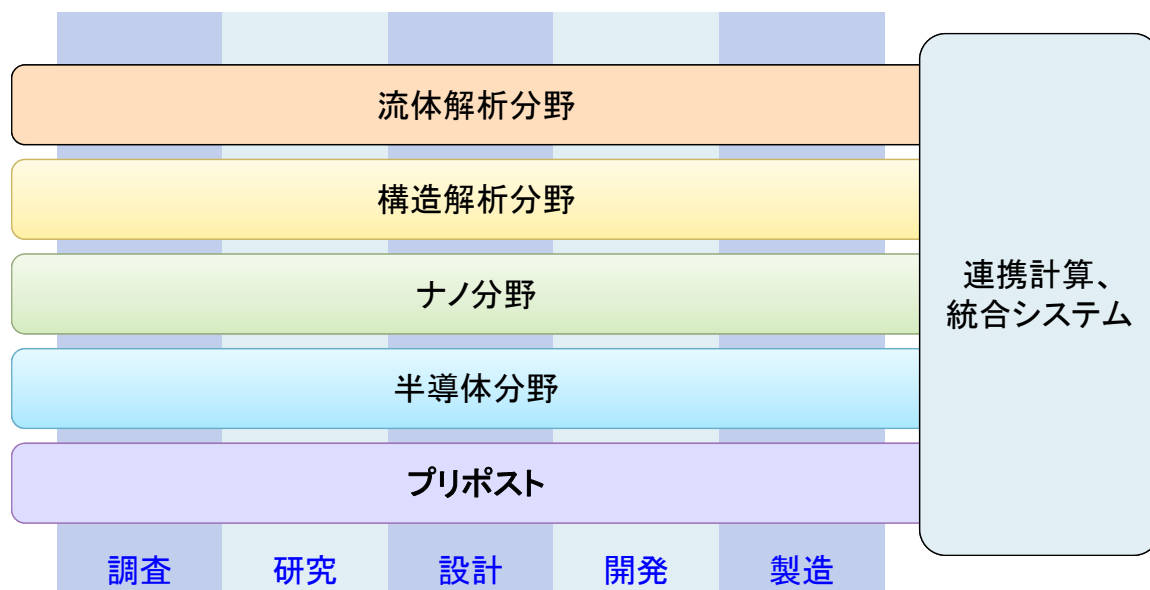


事業内容

アドバンスソフトがご提供するサービス



科学技術計算ソフトウェアの開発を基礎とした、
科学技術計算に関する様々なソリューションをご提供します。



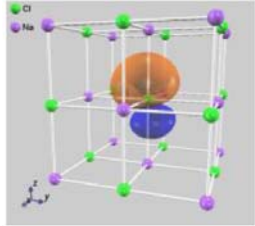
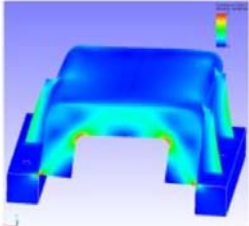
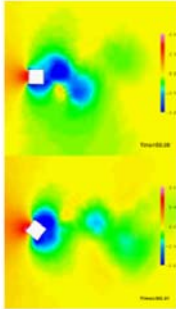
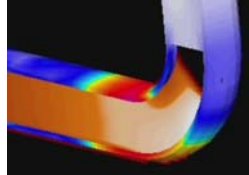
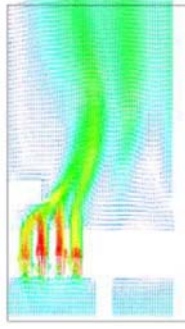
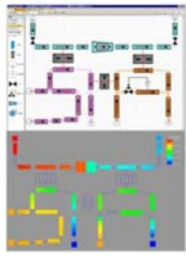
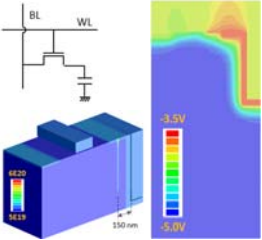
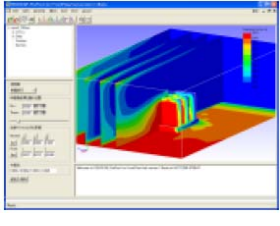
産業の主要な分野のあらゆるフェーズで直面する課題に対し、
科学技術計算によるソリューションをご提供します。

アドバンスソフトのパッケージソフトウェア

ソフトウェア名称	解析内容
Advance/PHASE	第一原理計算ソフトウェア
Advance/FrontSTR	構造解析ソフトウェア
Advance/FrontNoise	音響解析ソフトウェア
Advance/TCAD	半導体プロセス・デバイスシミュレータ
Advance/ParallelWave	電磁波解析ソフトウェア
Advance/REVOCAP	構造解析・流体解析プリポストプロセッサ
Advance/FrontFlow/red	流体解析ソフトウェア
Advance/FrontFlow/MP	気液二相流解析ソフトウェア
Advance/FrontFlow/FOCUS	高速流・爆発解析ソフトウェア
Advance/FrontNet	管路系1次元流体解析ソフトウェア群

※上記は主要パッケージを掲載しています。詳細は弊社HP(www.advancesoft.jp)をご参照ください。

アドバンスソフトのパッケージソフトウェア

<p>ナノ</p> <p>Advance/PHASE</p> 	<p>構造</p> <p>Advance/FrontSTR</p> 	<p>流体</p> <p>Advance/FrontFlow/red Advance/FrontFlow/FOCUS</p>   <p>Advance/FrontFlow/MP</p>  <p>Advance/FrontNetシリーズ</p> 	
<p>半導体</p> <p>Advance/TCAD</p> 	<p>プリポスト</p> <p>Advance/REVOCAP</p> 		

※上記は主要パッケージを掲載しています。詳細は弊社HP(www.advancesoft.jp)をご参照ください。

facebook、YouTubeでも関連記事を掲載中

<http://www.facebook.com/advancesoft.jp>

<http://www.youtube.com/user/advancesoft>



Advance/TCADのこれまでの開発経緯

研究主席 原田 昌紀

2017年12月12日（火）
アドバンスソフト株式会社

Advance/TCADのこれまでの開発経緯

2011年～2016年9月

- デバイスシミュレータについては、微細デバイスおよびパワーデバイスの両方について、高速でロバストな3次元計算を可能とした。
- プロセスシミュレータについては、基本設計から開発を開始し、高速3次元形状機能、高性能イオン注入、並列計算機能などを開発した。微細デバイスおよびパワーデバイスの両方に対応可能な高速高汎用プロセスシミュレータを開発した。
- GUIについては、β版、β2版の会員様評価でいただいたご意見をもとに、設計段階から機能を見直しながら使い勝手を改良した。

Advance/TCADのこれまでの開発経緯

Advance/TCAD (2016年9月リリース) プロセスシミュレータ機能一覧

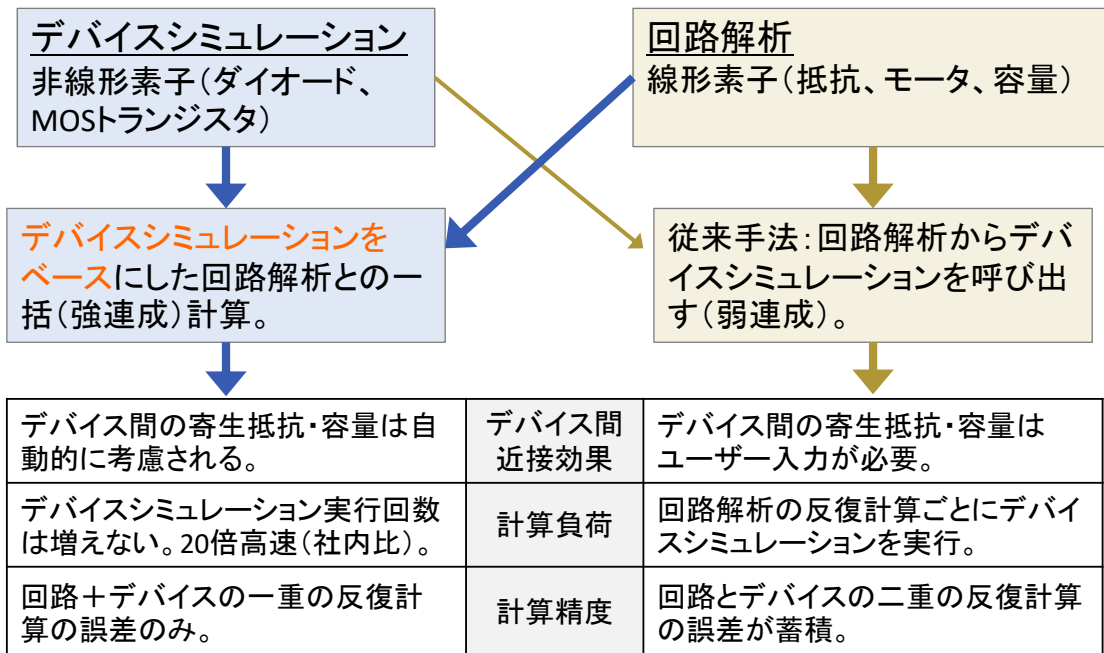
項目	値
メッシュ作成機能	• 格子密度制御機能付き非構造四面体メッシャー
3次元形状生成機能	• テトラメッシュ使用。 • 距離関数を用いた幾何学処理。 • 等方デポ・エッチ、異方デポ・エッチ、平坦化デポ・エッチ。
イオン注入機能	• 平均自由行程モデル(アモルファス材質)。 • 原子間相互作用: ZBL ポテンシャル。 • 原子・電子間相互作用: LSS, Firsov, VIENNA モデル。 • 熱振動モデル: Debyeモデルによる熱振動振幅。 • 結晶破壊モデル: Kinchin-Peace モデル。
拡散機能	• 非平衡反応拡散モデル。 • Fermiモデル。
酸化機能	• 粘弾性モデルによる酸化-変形連成解析機能。

Advance/TCADのこれまでの開発経緯

Advance/TCAD (2016年9月リリース) デバイスシミュレータ機能一覧

項目	値
使用可能な材質 (※材料定数を変更することで別材質も設定可能。)	半導体: Si, poly-Si, Ge, Si _x Ge _{1-x} , GaAs, AlAs, Ga _x Al _{1-x} As, 3C-SiC, 4H-SiC, 6H-SiC, GaN, GaAl _x N _{1-x} , AlN 絶縁体: SiO ₂ , Si ₃ N ₄ , Ta ₂ O ₅ , Al ₂ O ₃ , Air 金属: Cu, Al, Ti, Ta, Mo, W, TiN
解析機能	• 電子・正孔密度の移流拡散方程式 + ポアソン方程式 • ガンメル法、カップル法 • 定常解析、過渡解析機能(タイムステップ制御) • 不純物モデル(浅い準位から深い準位までに対応) • 界面準位モデル(界面再結合, 界面電荷を考慮。連続準位の設定が可能)。 • ヘテロ接合に対応。 • 量子効果補正(Feynmanの実効ポテンシャル、直接トンネリング) • 電極特性(オーミック、ショットキー接合に対応)。 • 仮想ライフタイム法、バイアス粗密調整機能 • 並列計算 • 線形回路素子との連成解析
基本物性のモデル	• 誘電率、電子親和力、質量モデル、バンドギャップモデルなど
移動度モデル	• MOS反転層モデル、折れ線近似、指数飽和型、定数型など
生成・再結合モデル	• SRH, Auger、直接再結合、深い準位による再結合、二準位間再結合、GIDL、衝突電離など

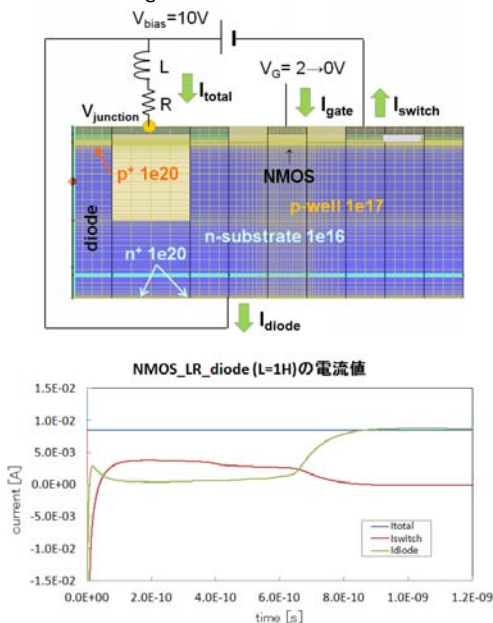
線形回路素子との強連成一括解析手法



Advance/TCADのこれまでの開発経緯

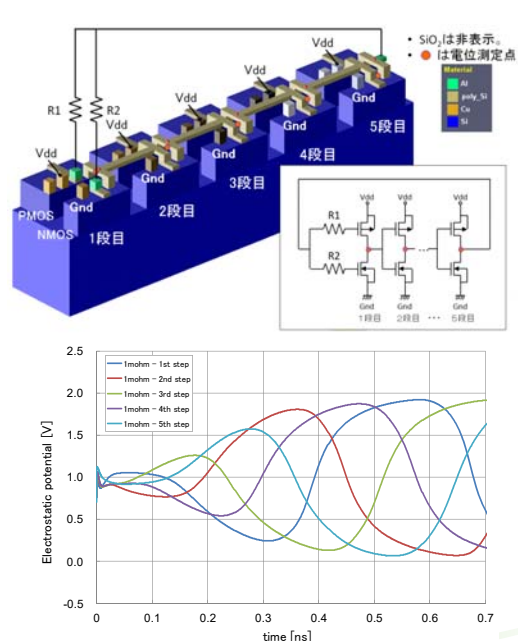
線形回路素子との強連成一括解析例①：モータ制御回路

時刻 $t=0$ で $V_G=2V \rightarrow 0V$ 印加後の過渡解析



線形回路素子との強連成一括解析例②：リングオシレータ解析路

時刻 $t=0$ で $V_{dd}=2V$ に印加後の過渡解析



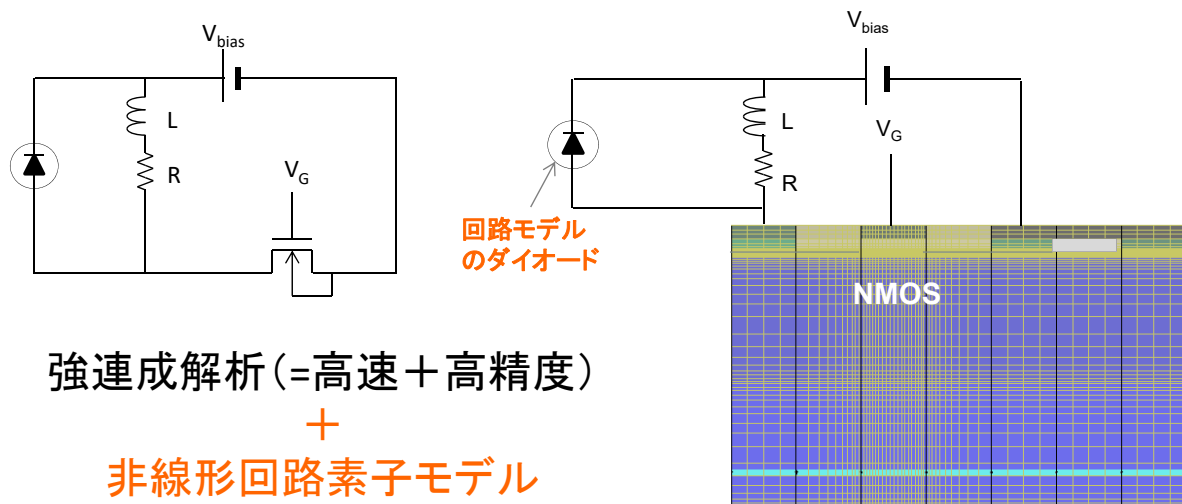
2016年9月以降の開発内容

- 回路との連成解析機能の拡張
- 光との連成機能の開発
- 熱解析機能の開発

2016年9月以降の開発内容

回路との連成解析機能の拡張

線形回路素子だけでなく非線形回路素子との強連成一括解析を可能にした。



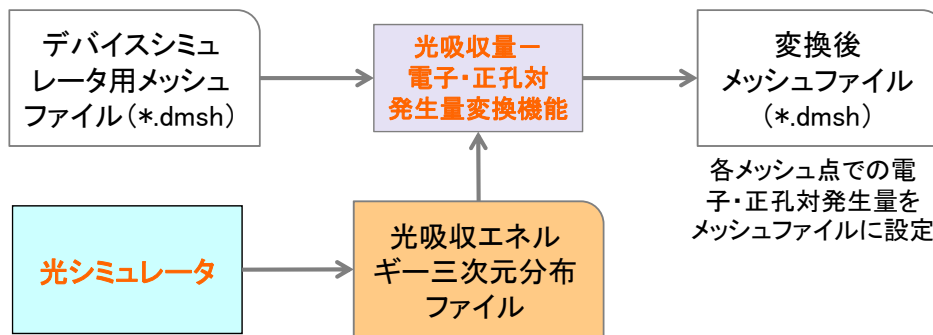
2016年9月以降の開発内容

光との連成機能の開発

光電効果による電子・正孔対発生量は、3次元分布としてデバイスシミュレータの入力ファイルに設定する。これまでは、太陽電池のように簡単な構造について、解析的に求めた電子・正孔対発生量を設定できるのみであった。



今回、光解析プログラムを開発し、光の吸収量の3次元分布をデバイスシミュレータの入力ファイルとして設定できる機能を開発した。



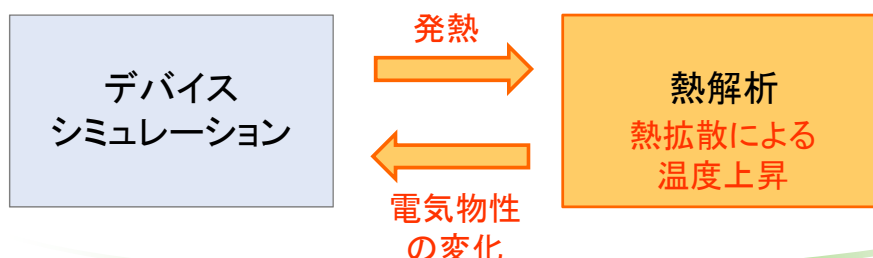
2016年9月以降の開発内容

熱解析機能の開発

これまでは系全体で温度を固定した解析のみが可能であり、発熱は考慮していなかった。



今回、電流による発熱、熱拡散による温度上昇、温度上昇による電気物性の変化についての解析機能をデバイスシミュレーションに組み込んだ。



本日のご報告内容

Advance/TCADの新機能1:

回路シミュレータとの連成解析機能のご紹介

大倉 康幸

Advance/TCADによる最新事例紹介(その1)

萩原 敦

Advance/TCADの新機能2:

光との連成解析機能のご紹介

並木 武文

Advance/TCADの新機能3:

熱解析機能のご紹介

関口 昂臣

Advance/TCADによる最新事例紹介(その2)

小瀬村 大亮

Advance/TCADの今後の開発計画

原田 昌紀



半導体デバイス3次元TCADシステム Advance/TCADの新機能1： 回路シミュレータとの連成解析機能のご紹介

主管研究員 大倉 康幸

2017年12月12日（火）
アドバンスソフト株式会社

目次

目次

- ・はじめに
- ・入力仕様 使い方
- ・回路解析とデバイス解析の連成方法
- ・回路シミュレータの概要
- ・連成解析事例
- ・まとめ

● はじめに

回路シミュレータとの連成解析機能とは

デバイスシミュレーションのニーズとして注目デバイスだけを解析する以外に、廻りの素子を含めて解析したいというものがある(特に過渡特性)。

現在のDESSERTでは負荷抵抗、容量、インダクタンスが電極に接続出来る。

今回、回路シミュレータをDESSERTに組み込み、ダイオード、MOS等の非線形素子を回路モデルとして入力して連成計算が出来るようにした。

つまり、DESSERTと回路シミュレータの連成。Mixed-Modeとも呼ぶ。

入力仕様 使い方

● 入力仕様 使い方

コントロールファイルでmixedが追加になるだけ(GUI対応予定)。

```
external_circuit{  
    switch = on,  
    mixed = on,  
}
```

回路ファイルと接続情報ファイルが必要。

回路ファイルはspice3f5の書式そのまま。後で詳細説明。

DESSERTとの接続端子をnで始まる名前指定する。

接続情報ファイルはDESSERTの電極名と回路ファイルのノード名。

● 入力仕様 使い方(続き)

バイアス設定

DESSERT単体動作とMixed-Mode動作の2段階。
但し、DESSERT単体動作はMixed-Mode動作の初期の
バイアス設定が不安定な場合の補助。

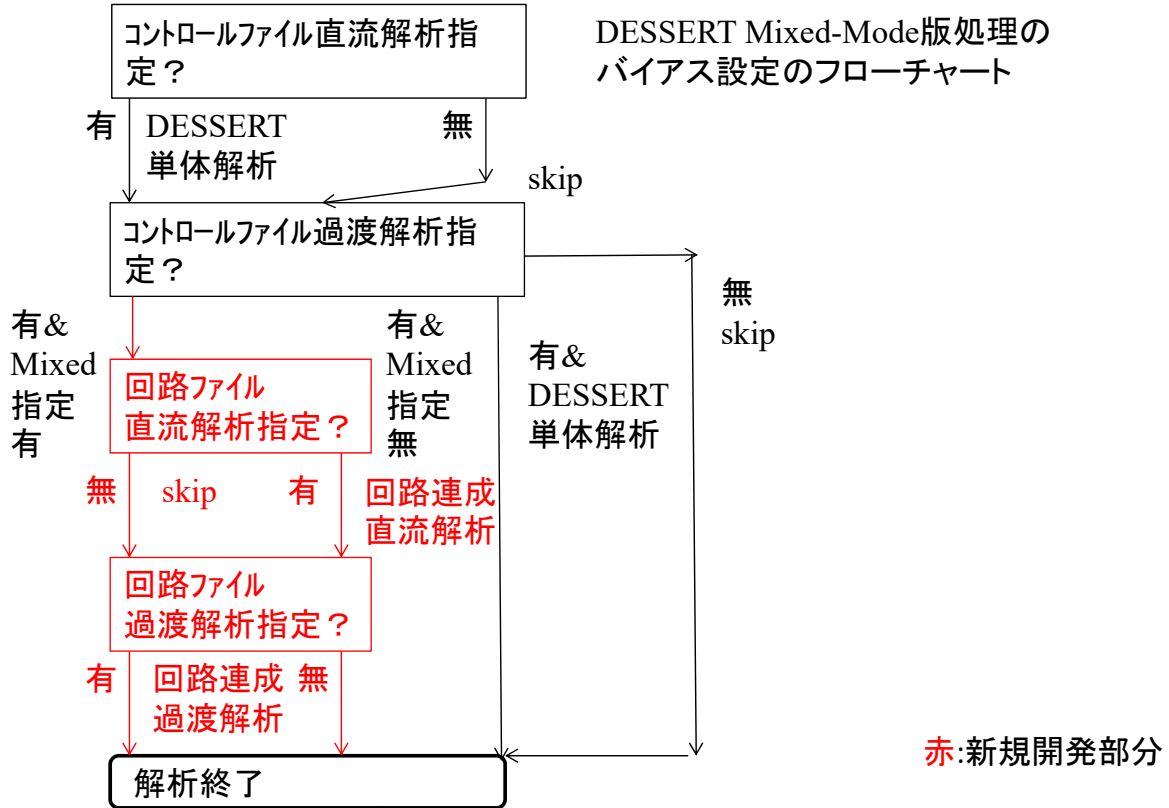
外部電極がDESSERTに直接繋がっているとは限ら
ない。また、1対1とは限らない。
そのために、Mixed-Mode動作のバイアス設定は
spice3f5の入力ファイルの指定に従う。

● 入力仕様 使い方(続き)

一般に回路系では、全ての電極電圧が0とは限ら
ない。例えばCMOSはNMOSのソースはアース電位だが
PMOSはVDD。

回路解析の初期バイアス条件を設定するために
DESSERTの電極の電圧を従来の直流解析でのバイ
アス設定で出来る。DESSERTの電極の初期バイアス条
件が回路解析での初期解に一致する必要は無いが、
Mixed-Modeでの最初の計算の収束性に寄与する。

● 入力仕様 使い方(続き)



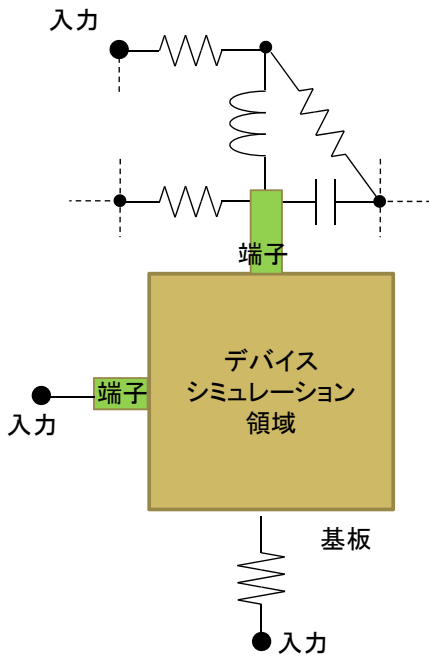
● 入力仕様 使い方(続き)

Mixed-Mode動作時はDESSERTは回路ファイルからバイアス及びタイムスケジュールを取得し、それを元に計算を進める。但し、時間刻みはデバイスシミュレーション部分が律速するのでctlファイルで指定するDESSERTの現在の方法(自動時間刻みも含む)を使う。

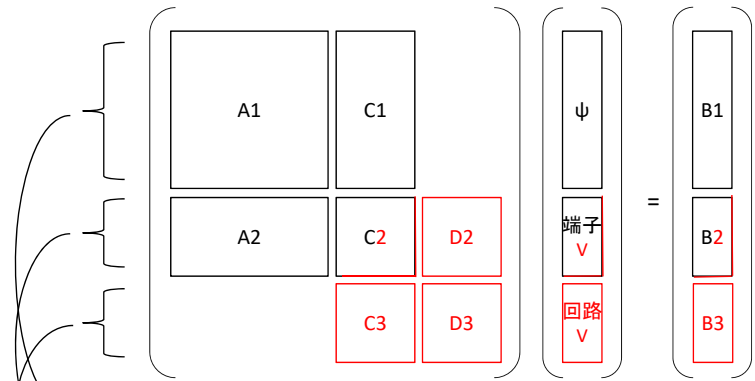
収束条件はデバイスシミュレーション部分が律速するのでDESSERTの現在の設定を用いる。

● 回路解析とデバイス解析の連成方法

強連成



強連成における行列計算



- デバイスシミュレーションの方程式
- 端子における方程式
- 回路方程式

SPICEの部分は
B2,C2の一部と
B2,D2,C2,D3に入る。

特徴: 回路とデバイスの構成式を一括して解く。

回路シミュレータの概要

● 回路シミュレータの概要

現在open sourceで公開されているもので最も完成度が高いのはspice3f5であり、その後改良されたものがあるが、公開されていない。spice3f5の概要とMixed-Modeへの利用に関して紹介する。

使用文献

<http://bwrcs.eecs.berkeley.edu/Classes/IcBook/SPICE/MANUALS/spice3.html>

spive3f5のマニュアル

<http://www-tcad.stanford.edu/~fmr/research/docs/thesis5p0.pdf>

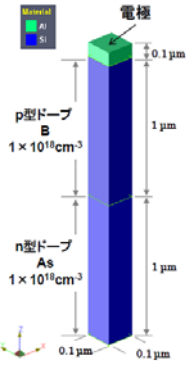
<http://www-tcad.stanford.edu/~fmr/research/docs/mmMan.pdf>

デバイスシミュレータpiscesに回路シミュレータspice3f5を取り込んで作ったMixed-Mode Device/Circuit Simulatorの博士論文とマニュアルインターフェース部の詳細

解析事例0 ダイオードの過渡解析(従来機能と同じもので確認)。

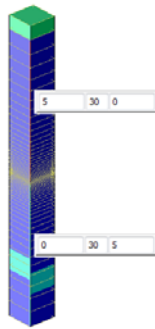
解析例1: ダイオードの過渡解析

①: 形状の作成



※詳細な設定方法は、基本操作説明書をご覧ください。

②: 分割数の設定



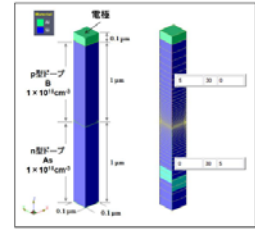
(transient_diode_dsl, ...)

解析例2: 負荷抵抗、負荷インダクタンス

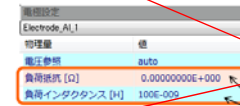
①: 形状、分割数の設定

解析例1と同じ形状、分割数とする。このため、以下の方法で解析例1のシミュレーションを別名で保存する。

1. 解析例1のシミュレーションを開く。
2. 「名前を付けて保存」を選択し、別名で保存する。



②: 負荷抵抗、負荷インダクタンスの設定



電極設定例
負荷抵抗は0Ω、
負荷インダクタンスは100nHに設定する。

使用しない場合は両方の値を0に設定する。

(transient_diode_L_dsl)

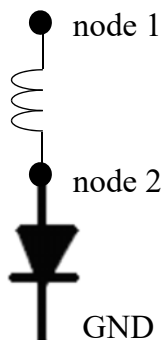
Mixed-Modeでは使わない

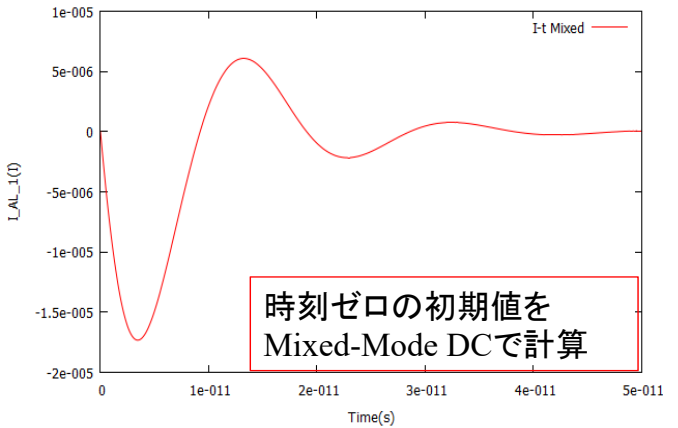
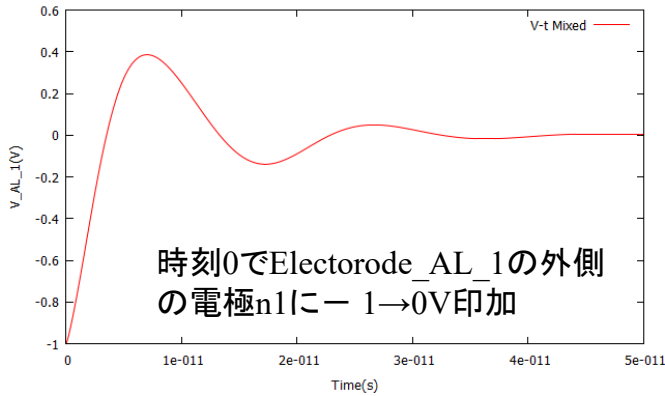
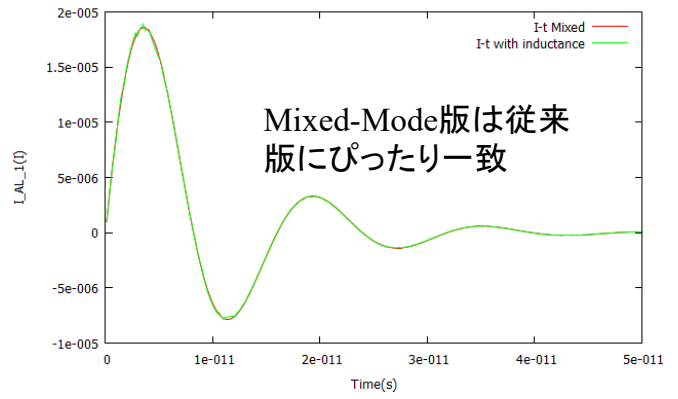
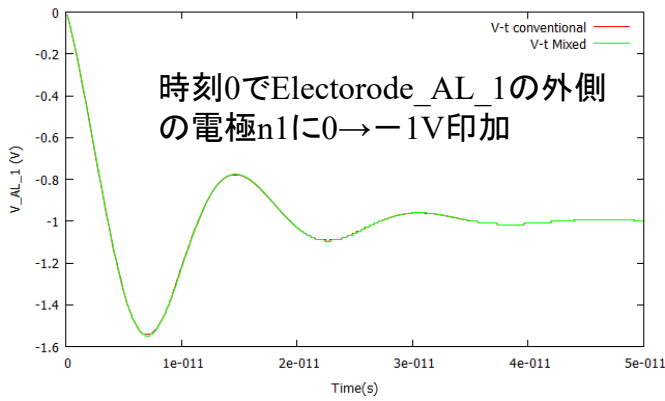
用いた例題はdiode_transient_L

時刻0でElectrode_AL_1の外側の電極n1に0→1V印加

```
回路ファイル(.cir)
transient_diode_L.cir
*
11 1 2 1.0e-7
n1 2
vin 1 0 pulse (0 -1)
.tran 1e-13 1e-10
.end
```

```
回路接続情報ファイル(.dcon)
transient_diode_L.dcon
#-----
# Circuit Definition File
#-----
#
1
Electrode_AL_1 n1
```

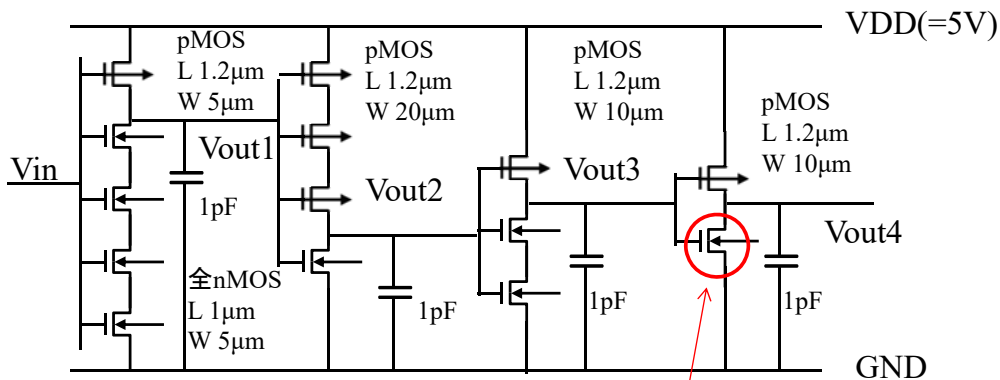




解析事例1 インバータ例題

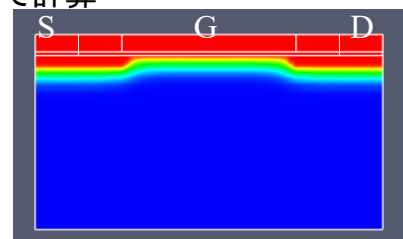
spice3f5に内包されているmos6inv

但し、下記インバータが4回繰り返しているのを1個にした。



nMOS Tox 19.8nm Vth = 0.69486 V
pMOS Tox 19.8nm Vth = -0.60865 V

今回最終段のnmosをDESSERTで計算



```
MP14 11 10 100 100 P12L5 L=1.2U W=5U
MN11 11 100 12 0 N10L5 L=1.0U W=5U
MN12 12 100 13 0 N10L5 L=1.0U W=5U
MN13 13 100 14 0 N10L5 L=1.0U W=5U
MN14 14 10 0 0 N10L5 L=1.0U W=5U
```

```
MP21 23 0 100 100 P12L5 L=1.2U W=20U
MP22 22 11 23 100 P12L5 L=1.2U W=20U
MP23 21 0 22 100 P12L5 L=1.2U W=20U
MN22 21 11 0 0 N10L5 L=1.0U W=5U
```

```
MP31 31 21 100 100 P12L5 L=1.2U W=10U
MN31 31 21 32 0 N10L5 L=1.0U W=5U
MN32 32 100 0 0 N10L5 L=1.0U W=5U
```

```
MP41 41 31 100 100 P12L5 L=1.2U W=10U
*MN41 41 31 0 0 N10L5 L=1.0U W=5U
```

n1 41

n2 31

C11 11 0 1P

C21 21 0 1P

C31 31 0 1P

C41 41 0 1P

VDD 100 0 5

VIN 10 0 DC 0 PWL(0 0 2N 5 30N 5 32N 0)

回路接続情報ファイル
(.dcon)

```
#-----
# Circuit Definition File
#-----
#
2
Electrode_A1_4 n1
Electrode_A1_5 n2
```

回路ファイル(.cir)

**** LEVEL 6 NMOS ****

.MODEL N10L5 NMOS

+ LEVEL=6 TPG=1

+ KC=3.8921e-05 NC=1.1739 KV=0.91602 NV=0.87225

+ LAMBDA0=0.013333 LAMBDA1=0.0046901 VT0=0.69486 GAMMA=0.60309 PHI=1

+ TOX=1.9800000E-08 XJ=0.2U LD=0.1U NSUB=4.9999999E+16

+ NSS=0.0000000E+00

+ CJ=4.091E-4 MJ=0.307 PB=1.0

+ CJSW=3.078E-10 MJSW=1.0E-2

+ CGSO=3.93E-10 CGDO=3.93E-10

**** LEVEL 6 PMOS ****

.MODEL P12L5 PMOS

+ LEVEL=6 TPG=-1

+ KC=6.42696E-06 NC=1.6536 KV=0.92145 NV=0.88345

+ LAMBDA0=0.018966 LAMBDA1=0.0084012 VT0=-0.60865 GAMMA=0.89213 PHI=1

+ TOX=1.9800000E-08 XJ=0.4U LD=0.28U NSUB=4.9999999E+17

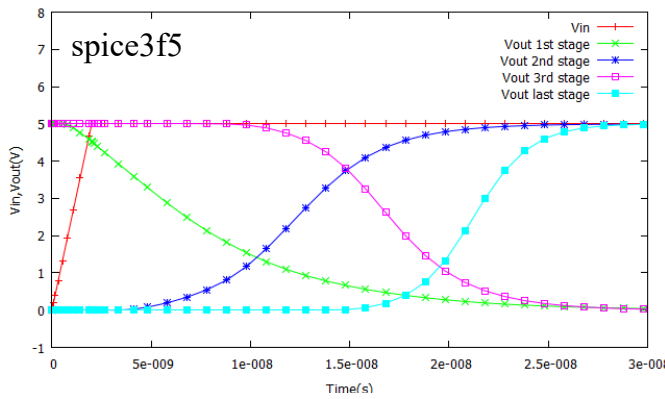
+ NSS=0.0000000E+00

+ CJ=6.852E-4 MJ=0.429 PB=1.0

+ CJSW=5.217E-10 MJSW=0.351

+ CGSO=7.29E-10 CGDO=7.29E-10

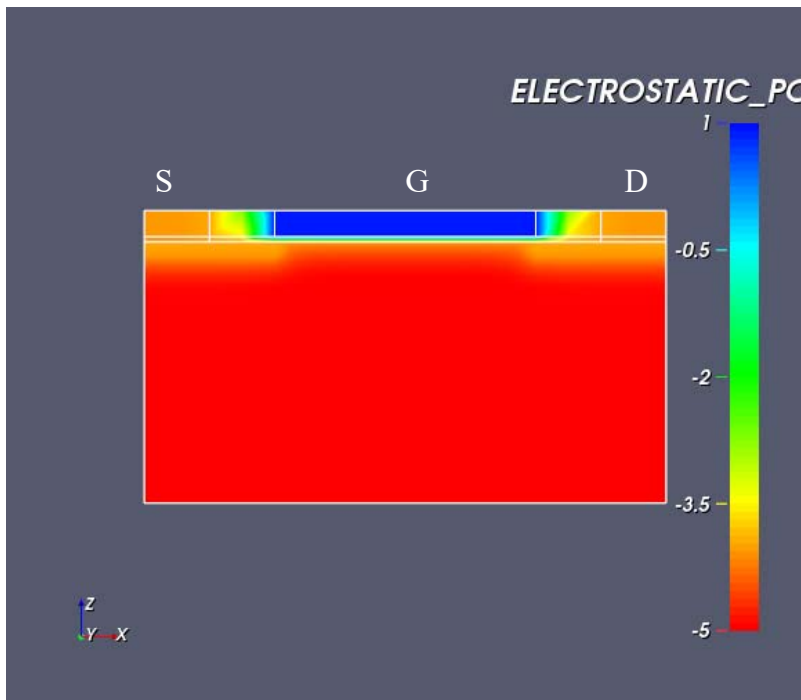
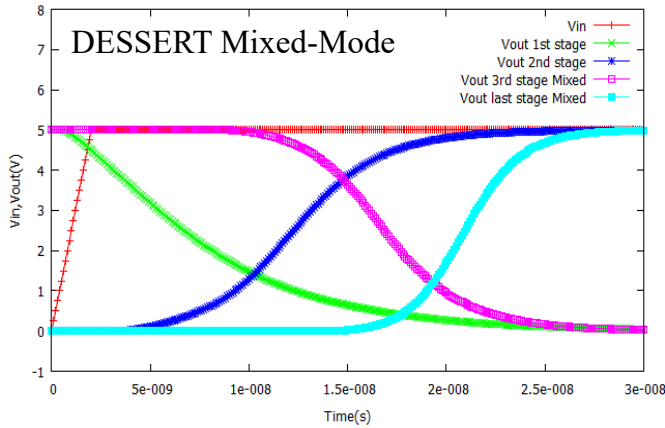
回路ファイル(.cir)



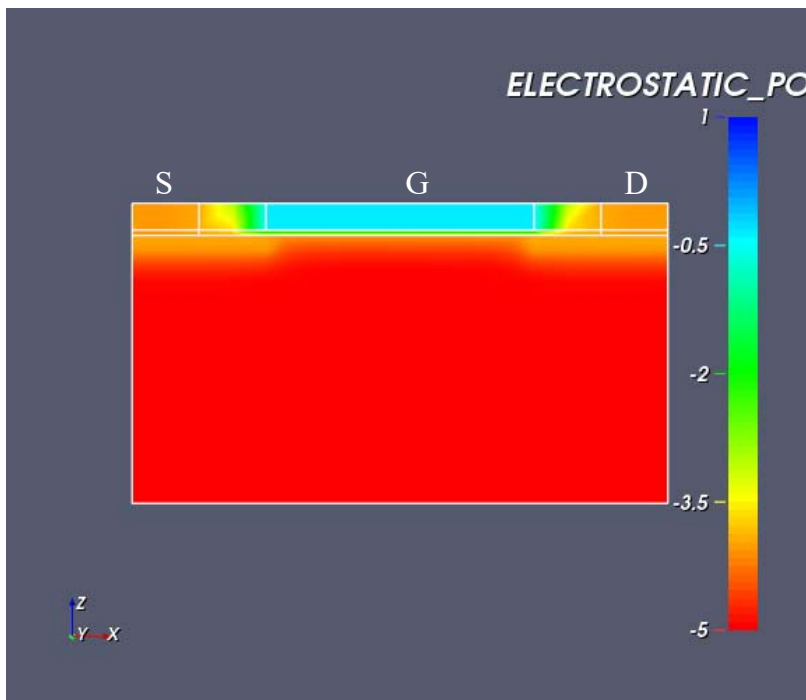
ケース1 もともとの例題 時刻ゼロでVinをGNDからVDDに2nsかけて上げる。

インバータが次々と反転していく。段が進むにつれインバータが軽くなっているのでスイッチングが速くなる。

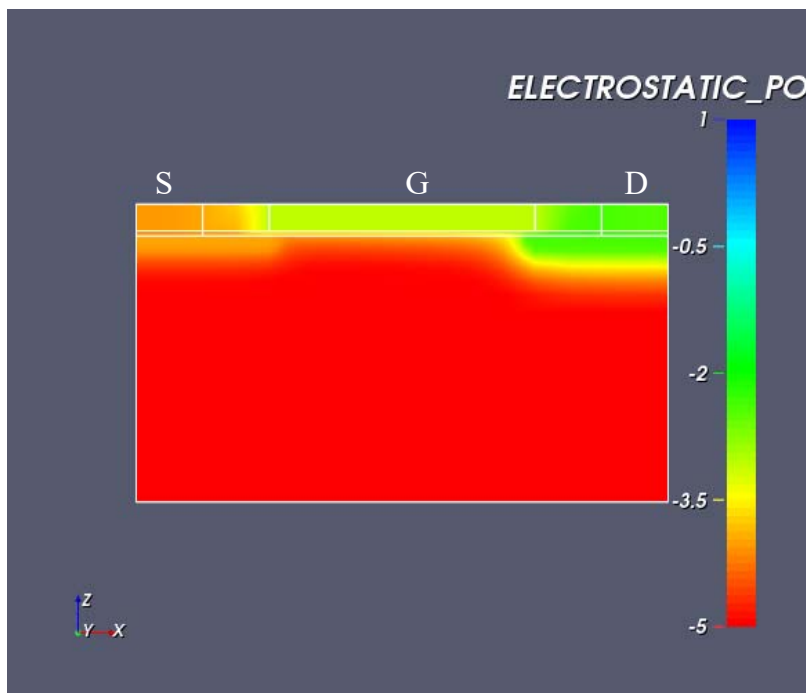
Vout 3rd stageはDESSERTのゲートに相当するために 時刻ゼロの初期値をDESSERT単独DC計算で計算。



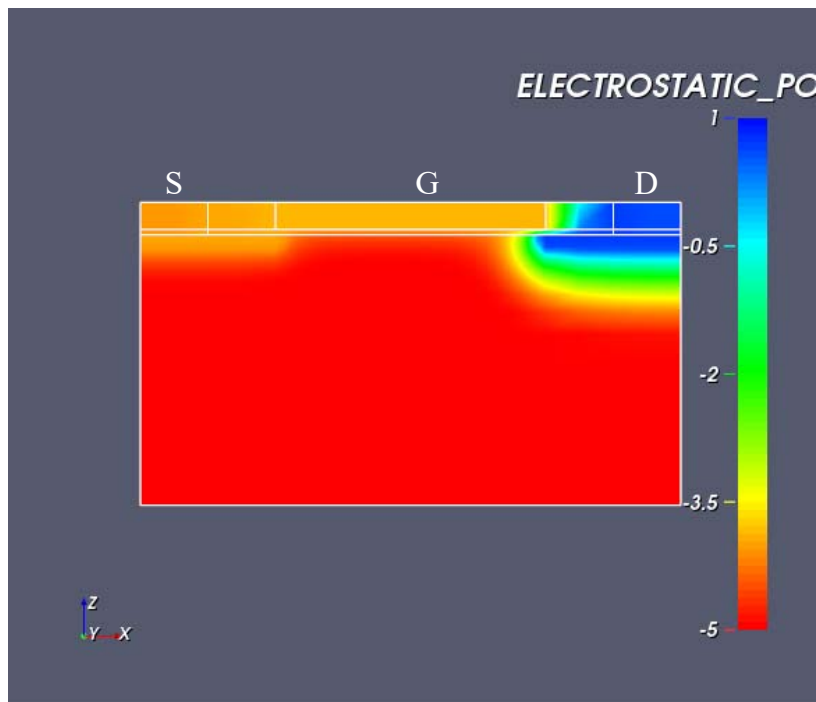
10ns後のポテンシャル図



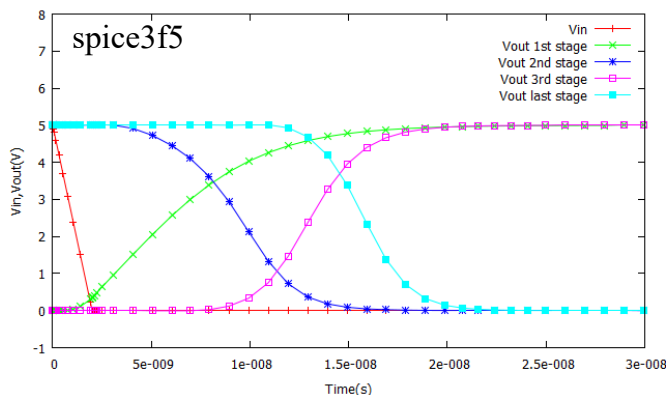
15ns後のポテンシャル図



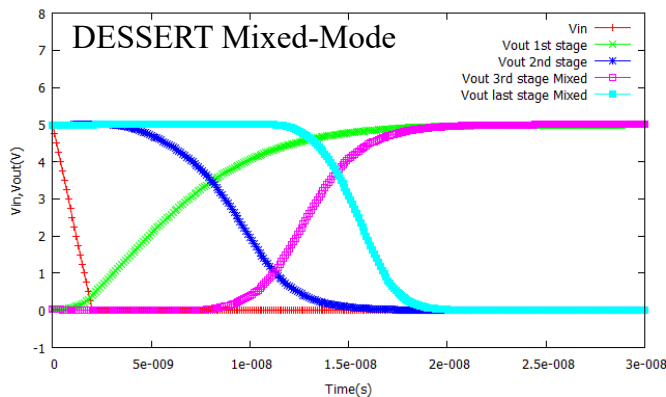
20ns後のポテンシャル図



25ns後のポテンシャル図



ケース2 ももとの例題には無いが時刻ゼロでVinをVDからDGNDに2nsかけて下げるケース。ほぼ一致。



解析事例2 IGBTと還流ダイオード

スウェーデンChalmers工大のLei Zhouの論文が例がある。

<http://webfiles.portal.chalmers.se/et/MSc/LeiZhouMSc.pdf>

詳細が記載されていないので別のデバイスを用いたが上記を参考にし定性的に合っていることを確かめた。

スイッチオン時には、ゲート電圧が上がるとコレクタ電圧が立下り、コレクタ電流が一時的にオーバーシュートする様子がシミュレーション出来ている。

また、スイッチオフ時には、ゲート電圧はしきい値付近で立ち止まること、コレクタ電圧は一時オーバーしたあと、外部印加電圧に収まる様子がシミュレーション出来ている。

まとめ

● まとめ

公開されているspiceを組み込んだ回路シミュレータとの連成解析機能を開発した。

従来はインダクタンス／抵抗／容量だったのが、MOSTランジスタダイオード等の素子が使えるようになった。

安定に収束計算が出来ることを確認した。

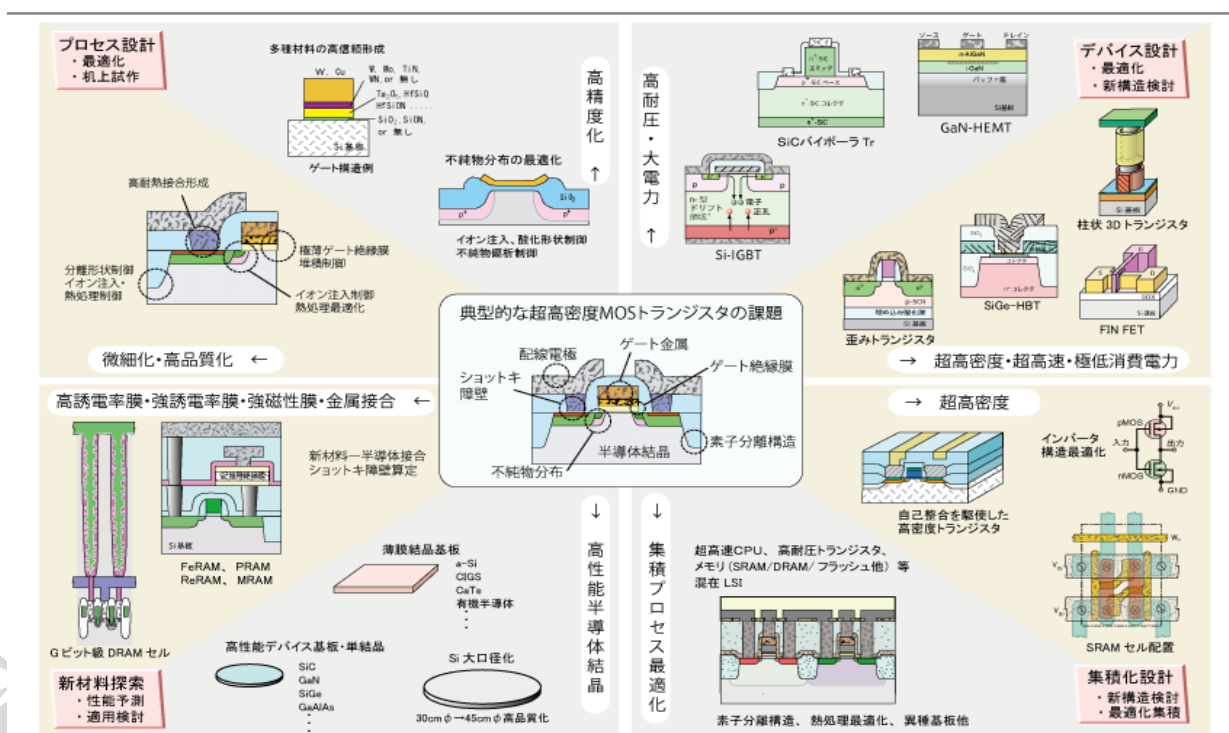
高速化のために、時間刻み設定機能を拡充予定。

半導体デバイス3次元TCADシステムAdvance/TCAD による最新事例紹介（その1）

研究員 萩原 敦

半導体デバイス3次元TCADシステムAdvance/TCAD
最新動向セミナー
2017年12月12日（火）
アドバンスソフト株式会社

3D-TCAD適用対象



① Si-IGBTのプロセス&デバイスシミュレーション
 ✓ デバイス設計 (高耐圧、大電力)

② ラッチアップのデバイスシミュレーション
 ✓ 集積化設計 (超高密度デバイス)

プロセス設計・最適化
 多種材料の高信頼形成

高耐圧・大電力 ↑

デバイス設計・最適化・新構造検討

微細化・高品質化 ←

高誘電率膜・強誘電率膜・強磁性膜・金属接合 ←

新材料・半導体接合

典型的な超高密度MOSTトランジスタの課題

ゲート金属
 ゲート絶縁膜
 配線電極
 ショットキ障壁
 半導体結晶
 素子分離構造

→ 超高密度・超高速・極低消費電力

→ 超高密度

自己整合を駆使した高密度トランジスタ

インバータ構造最適化

SRAMセル配置

集積化設計・新構造検討・最適化集積

↓ 集積プロセス最適化

超高速CPU、高耐圧トランジスタ、メモリ (SRAM/DRAM/フラッシュ他) 等混在LSI

素子分離構造、熱処理最適化、異種基板他

新材料探索
 ・性能予測
 ・適用検討

高性能デバイス基板・単結晶
 SiC
 GaN
 SiGe
 GaAlAs
 …

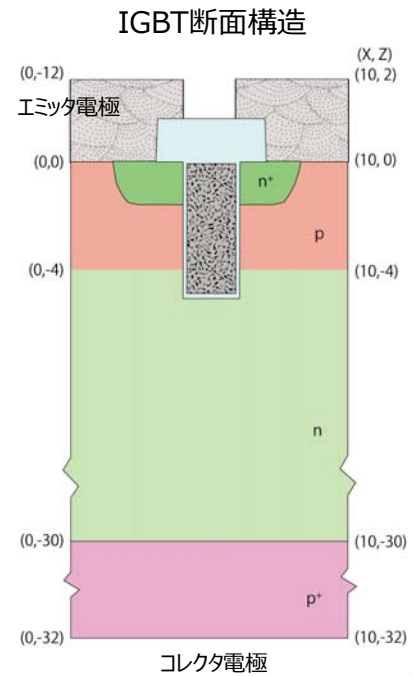
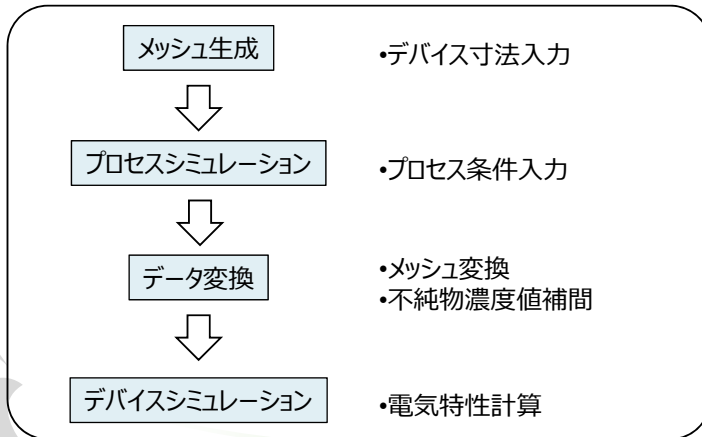
Si 大口径化
 30cmφ → 45cmφ 高品質化

導体結晶

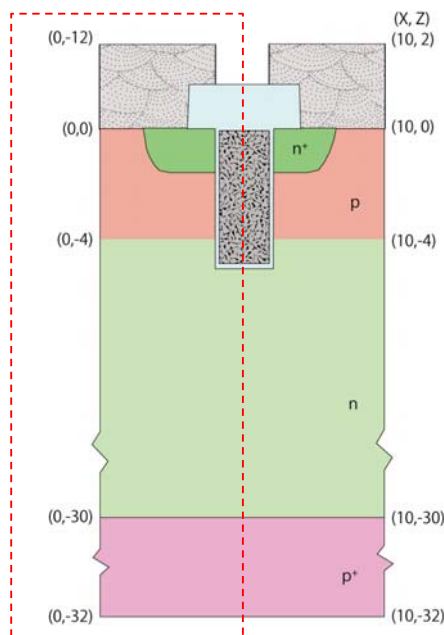
① Si-IGBTのプロセス&デバイスシミュレーション

- ◆ Si-IGBTのプロセス&デバイスシミュレーション
 - ・プロセスシミュレータによる構造作成
 - ・変換ツールによるプロセスデバイス間接続
 - ・デバイスシミュレーション
- ◆ トレンチゲート電界緩和構造
- ◆ 高耐圧モデル

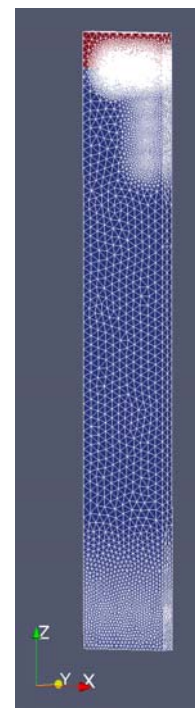
Advance/TCAD シミュレーション手順



プロセスシミュレータによる構造作成



- ・基板サイズ：5 μ m(幅)x1 μ m(奥行)x32 μ m(高さ)
- ・メッシュ数：438,468
- ・界面付近のメッシュサイズ：約50nm



左右対称なので、反射境界条件により片側領域のみで計算。

プロセスシーケンス

初期設定		Si(100), B:1e20[cm ⁻³]
1	エピ層作成準備	平坦化エッチ 30μm
2	エピ層作成 n型	平坦化デポ Si:30μm、P:1e15[cm ⁻³]
3	犠牲酸化膜堆積	平坦化デポ SiO ₂ :10nm
4	ベース形成イオン注入	B, 100keV, 5e13[cm ⁻²]
5	拡散	N ₂ , 1200℃, 1時間
6	エミッタ形成マスクデポ	マスク指定、Si ₃ N ₄ 、厚さ1μm
7	エミッタ形成イオン注入	As, 100keV, 5e15[cm ⁻²]
8	拡散	N ₂ , 1000℃, 10分
9	マスク除去	REMOVEエッチ
10	犠牲酸化膜除去	REMOVEエッチ
11	トレンチエッチ	マスク指定、異方性エッチ、5μm
12	ゲート酸化膜形成	等方性デポ、SiO ₂ :50nm
13	ゲートポリSi埋め込み	平坦化デポ、高さ座標指定（初期界面Z=0まで）
14	残存ゲート酸化膜除去	平坦化エッチ、高さ座標指定（初期界面Z=0まで）
15	エミッタ電極形成	マスク指定、等方性デポ、厚さ1μm
16	形状整形	平坦化デポ、SiO ₂
17	形状整形	平坦化エッチ

Copyright ©2017 AdvanceSoft Corporation. All rights reserved.

7

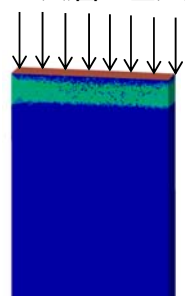
プロセスシミュレーション結果

AdvanceSoft

<http://www.advancesoft.jp/>

ベース層B注入

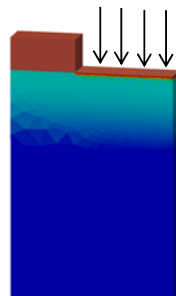
エミッタ領域As注入



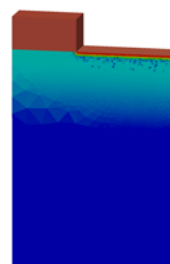
(1) ベース形成イオン注入



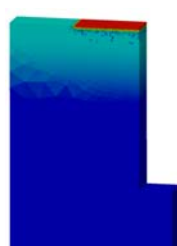
(2) 拡散(60分,1200℃)



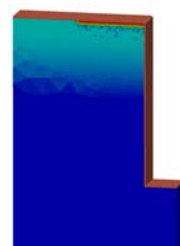
(3) エミッタ形成イオン注入



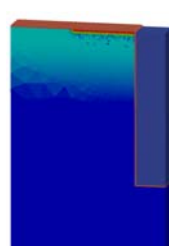
(4) 拡散(10分,1000℃)



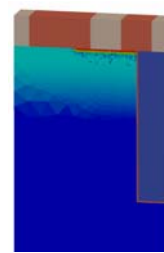
(5) トレンチエッチ



(6) ゲート酸化



(7) ポリSiゲート埋込



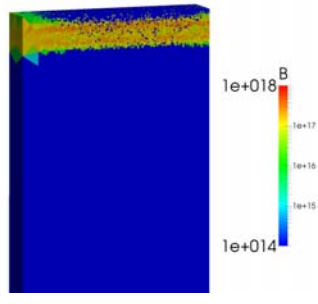
(8) Al電極体積&平坦化

Copyright ©2017 AdvanceSoft Corporation. All rights reserved.

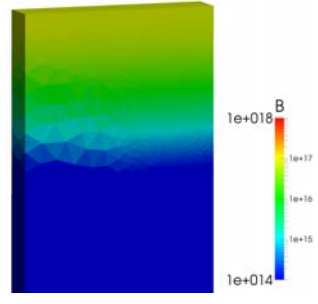
8

イオン注入・拡散結果

ベース領域B注入

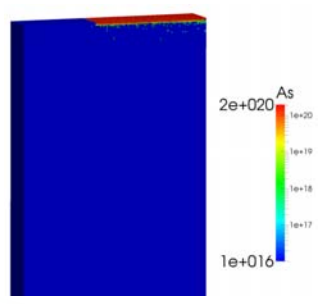


ベース領域B拡散

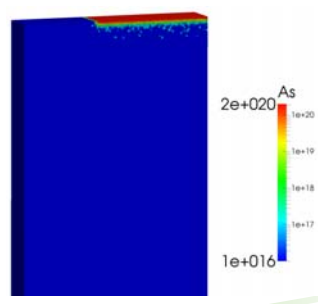


拡散(60分, 1200°C)
⇒

エミッタ領域As注入



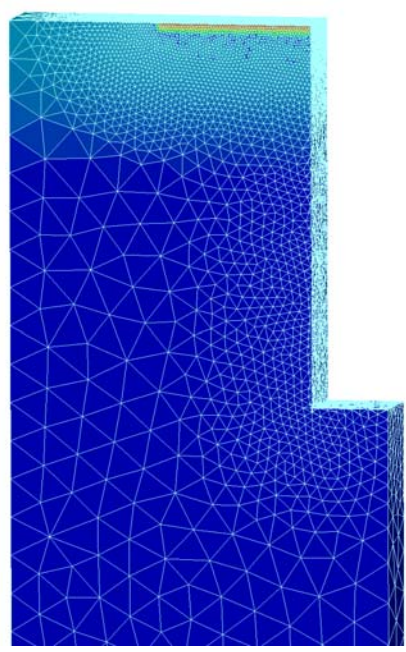
エミッタ領域As拡散



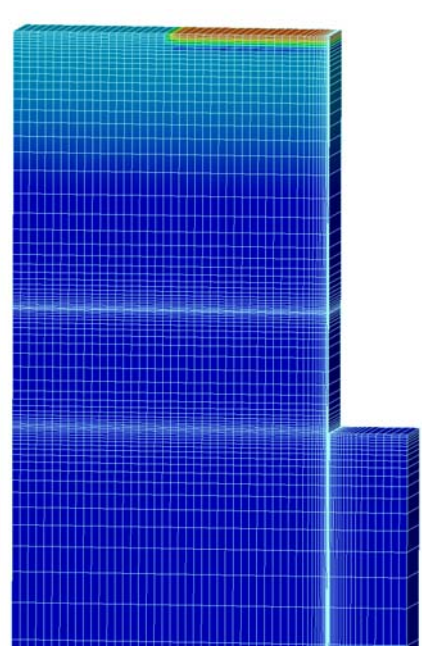
拡散(10分, 1000°C)
⇒

データ変換(メッシュ・不純物分布)

四面体メッシュ

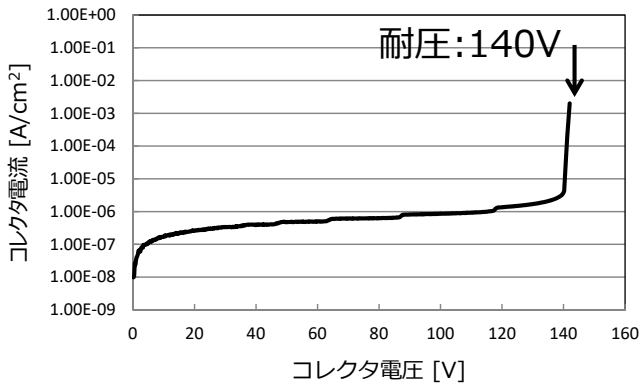


直交メッシュ

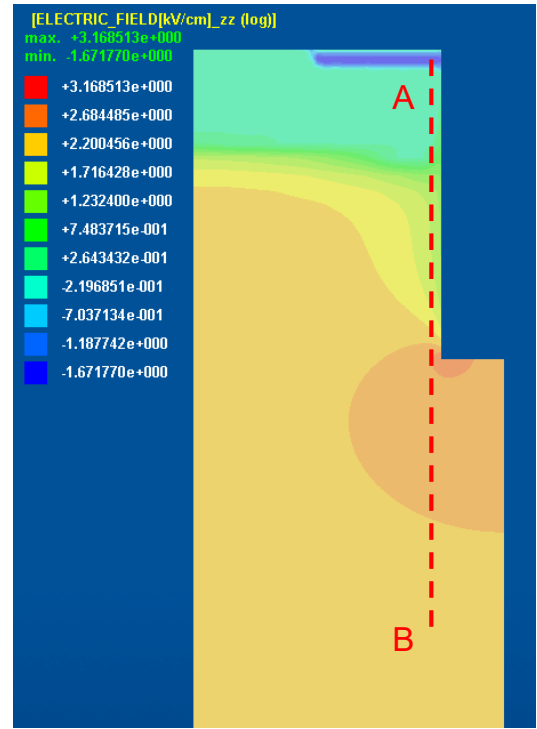
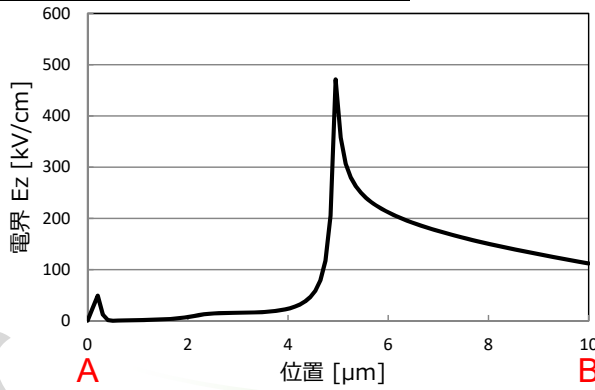


データ変換
⇒

Si-IGBT耐圧計算

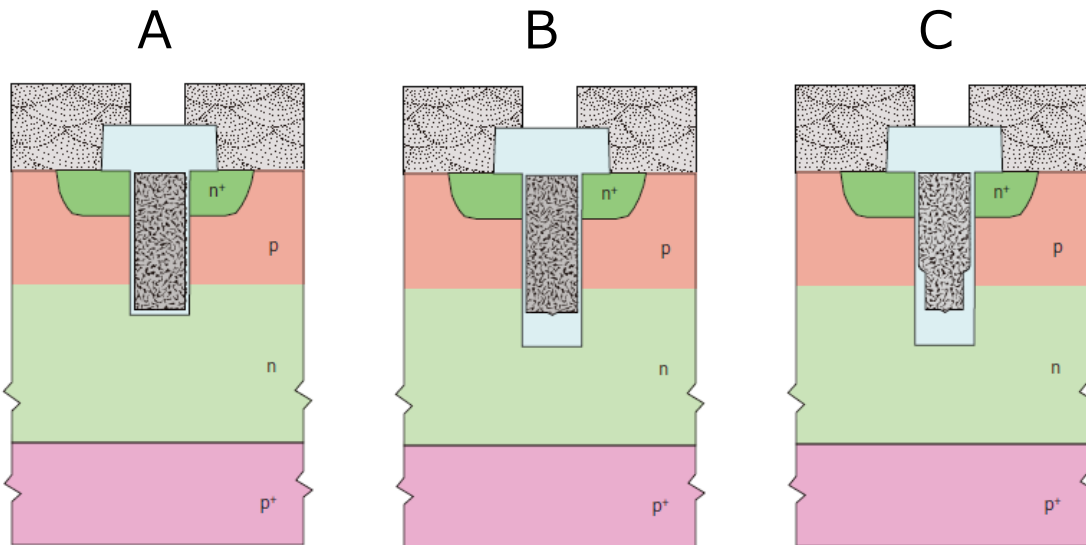


深さ方向電界（絶対値）分布



コレクタ電圧140Vのときの深さ方向電界分布

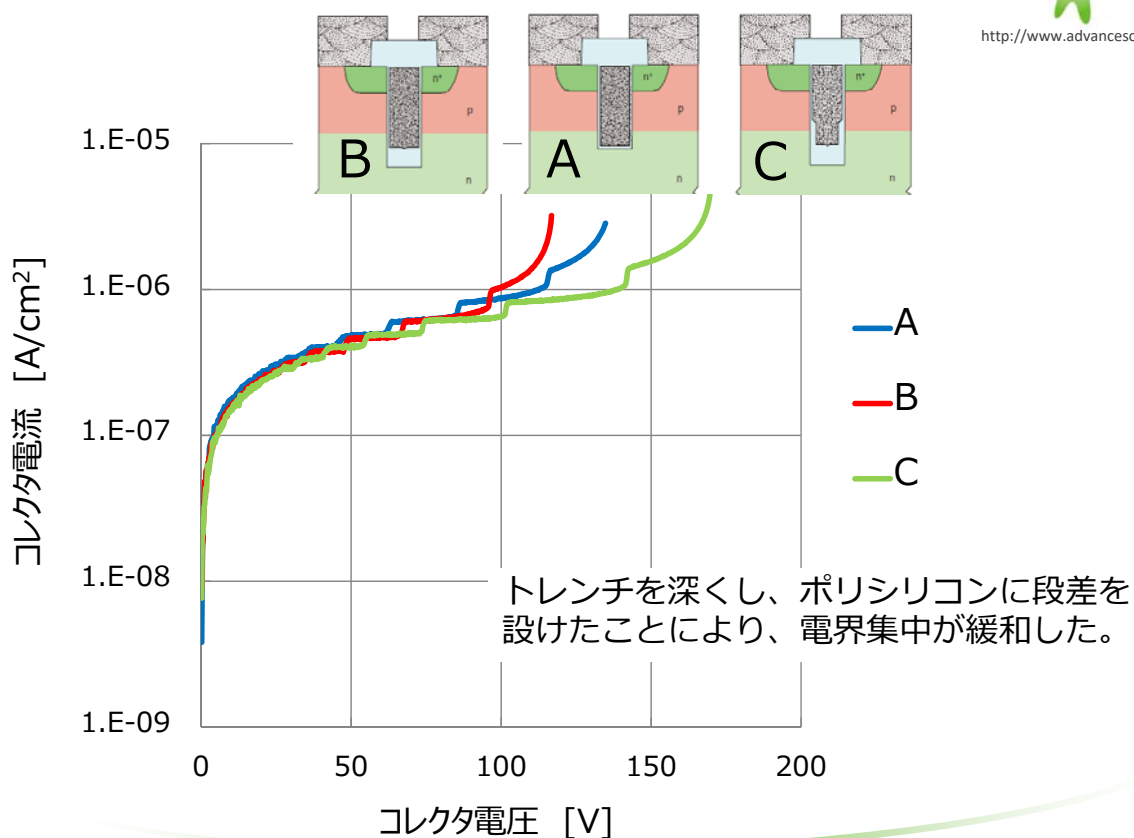
トレンチゲート電界緩和構造



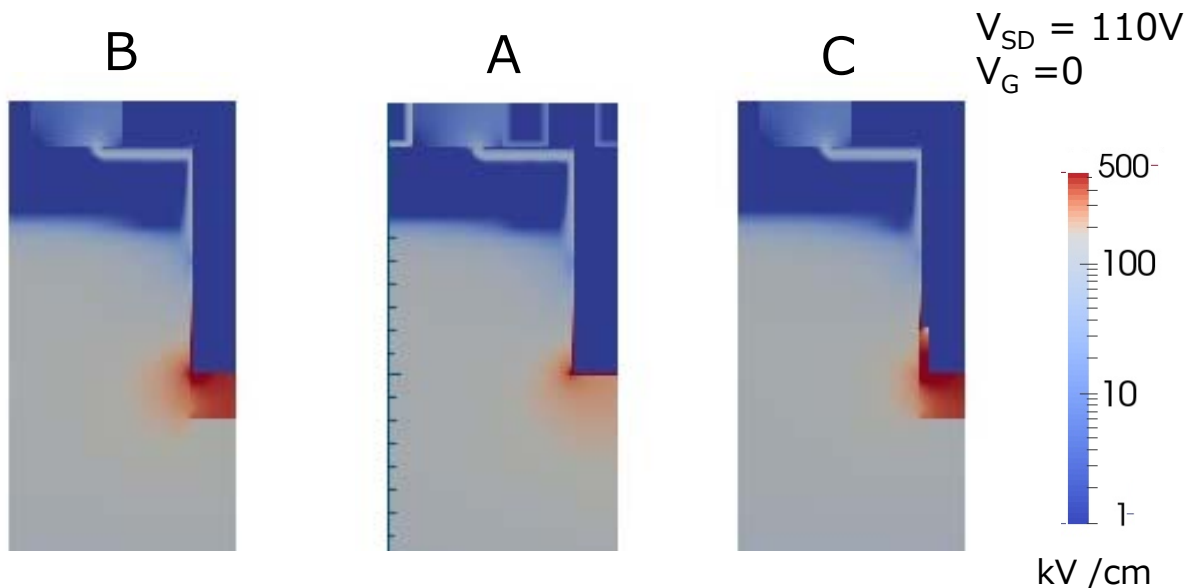
※トレンチを深くした。

※トレンチを深くし、ポリシリコンに段差を設けた。

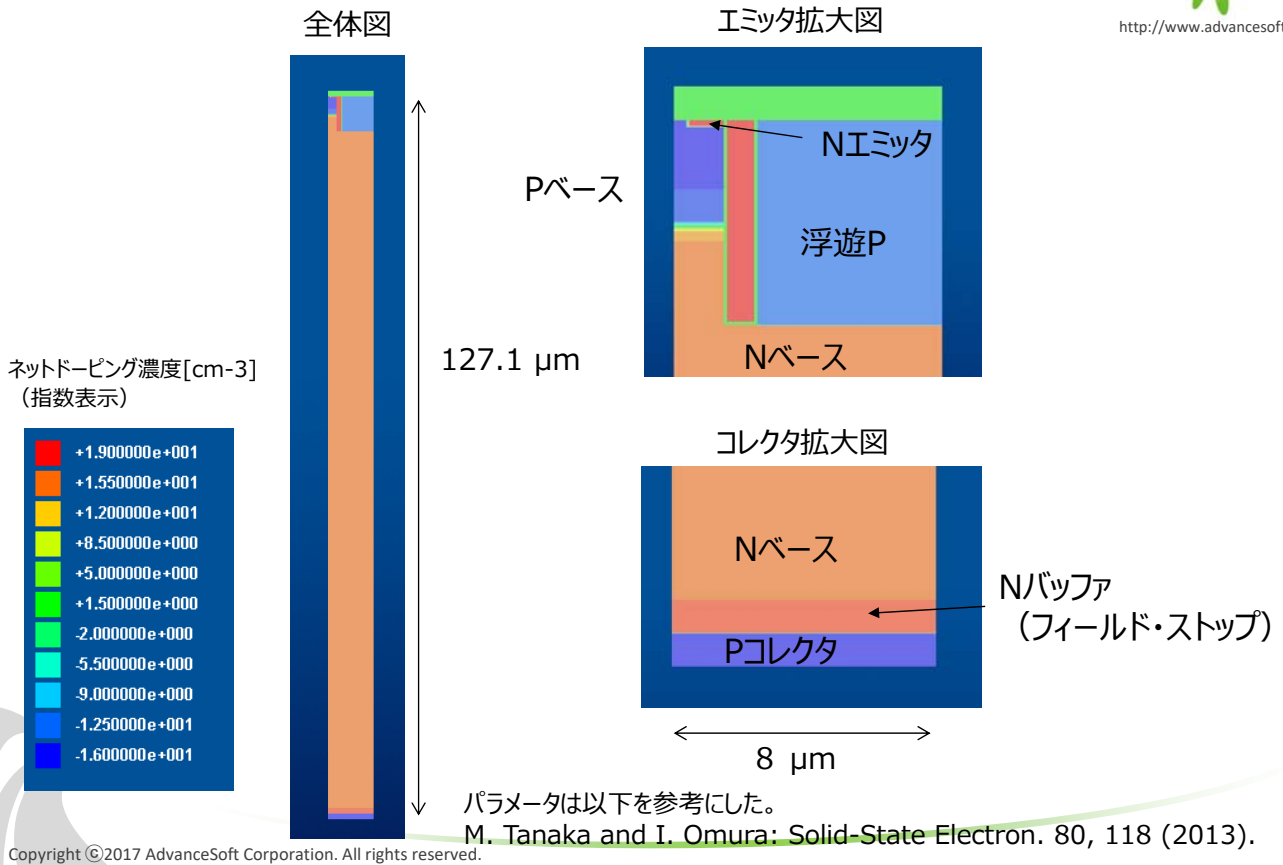
トレンチゲート電界緩和構造の耐圧計算



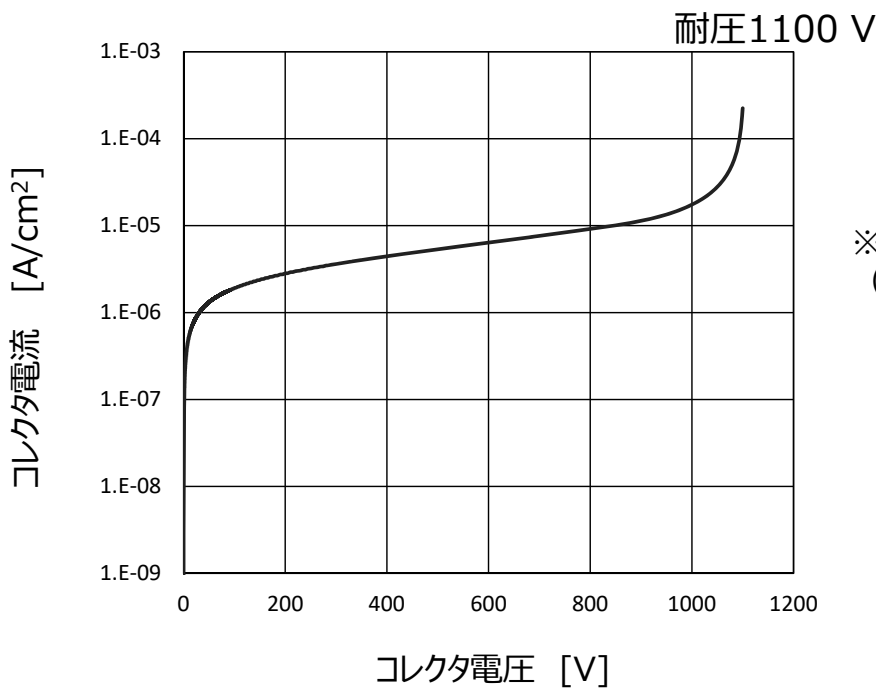
トレンチゲート電界緩和構造の電界分布



高耐圧モデル



高耐圧モデルの耐圧計算



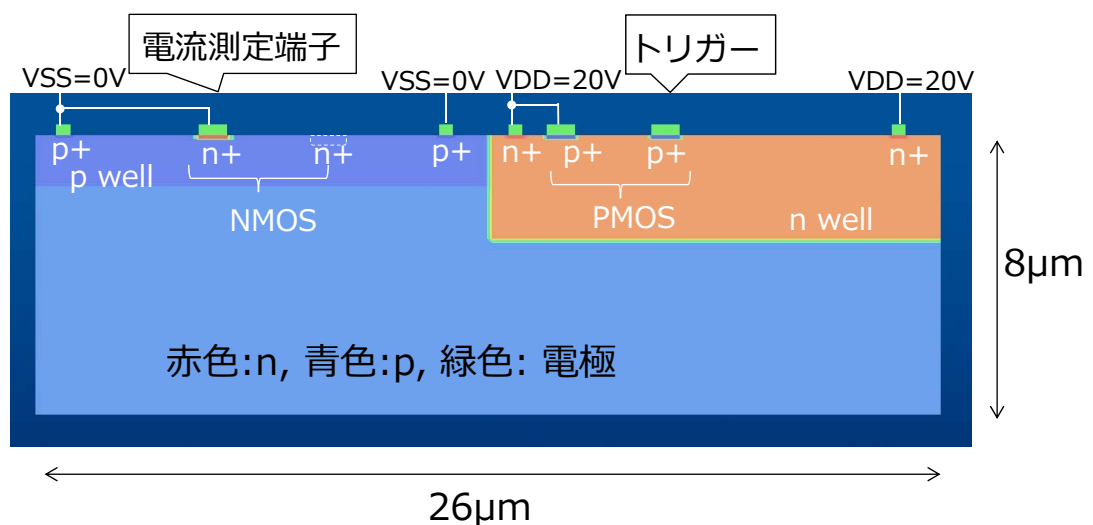
※Coupled法を使用した
(Petscソルバー)。

②ラッチアップのデバイスシミュレーション

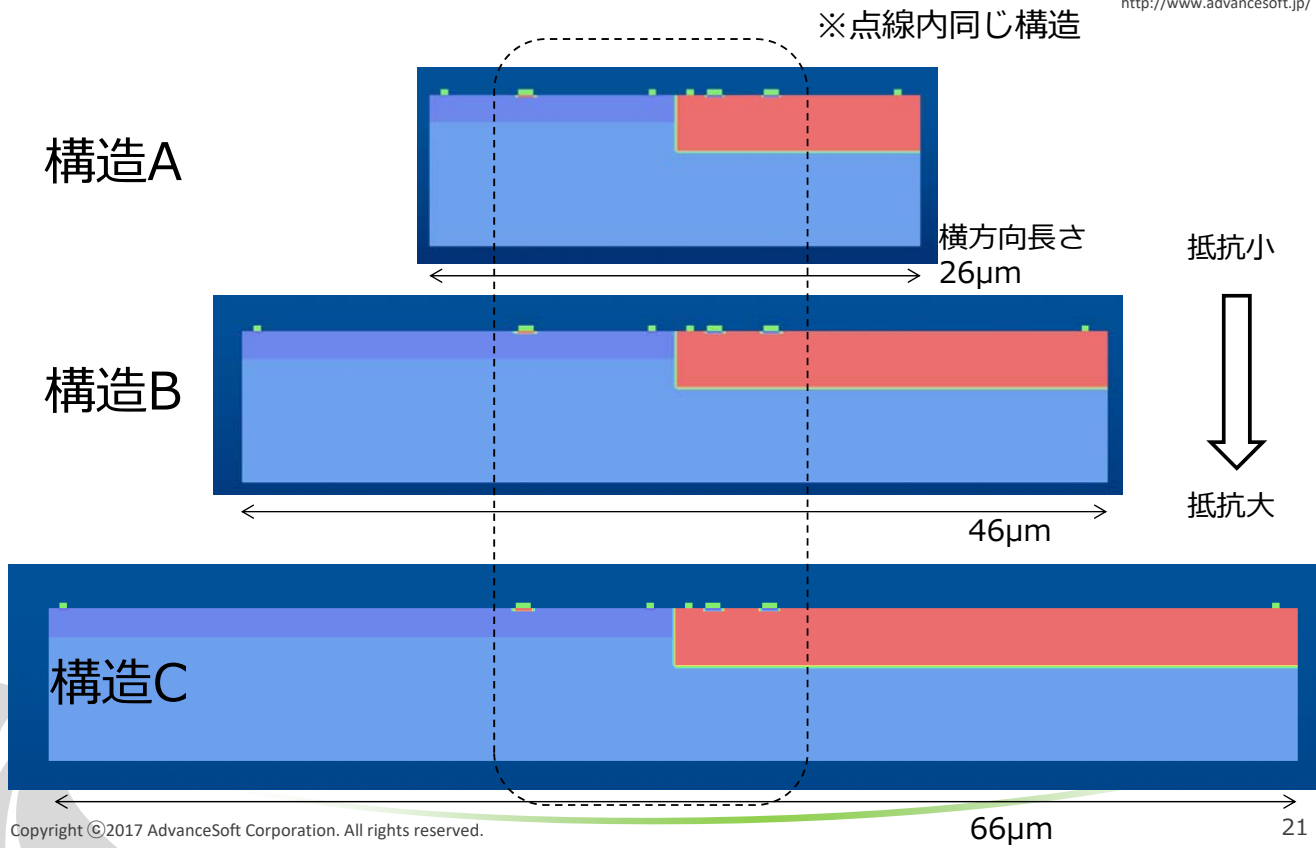
- ◆ CMOSの電極&ネットドーピング分布
- ◆ バイアススケジュール
- ◆ 計算結果
- ◆ 寄生サイリスタ、レイアウト（基板サイズ）依存性の解析
- ◆ 電流密度分布

※シミュレーションは2次元および3次元で実施した。

2次元CMOS（電極とネットドーピング分布）

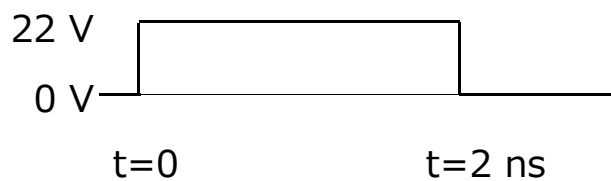


不純物濃度値 [cm⁻³]
 n+ : 2.5E20, p+ : 1.0E20
 n well: 3E16, p well: 2E16
 sub: 7E+14

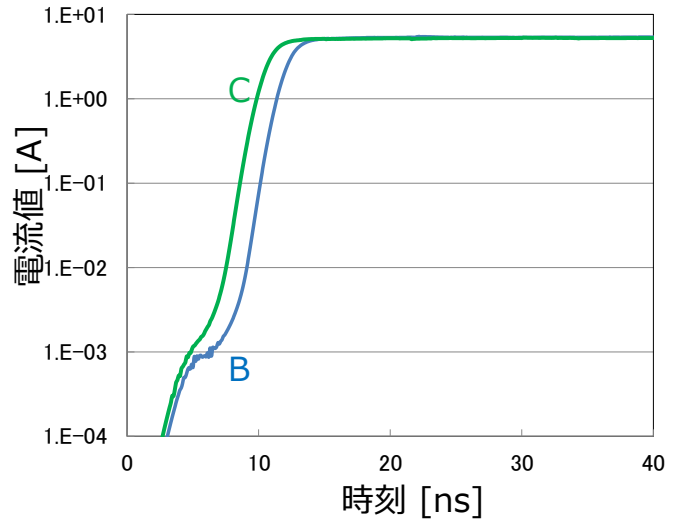
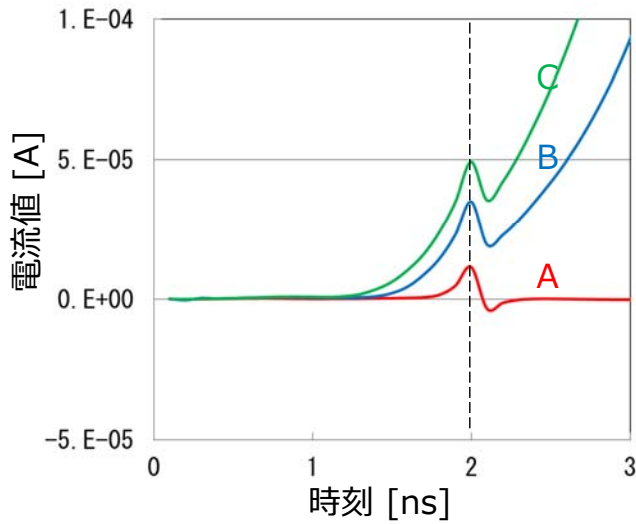


バイアススケジュール (トリガー条件)

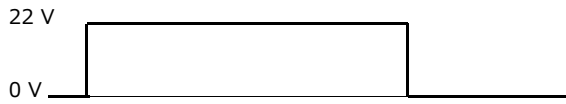
- ① $t < 0 \text{ ns}$ VDDに20V印加 (定常計算)
- ② $t = 0 \text{ ns}$ $0\text{V} \rightarrow 22\text{V}$
(過渡計算)
- ③ $t = 2 \text{ ns}$ $22\text{V} \rightarrow 0\text{V}$
(過渡計算)



計算結果（電流波形）



トリガー波形



A →PNPN接合がONせず電流は減衰した。
B, C→PNPN接合がONして電流が流れ続けた。

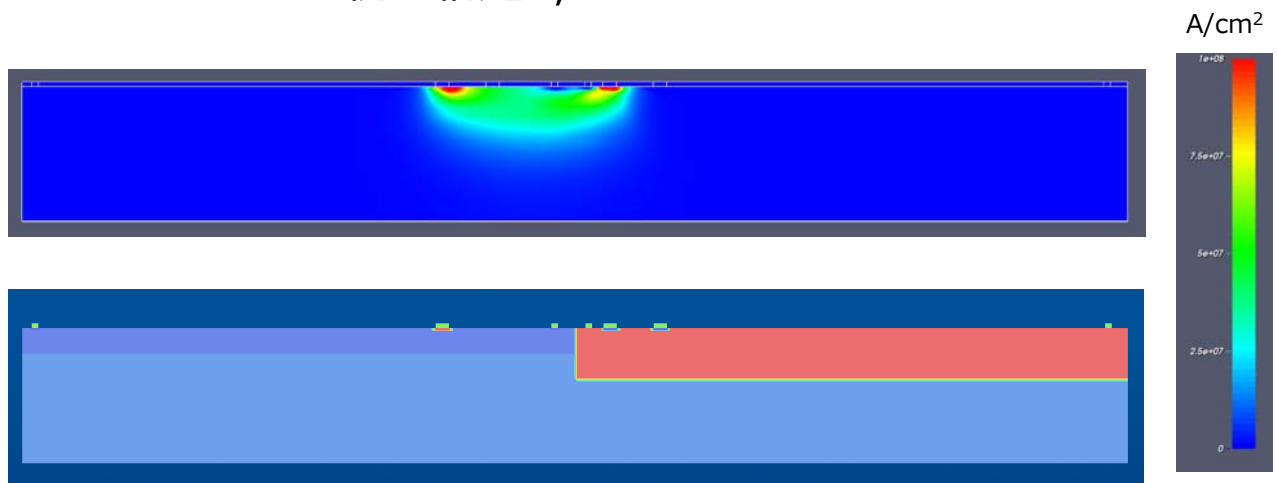
補足

t = 1 nsで電圧を下げた場合 (22V→0V)
A, B, Cいずれもラッチアップ。

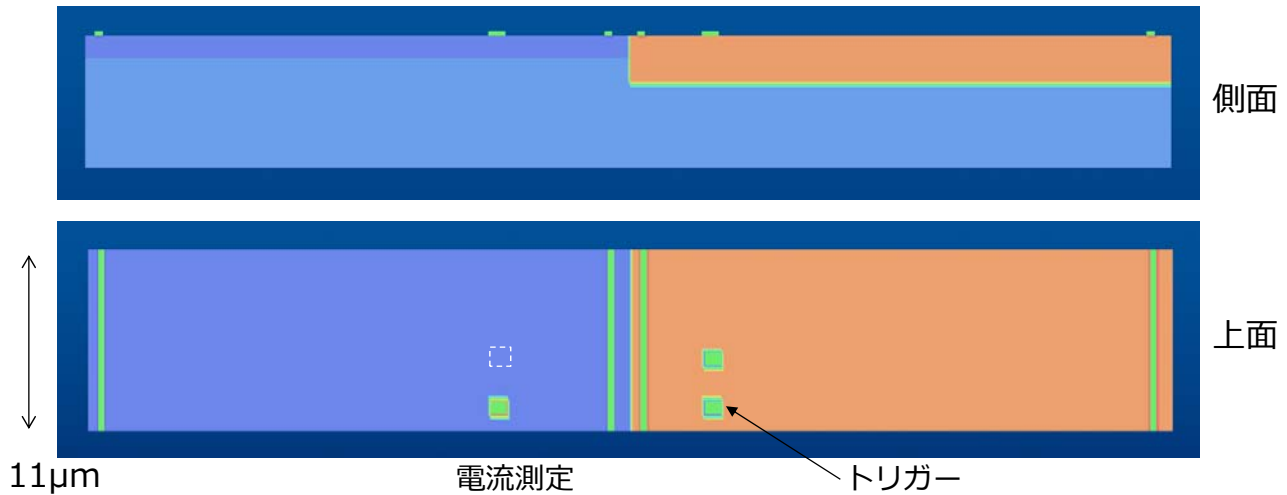
t = 3 ns " "
すべてラッチアップ。

電流密度分布

例：構造C, t = 10 ns

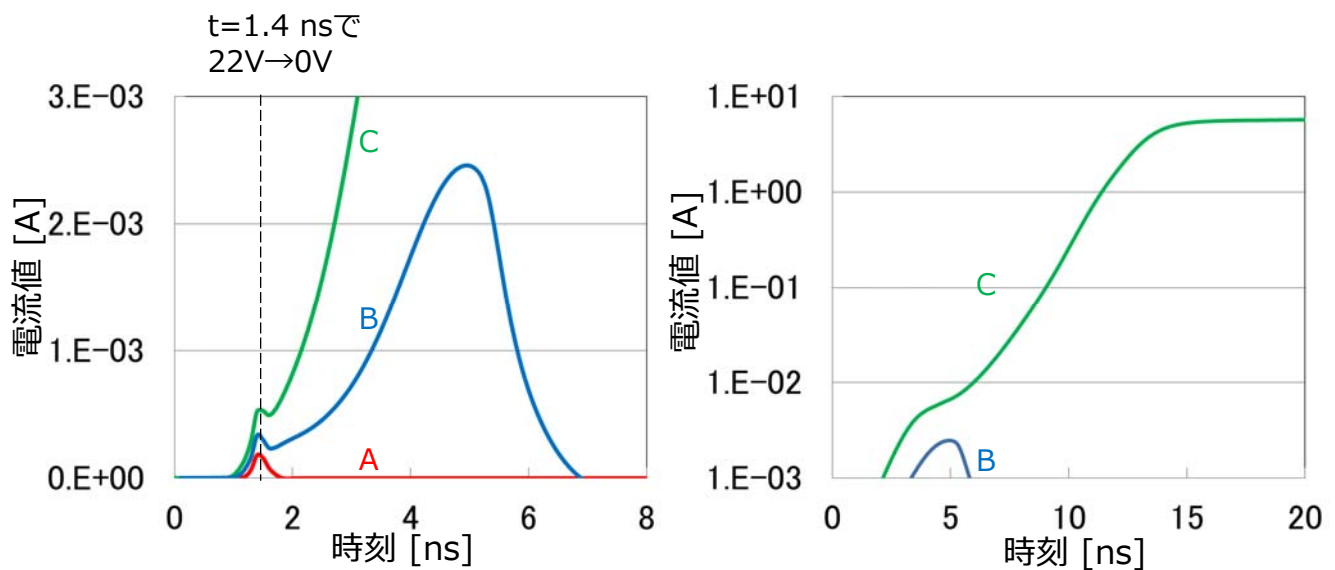


例：構造C



- ドーピング、バイアス電極&スケジュール、計算条件は2次元計算と同様。
- 2次元と同様にレイアウト差を解析した。
- $t=1.4\text{ ns}$ で $22\text{V}\rightarrow 0\text{V}$ とした。

計算結果（電流波形）



A,B→PNPN接合がONせず電流は減衰した。
C →PNPN接合がONして電流が流れ続けた。

まとめ

- ②ラッチアップのデバイスシミュレーション
- ・ CMOSにおけるラッチアップ現象を再現した。
 - ・ レイアウト（基板サイズ）に依存して、寄生サイリスタのON/OFFが見られた。
 - ・ 今後は、NMOS、PMOSが複数配列したレイアウトでシミュレーションを行う予定。

半導体デバイス3次元TCADシステム Advance/TCADの新機能2： 光との連成解析機能のご紹介

主管技師長 並木 武文

2017年12月12日
アドバンスソフト株式会社

Copyright ©2017 AdvanceSoft Corporation. All rights reserved.

内 容

◆光解析の手法

FDTD法の概要、定式化、フローチャート

◆計算事例

薄膜太陽電池

Si薄膜太陽電池に波長400～800nmの光を照射し
発生する光電流をシミュレーションする

Copyright ©2017 AdvanceSoft Corporation. All rights reserved.

◆ FDTD (Finite-Difference Time-Domain) 法を採用

- Maxwell方程式を直接解く手法
- 波動光学的なアプローチ
- 光の透過、反射、吸収、干渉、回折の現象を解析できる
- 空間の格子数に比例して計算コストが増加する

※ご参考

光線追跡法は・・・

- 幾何光学的なアプローチ
- 干渉や回折の現象は解析できない
- 光線数の増加にともなって計算コストが増加する

3

■

FDTD法の概要①

◆ 基礎方程式はMaxwell方程式の2つの回転の式

$$\varepsilon \frac{\partial \vec{E}(\vec{r}, t)}{\partial t} + \sigma \vec{E}(\vec{r}, t) = \text{rot } \vec{H}(\vec{r}, t)$$

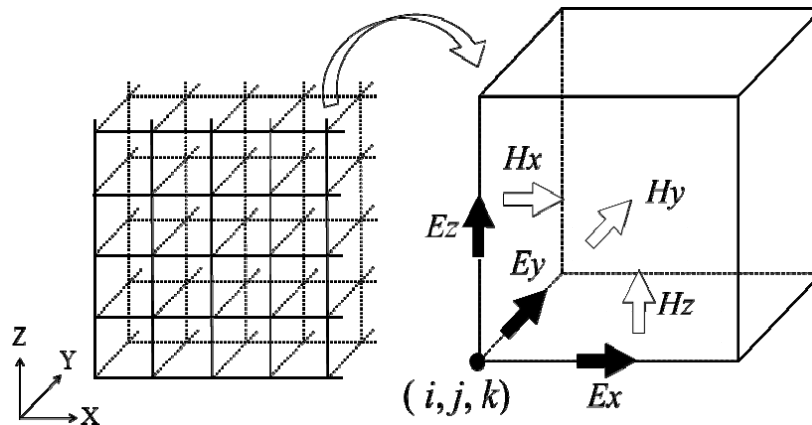
$$\mu \frac{\partial \vec{H}(\vec{r}, t)}{\partial t} = -\text{rot } \vec{E}(\vec{r}, t)$$

\vec{E}	電界ベクトル
\vec{H}	磁界ベクトル
\vec{r}	空間座標
t	時刻、時間
ε	誘電率
σ	導電率 (電気伝導率)
μ	透磁率

- ◆ FDTD法は、これらの式を時間と空間について差分法で解く
- ◆ Maxwell方程式の2つの発散の式は自動的に満足される

4

- ◆ 差分法で解くために3次元空間を直交差分格子で分割
- ◆ 格子間隔は不均一でも構わない
- ◆ 電磁界成分を差分格子上にスタッガード配置 (Yee格子)
- ◆ 媒質定数 (誘電率、導電率、透磁率) は各格子に設定



$$\epsilon \frac{\partial \vec{E}(\vec{r}, t)}{\partial t} + \sigma \vec{E}(\vec{r}, t) = \text{rot } \vec{H}(\vec{r}, t) \Rightarrow \epsilon \frac{\partial E_x}{\partial t} + \sigma E_x = \frac{\partial H_z}{\partial y} - \frac{\partial H_y}{\partial z}$$

$$E_x^{n+1}_{(i+1/2, j, k)} = \frac{2\epsilon_{(i, j, k)} - \sigma_{(i, j, k)}\Delta t}{2\epsilon_{(i, j, k)} + \sigma_{(i, j, k)}\Delta t} E_x^n_{(i+1/2, j, k)} + \frac{2\Delta t}{2\epsilon_{(i, j, k)} + \sigma_{(i, j, k)}\Delta t} \left(\frac{H_z^{n+1/2}_{(i+1/2, j+1/2, k)} - H_z^{n+1/2}_{(i+1/2, j-1/2, k)}}{\Delta y(j)} - \frac{H_y^{n+1/2}_{(i+1/2, j, k+1/2)} - H_y^{n+1/2}_{(i+1/2, j, k-1/2)}}{\Delta z(k)} \right)$$

$$\left(\frac{H_z^{n+1/2}_{(i+1/2, j+1/2, k)} - H_z^{n+1/2}_{(i+1/2, j-1/2, k)}}{\Delta y(j)} - \frac{H_y^{n+1/2}_{(i+1/2, j, k+1/2)} - H_y^{n+1/2}_{(i+1/2, j, k-1/2)}}{\Delta z(k)} \right)$$

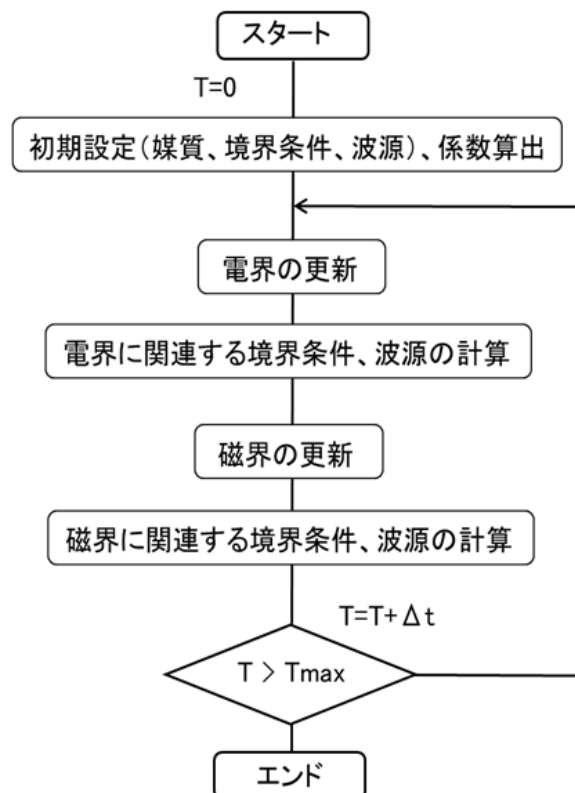
格子点(i+1/2, j, k)上の時刻n+1の電界が
 同じ格子点上の時刻nの電界と
 隣接する格子点上の時刻n+1/2の磁界により
 更新される

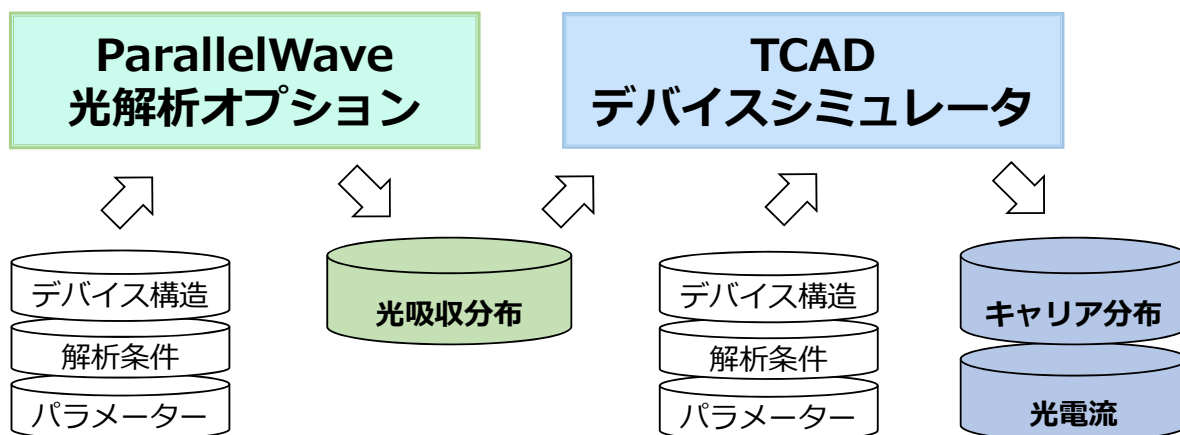
$$\mu \frac{\partial \vec{H}(\vec{r}, t)}{\partial t} = -\text{rot } \vec{E}(\vec{r}, t) \quad \Leftrightarrow \quad \mu \frac{\partial H_x}{\partial t} = \frac{\partial E_y}{\partial z} - \frac{\partial E_z}{\partial y}$$



$$Hx_{(i, j+1/2, k+1/2)}^{n+1/2} = Hx_{(i, j+1/2, k+1/2)}^{n-1/2} + \frac{\Delta t}{\mu} \left(\frac{Ey_{(i, j+1/2, k+1)}^n - Ey_{(i, j+1/2, k)}^n}{\Delta z(k)} - \frac{Ez_{(i, j+1, k+1/2)}^n - Ez_{(i, j, k+1/2)}^n}{\Delta y(j)} \right)$$

格子点(i, j+1/2, k+1/2)上の時刻n+1/2の磁界が
 同じ格子点上の時刻n-1/2の磁界の値と
 隣接する格子点上の時刻nの電界によって
 更新される

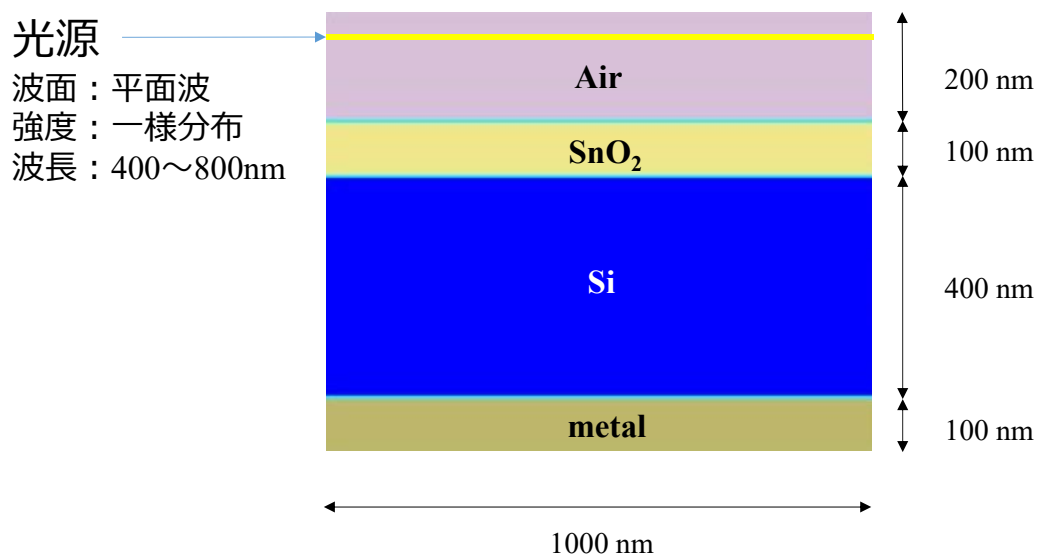




- ① 光解析により半導体内部の光吸収分布を算出する [ParallelWave]
- ② 光吸収分布をキャリア分布に光電変換する [TCAD]
- ③ デバイスシミュレーションにより発生する光電流を算出する [TCAD]

※キャリア分布 = 電子/正孔対発生濃度分布

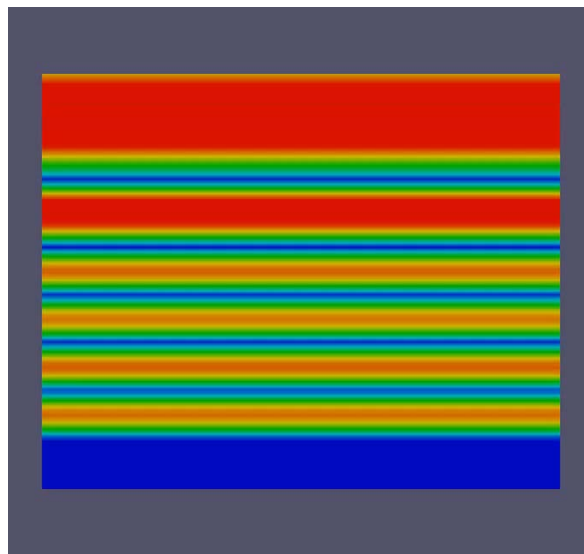
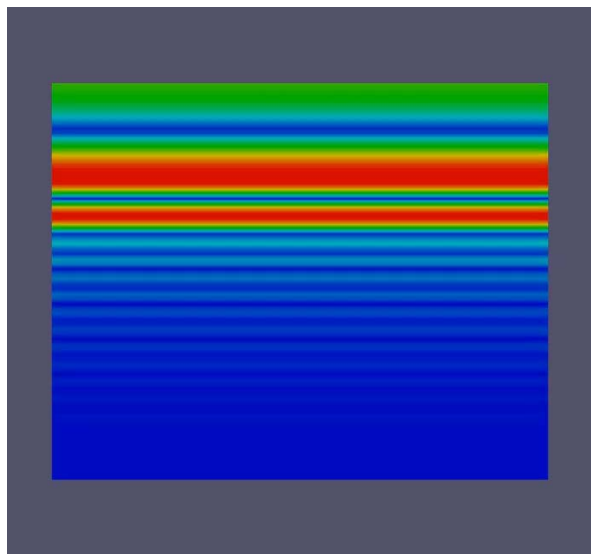
計算モデル①（光シミュレーション用）



※領域終端の境界条件
 垂直方向：吸収境界
 水平方向：周期境界

※奥行き 200 nm

光の伝搬 (電界の時系列データ)

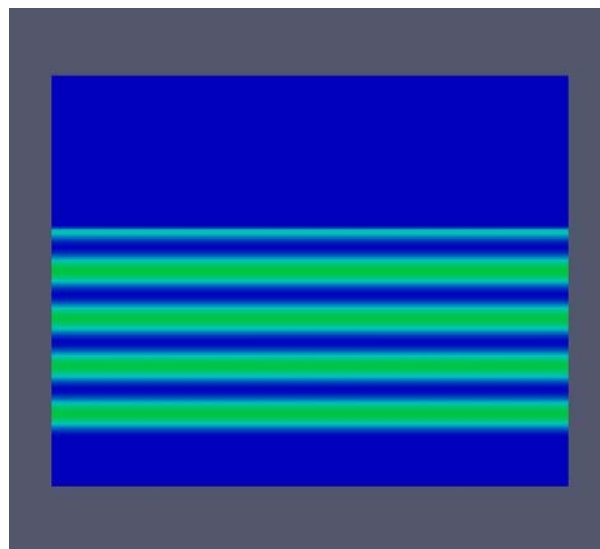
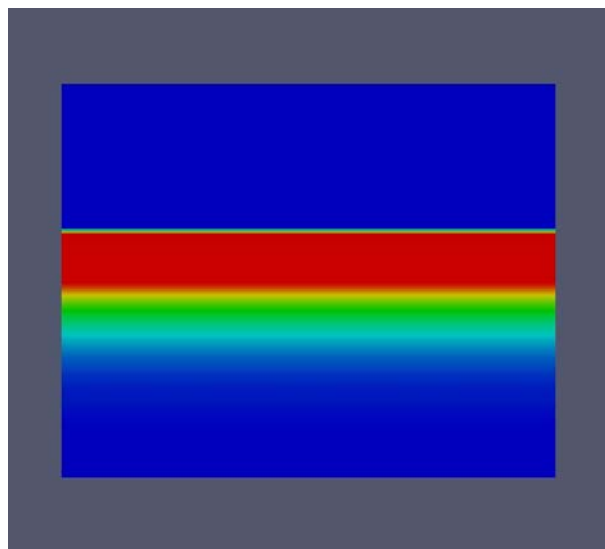


λ	400 nm
n	5.570
k	0.387

λ	700 nm
n	3.778
k	0.012

※ λ : 光の波長、 n : Si の屈折率、 k : Si の消衰係数

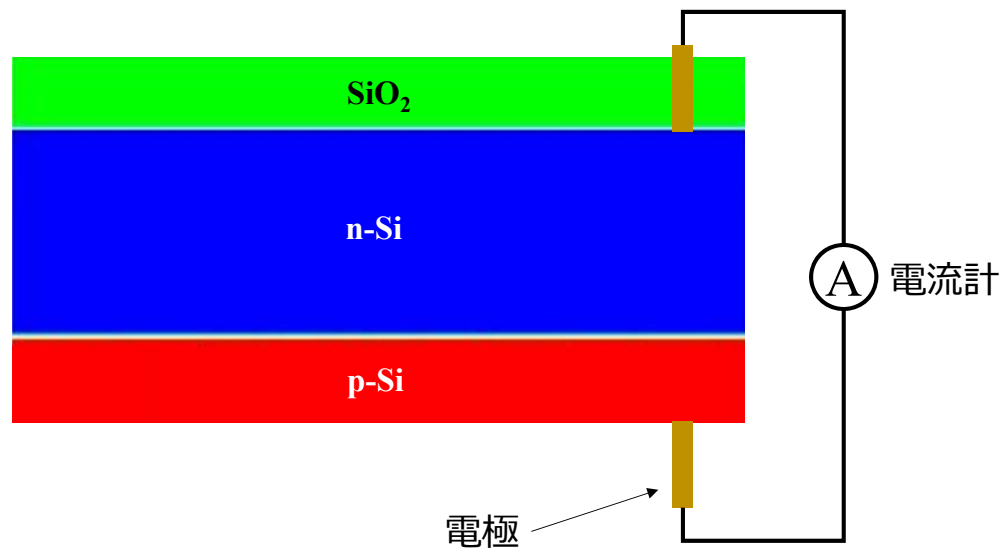
光の吸収分布 (定常値)



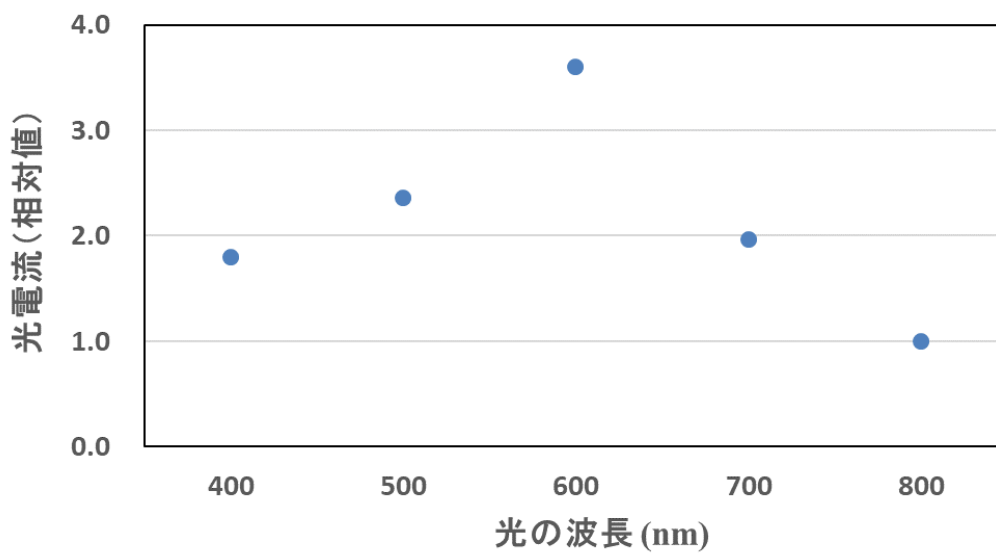
λ	400 nm
n	5.570
k	0.387

λ	700 nm
n	3.778
k	0.012

※ λ : 光の波長、 n : Si の屈折率、 k : Si の消衰係数

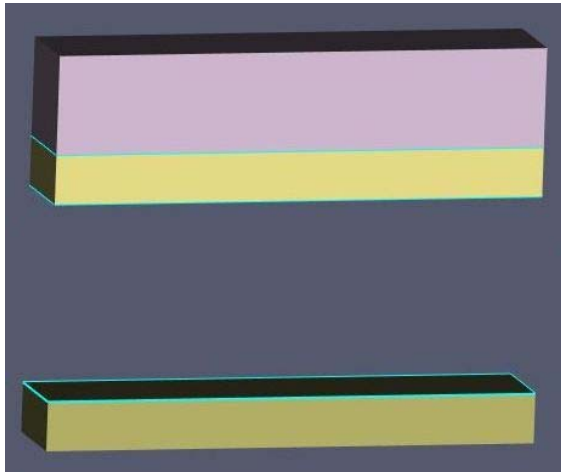


発生した光電流

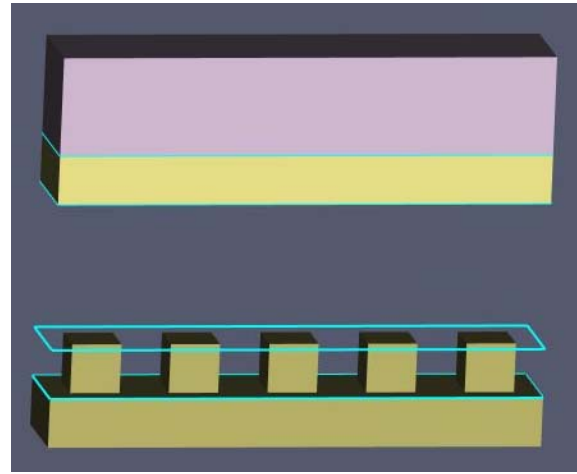


計算モデル②（光シミュレーション用）

※ Si を非表示としている

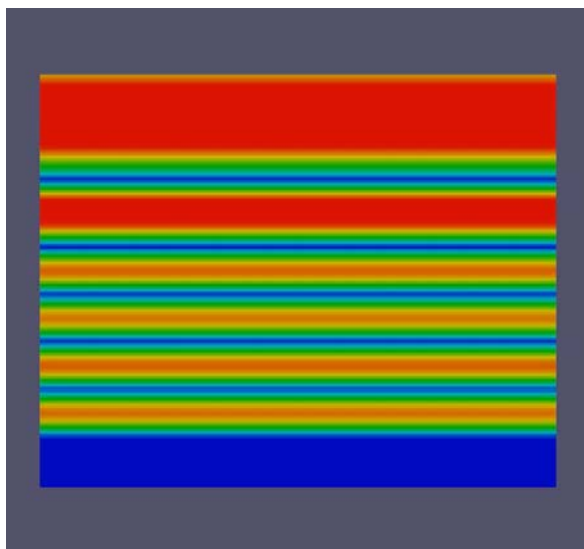


平坦な金属のモデル（前述のモデル①）

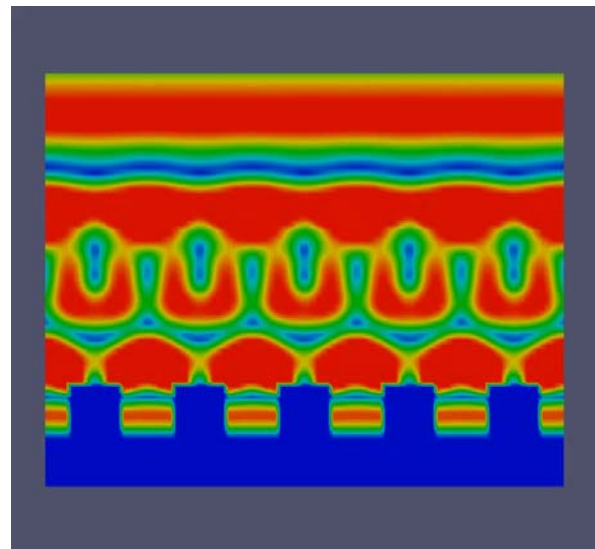


凹凸のある金属のモデル

光の伝搬（電界の時系列データ）



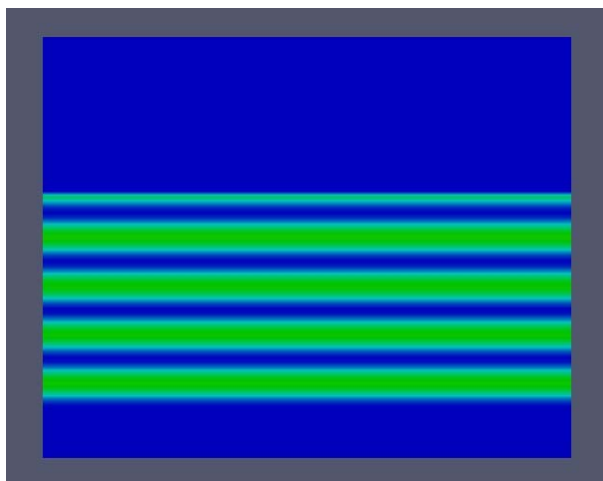
平坦な金属のモデル（前述のモデル①）



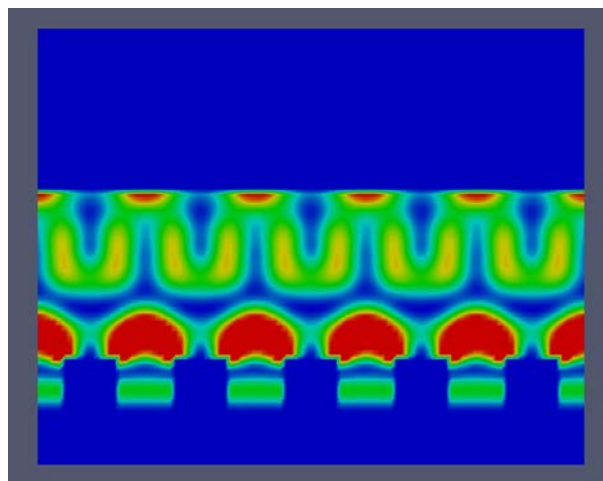
凹凸のある金属のモデル

※ 波長700 nmの場合

光の吸収分布（定常値）



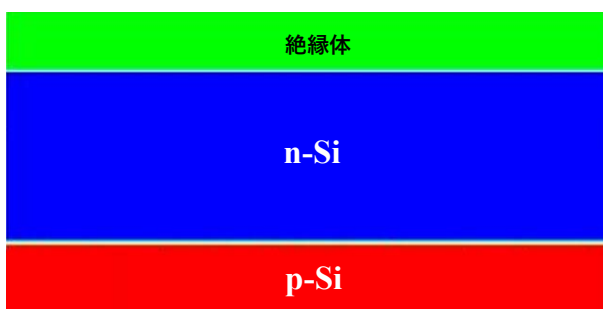
平坦な金属のモデル（前述のモデル①）



凹凸のある金属のモデル

※ 波長700 nmの場合

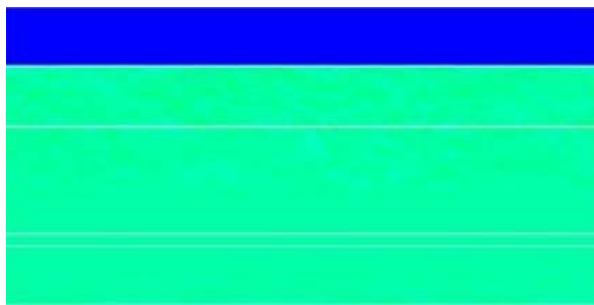
計算モデル②（デバイスシミュレーション用）



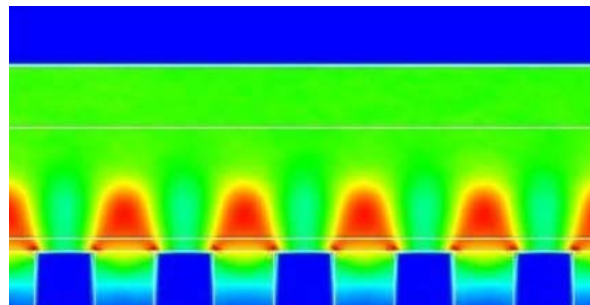
平坦な金属のモデル（前述のモデル①）



凹凸のある金属のモデル

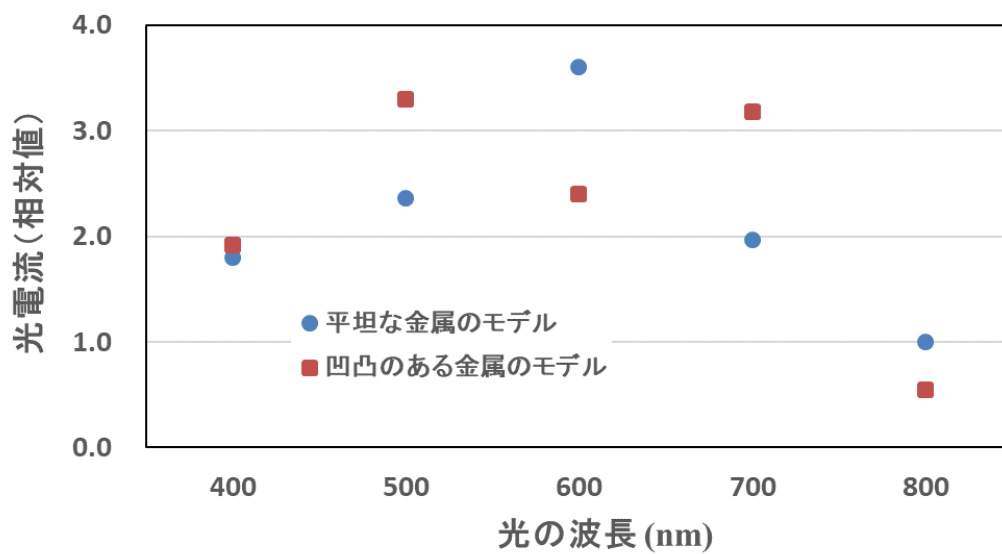


平坦な金属のモデル（前述のモデル①）



凹凸のある金属のモデル

※ 波長700 nmの場合



- ◆ TCADと光の連成解析機能を開発した
- ◆ 光の解析手法であるFDTD法について、概要、定式化、フローチャートを示した
- ◆ 薄膜太陽電池に光を照射し、光電流が発生する現象をシミュレーションした
- ◆ 今後は、平面波の斜め照射機能などを開発する予定



半導体デバイス3次元TCADシステム Advance/TCADの新機能3： 熱解析機能のご紹介

研究員 関口 昂臣

2017年12月12日（火）
アドバンスソフト株式会社



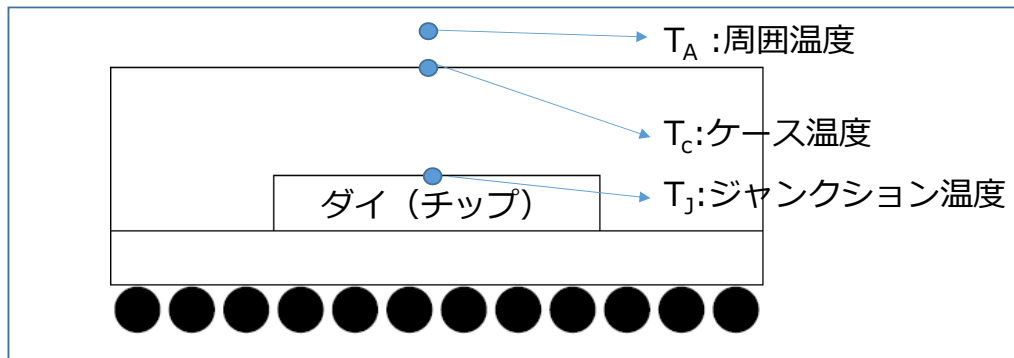
Copyright ©2017 AdvanceSoft Corporation. All rights reserved.

概要

- ◆ デバイスシミュレーターの基礎方程式
- ◆ 内部発熱モデル
- ◆ 温度に依存する変数
- ◆ 熱伝導方程式の離散式
- ◆ コントロールボリュームによる熱伝導方程式の離散化
- ◆ 内部発熱項の離散式
- ◆ 境界条件
- ◆ 要素界面を通過する物理量の取り扱い方
- ◆ 熱解析の計算手順（定常計算、非定常計算）
- ◆ 計算事例紹介
- ◆ まとめ



Copyright ©2017 AdvanceSoft Corporation. All rights reserved.



ジャンクション温度の上昇

デバイスの短寿命化
故障率の増大 } 品質の劣化(信頼性の低下)

熱解析により温度特性を得ることは重要である。

デバイスシミュレーターの基礎方程式

◆ 内部発熱のある場合の熱伝導方程式

内部発熱がある場合の熱伝導方程式

$$\rho C_p \frac{\partial T_L}{\partial t} = \nabla (\kappa \nabla T_L) + H_{total}$$

通常の非定常熱伝導方程式

発熱項

κ : 熱伝導率 [W/m · K] ρ : 密度 [kg/m³] C_p : 熱容量 [J/mol · K]

◆ 温度依存性を考慮した形の電流連続式

変更後の電流連続式

$$\mathbf{J}_n = qn\mu_n \mathbf{E} + qD_n \nabla n + q\mu_n n P_n \nabla T_L$$

$$\mathbf{J}_p = qp\mu_p \mathbf{E} - qD_p \nabla p - q\mu_p p P_p \nabla T_L$$

$P_{n,p}$: ゼーベック係数 [V/K]

- ◆ ジュール熱による発熱 (H_J)

$$H_J = \mathbf{E} \cdot (\mathbf{J}_n + \mathbf{J}_p)$$

- ◆ トムソン効果による発熱 (H_T)

$$H_T = q(R - G)T_L(P_p + P_n)$$

- ◆ 電子正孔対の再結合による発熱 (H_{GR})

$$H_{GR} = (R - G)(E_{fn} - E_{fp})$$

$$H_{total} = H_J + H_{GR} + H_T$$

q : 電気素量

E_{fn}, E_{fp} : 擬フェルミポテンシャル[V]

V : CVの体積[m³]

T_L : 格子温度[K]

$(R - G)$: 再結合率[1/m³s]

ψ : 静電ポテンシャル[V]

5

温度に依存する変数

温度計算機能の追加にあたり、温度に依存する変数となるように変更した変数 (一部)

- ◆ Boltzmann電圧 $V_T = \frac{k_B T_L}{q}$ q : 電気素量
 k_B : ボルツマン定数

- ◆ 拡散係数 $D_n = V_T \mu_n$ $D_p = V_T \mu_p$

- ◆ キャリア濃度 $n = N_C \exp\left\{-\frac{E_C - E_F^n}{k_B T_L}\right\}$
 $p = N_V \exp\left\{-\frac{E_F^p - E_V}{k_B T_L}\right\}$

N_C, N_V : 伝導帯と価電子帯の状態密度
状態密度も温度に依存する

- ◆ 移動度 $\mu = \mu(N_d, E_{\perp}) f(N_d, E_{\perp}, E_{\parallel})$ N_d : 不純物濃度
 E_{\perp}, E_{\parallel} : 電場の垂直成分と平行成分

6

内部発熱がある場合の熱伝導方程式

$$\rho C_p \frac{\partial T_L}{\partial t} = \nabla (\kappa \nabla T_L) + H_{total}$$

通常の非定常熱伝導方程式

熱伝導方程式の離散式

$$\sum_k \frac{S_{ik}}{\frac{d_{ik}}{k_i} + \frac{d_{ki}}{k_k}} (T_k - T_i) + \sum_e \frac{S_{ie}}{\frac{d_{ie}}{k_i}} (T_B - T_{Ti}) + H_{total} V_i = \rho C_p \frac{\partial T_L}{\partial t} V_i$$

温度固定境界

添え字はコントロールボリュームの番号を示す

k_i : 熱伝導率

H_{total} : 発熱項

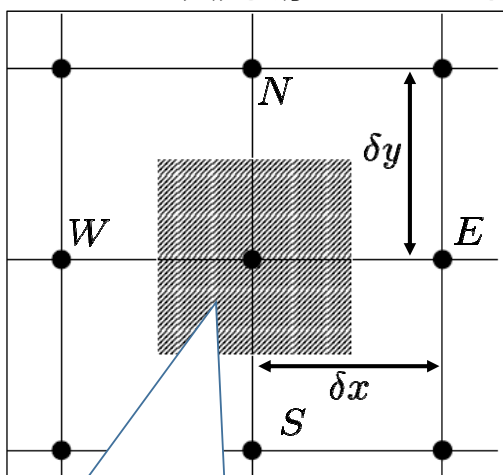
d_{ij} : コントロールボリューム界面までの距離

V_i : CVの体積

T_i : 格子温度[K]

コントロールボリュームによる熱伝導方程式の離散化

<二次元場のCV> 各方向にあるCV界面を通過する熱流束



CV (コントロールボリューム)
格子点と格子点を結ぶ線分の
垂直二等分線でかこまれた領域

$$E : \frac{k_e \Delta y}{(\delta x)_e} \quad W : \frac{k_w \Delta y}{(\delta x)_w}$$

$$S : \frac{k_s \Delta x}{(\delta y)_s} \quad N : \frac{k_n \Delta x}{(\delta y)_n}$$

添え字は通過する各方向を示す

各格子点にはそれぞれコントロールボリューム
が定義されている。

Δx 、 Δy の後ろに $\Delta z = 1$ が省略されている。
また、各点との温度差分も省略している。

k : 各格子点が所属するCVでの熱伝導率

$\delta x, \delta y$: 隣接する格子点までの距離

$\Delta x, \Delta y$: 通過するCV界面の面積

◆ ジュール熱による発熱 (H_J)

$$H_J = - \sum_j J_{n,ij} \psi_{ij} S_{ij} + \sum_j J_{p,ij} \psi_{ij} S_{ij}$$

◆ トムソン効果による発熱 (H_T)

$$H_T = q(R - G)_i T_{L,i} (P_p - P_n)_i V_i$$

◆ 電子正孔対の再結合による発熱 (H_{GR})

$$H_{GR} = q(R - G)_i (E_{f_n} - E_{f_p})_i V_i$$

q : 電気素量

E_{f_n}, E_{f_p} : 擬フェルミポテンシャル[V]

V : CVの体積[m³]

T_L : 格子温度[K]

$(R - G)$: 再結合率[1/m³s]

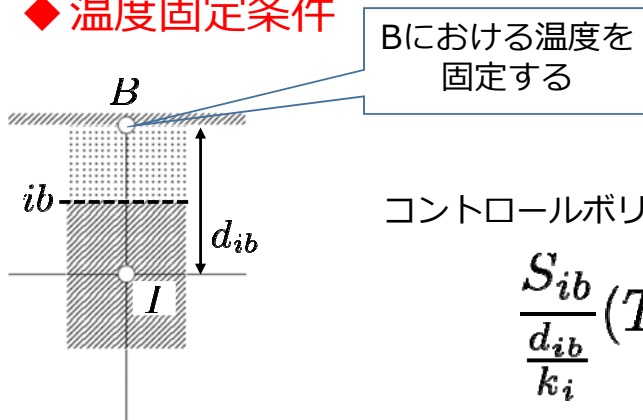
ψ : 静電ポテンシャル[V]

9

境界条件

偏微分方程式の数値解析には、その方程式の次数と同じだけ境界条件と初期条件（初期温度）を設定する。
今回は、境界条件として温度固定条件を採用している。

◆ 温度固定条件



コントロールボリューム界面 を通過する熱流束は

$$\frac{S_{ib}}{\frac{d_{ib}}{k_i}} (T_B - T_I)$$

ib : 格子点I,Bの間にあるCV界面

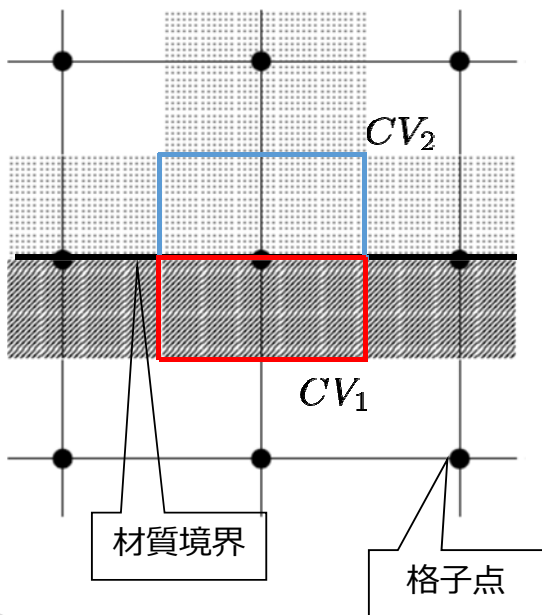
T_B, T_I : 格子点I,Bの格子温度

d_{ib} : 格子点IからCV界面までの距離

S_{ib} : 熱流束が通過するCV界面の面積

◆ 初期条件

初期温度は298.15[K]に設定。

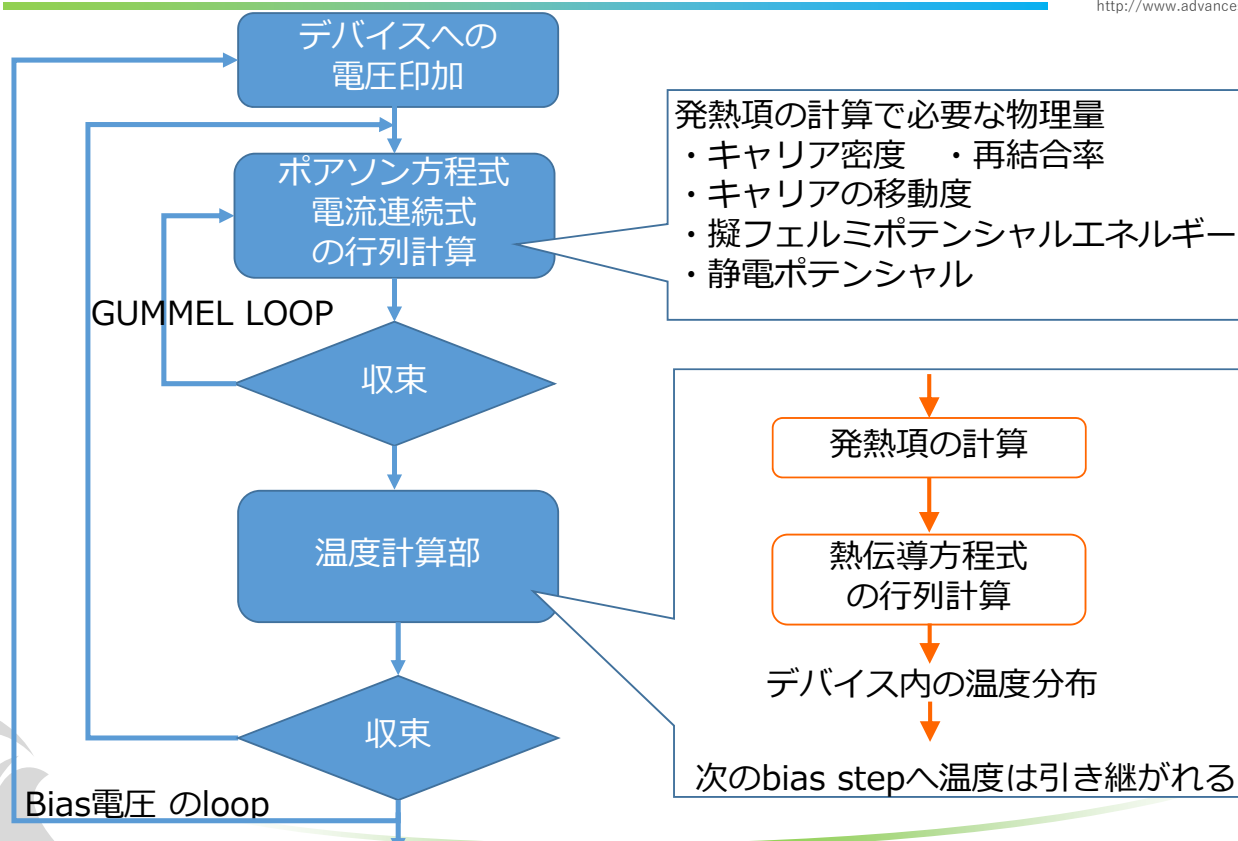


格子点上に材質境界がある場合

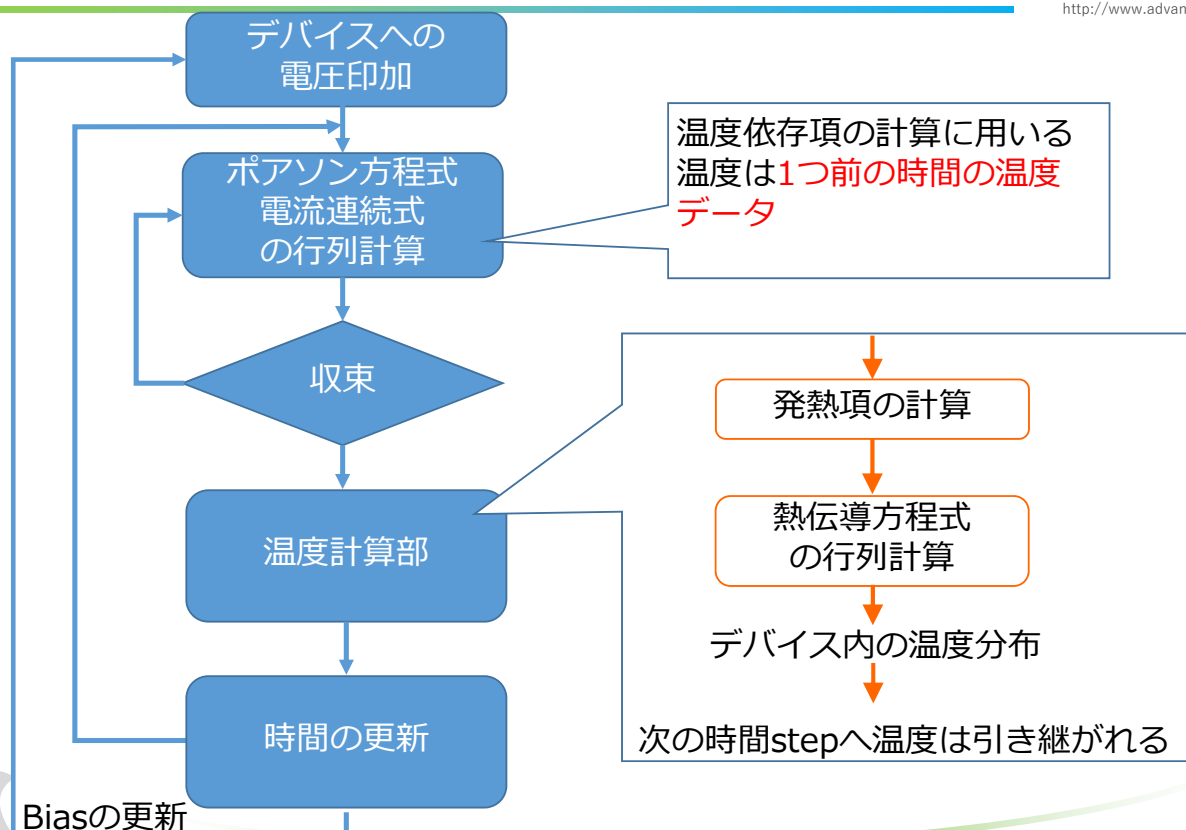
コントロールボリュームは
2つに分割される。

材料物性はこれらのコントロール
ボリューム毎に定義されている。

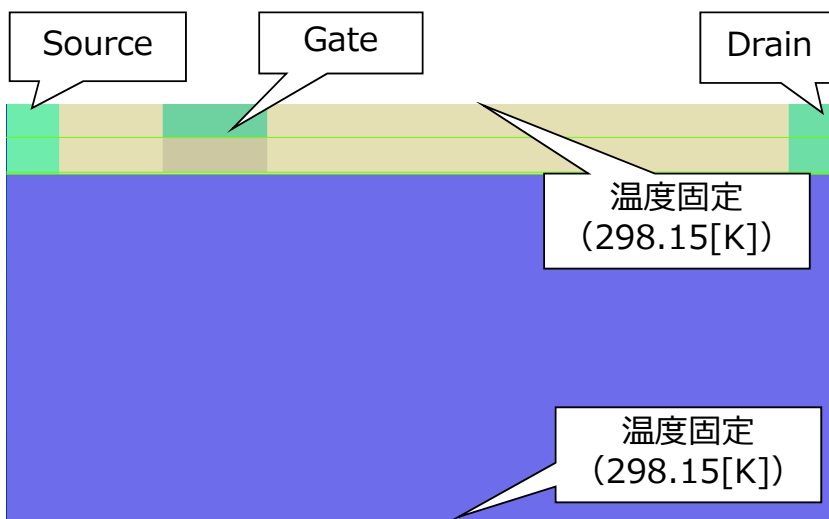
熱解析の計算手順（定常計算）



熱解析の計算手順（非定常計算）



計算事例の紹介 プレーナー型SiのNMOSFET



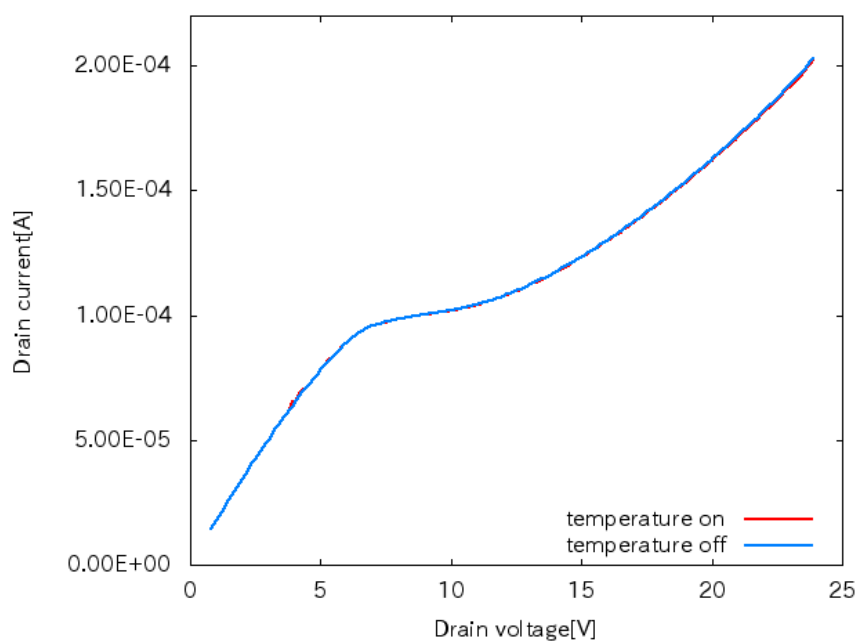
Gate電極に印加した電圧: 5 V

Drain電極に0.1V間隔で印加し、Drain Current[A]を算出。

<計算モデルの形状>

温度計算機能をonにした場合とoffにした場合での計算結果を比較する。

ドレイン電流・ドレイン電圧特性 (ゲート電極に5.0V印加)

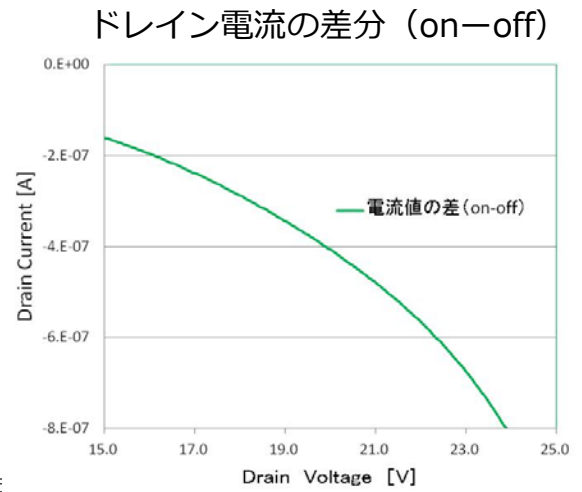
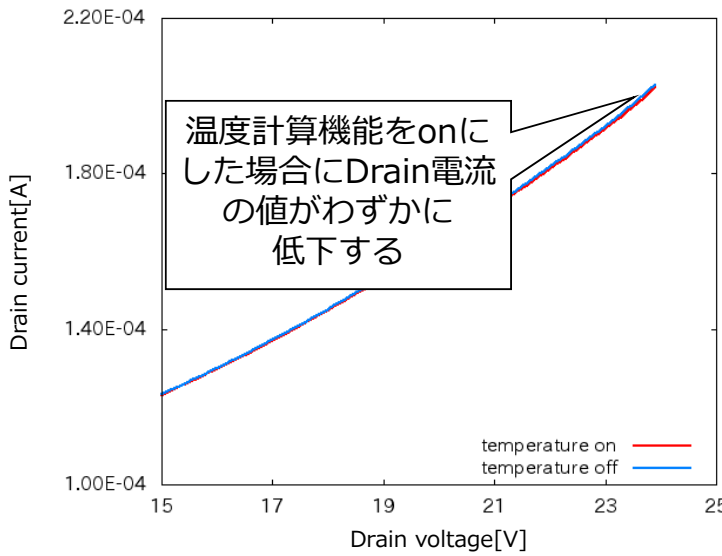


ドレイン電流・ドレイン電圧特性

ドレイン電流・ドレイン電圧特性 (Drain Voltage=15.0~24.0Vのクローズアップ)



<http://www.advancesoft.jp/>



Drain電流の差分を取る (on-off) と負の値を取る

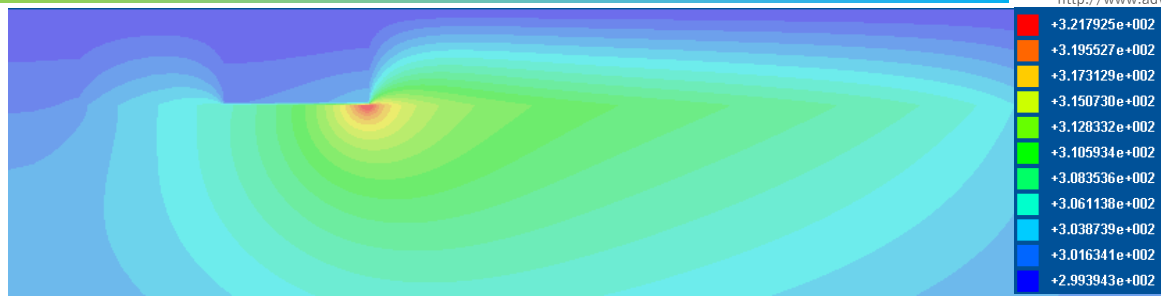


Copyright ©2017 AdvanceSoft Corporation. All rights reserved.

デバイス内の温度分布と電場分布

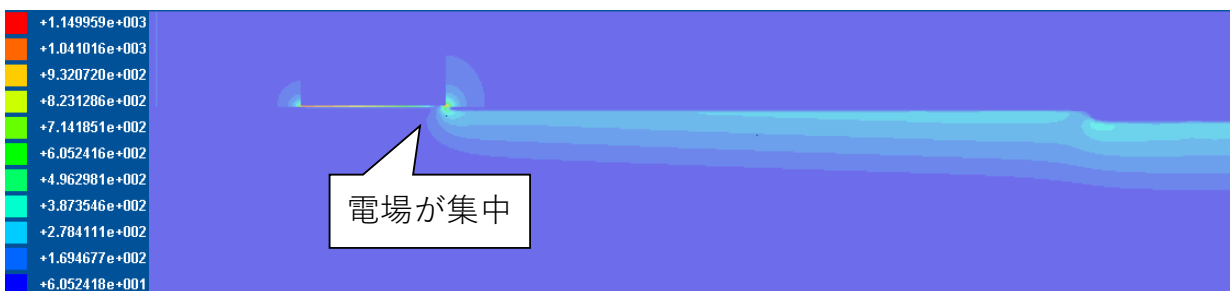


<http://www.advancesoft.jp/>



Drain voltage = 24.0Vでの温度分布

最大温度 : 321.7925[K]

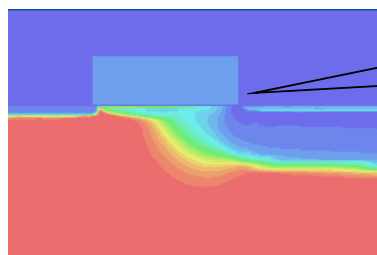
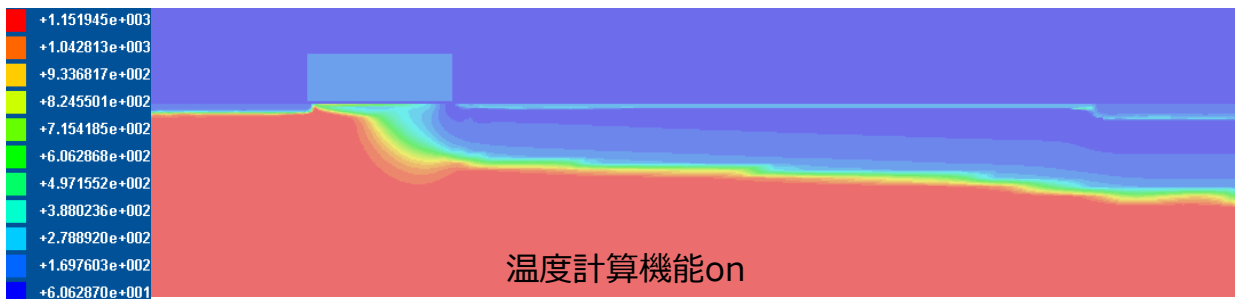


デバイス内の電場分布



Copyright ©2017 AdvanceSoft Corporation. All rights reserved.

電子の移動度 (Drain Voltage=24.0V)



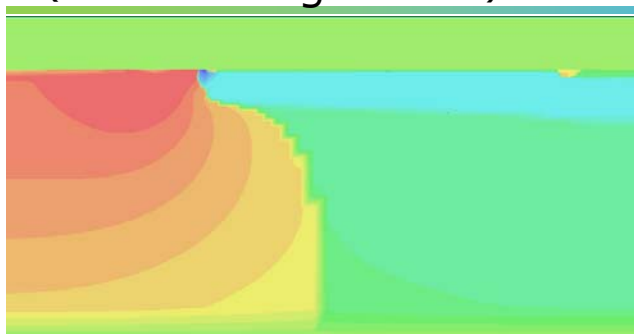
移動度がDrain側のGate端で減少

格子散乱によって抵抗を受ける

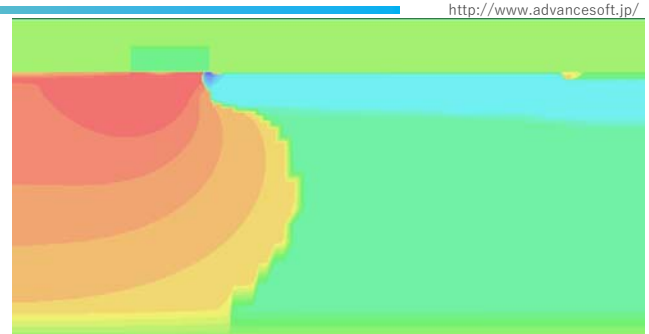


Gate電極周辺の電子の移動度 電力損失によりジュール熱が発生する

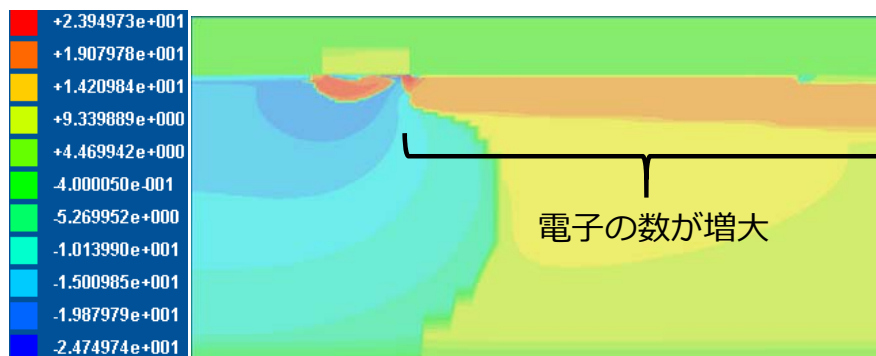
電子・正孔対の再結合率の比較 (Drain Voltage=24.0)



温度計算機能offの再結合率



温度計算機能onの再結合率



温度計算機能onとoffの再結合率の差分表示

今回、熱過度解析機能をデバイスシミュレーターに実装した。

本機能を用いてパワー型NMOSFETの $I_d - V_d$ 特性を解析し定性的に妥当な結果を得られることを確認した。

今後は、温度固定境界以外の境界条件について検討するなどより汎用性・実用性を向上させていく予定である。

また、様々な解析事例において定量的な評価も行っていく予定である。

AdvanceSoft



半導体デバイス3次元TCADシステム Advance/TCADによる 最新事例紹介（その2）

研究員 小瀬村 大亮

2017年12月12日（火）
アドバンスソフト株式会社

内容

1. 背景と目的
2. モデル
3. デバイスシミュレーション条件
4. 結果
 - i. 複数素子を配置した構造の熱解析
 - ii. 発熱のゲートサイズ依存性
5. まとめ

✓ 背景:

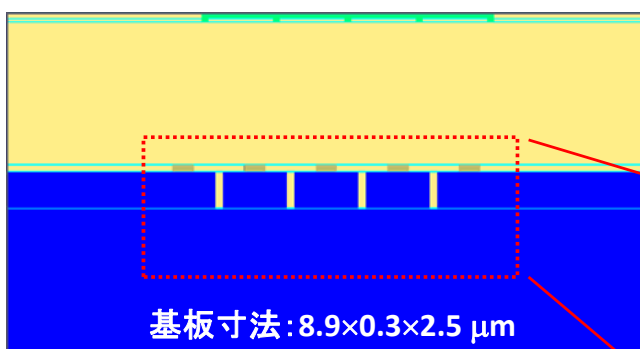
- 熱は半導体チップの特性や信頼性などに影響を与えるので、これを把握するために熱解析が重要。
- 信頼性向上のための熱解析として、温度分布のレイアウト依存性評価の実施が肝要。

✓ 目的:

- 温度分布のレイアウト依存性評価として、複数素子を配置した構造、およびゲートサイズを変えたトランジスタの熱解析を実施する。

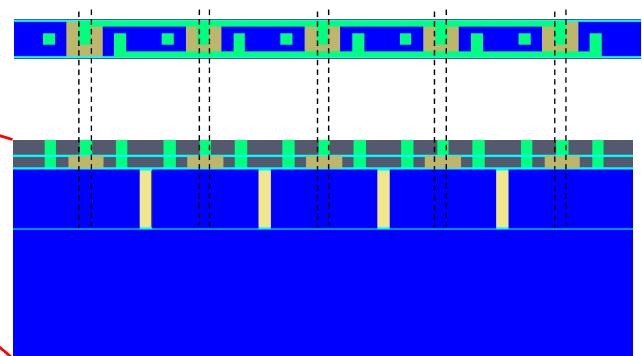
モデル: 複数素子を配置した構造

✓ 断面図



	構成要素	材質	膜厚[nm]
第7層	酸化膜 + 電極	SiO ₂ + Al	50
第6層	酸化膜 + 電極	SiO ₂ + Al	50
第5層	酸化膜 + 電極	SiO ₂ + Al	2000
第4層	ゲート + 電極	Poly-Si + Al	100
第3層	ゲート絶縁膜 + 電極	SiO ₂ + Al	10
第2層	基板 + 素子分離	Si + SiO ₂	500
第1層	基板	Si	2000

✓ 上面図

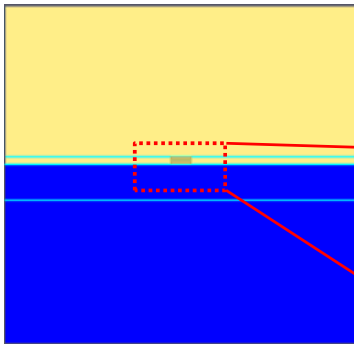


■ Si ■ Poly-Si ■ SiO₂ ■ Al

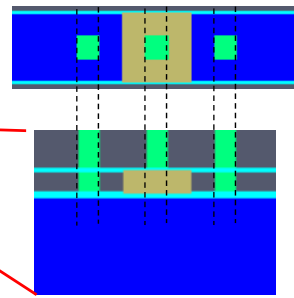
- ✓ 発熱(ジュール熱、トムソン効果、電子正孔対再結合)により生じる温度分布を評価

モデル： ゲートサイズを変えたトランジスタ

✓ 断面図

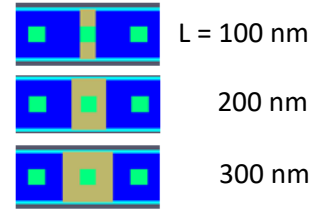


✓ 上面図

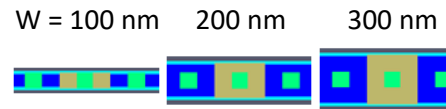


✓ ゲートサイズ依存性

- ゲート長: 100, 200, 300 nm (ゲート幅は300 nmに固定)



- ゲート幅: 100, 200, 300 nm (ゲート長は300 nmに固定)



	構成要素	材質	膜厚[nm]
第5層	酸化膜 + 電極	SiO ₂ + Al	2100
第4層	ゲート + 電極	Poly-Si + Al	100
第3層	ゲート絶縁膜 + 電極	SiO ₂ + Al	10
第2層	基板 + 素子分離	Si + SiO ₂	500
第1層	基板	Si	2000

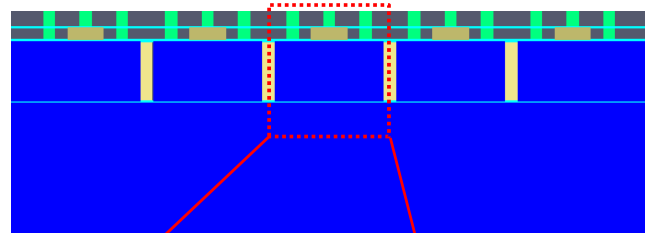
✓ 発熱のサイズ依存性を評価

デバイスシミュレーション条件

✓ 不純物設定

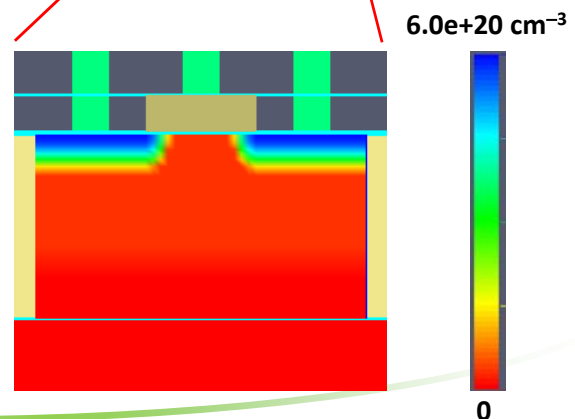
	不純物	ドーズ量 [cm ⁻³]
基板	B	1e+17
Poly-Si	P	1e+20
S/D	As	3e+20

S/D不純物分布



✓ バイアス設定

- ゲート電圧 : 0 → 2 V (0.1 V step)
- ドレイン電圧 : 0 → 2 V (0.1 V step)



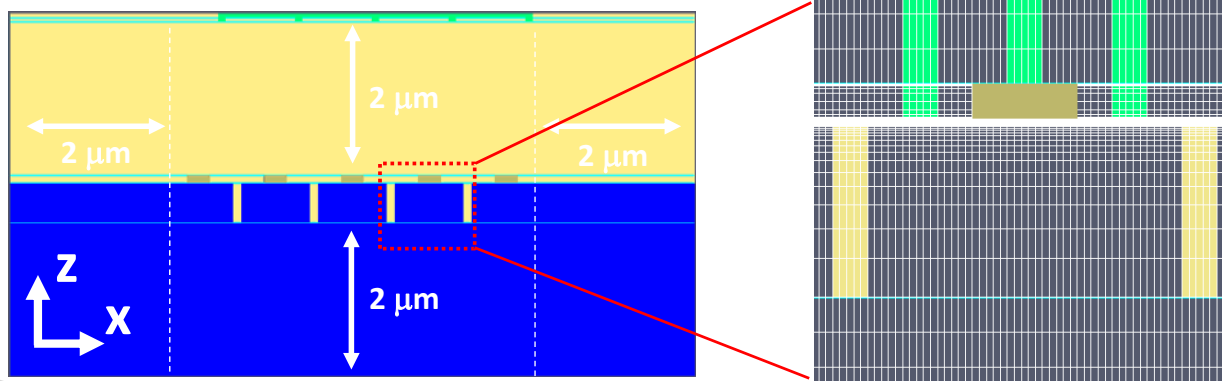
デバイスシミュレーション条件

✓ 熱解析の境界条件

x, y方向	反射境界
z方向	温度固定 ($T = 298.15 \text{ K}$)

✓ メッシュ設定

x方向	20 nm刻み
y方向	25-50 nm刻み
z方向	等比級数的にメッシュを制御



✓ x, z方向の境界を素子から遠ざける工夫

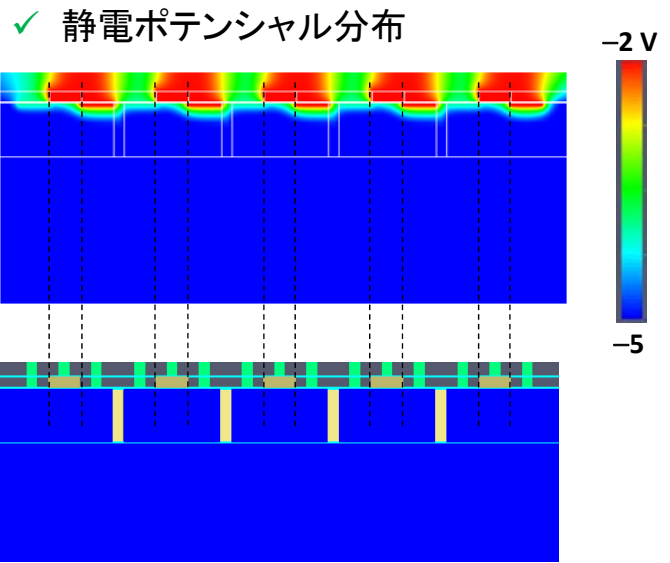
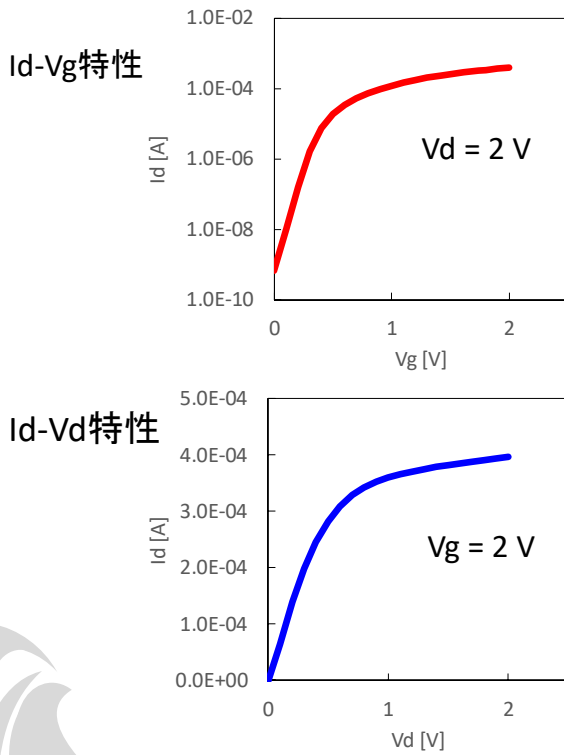
Copyright ©2017 AdvanceSoft Corporation. All rights reserved.

内容

1. 背景と目的
2. モデル
3. デバイスシミュレーション条件
4. 結果
 - i. 複数素子を配置した構造の熱解析
 - ii. 発熱のゲートサイズ依存性
5. まとめ

結果： 基本トランジスタ特性

モデル： 複数素子を配置した構造

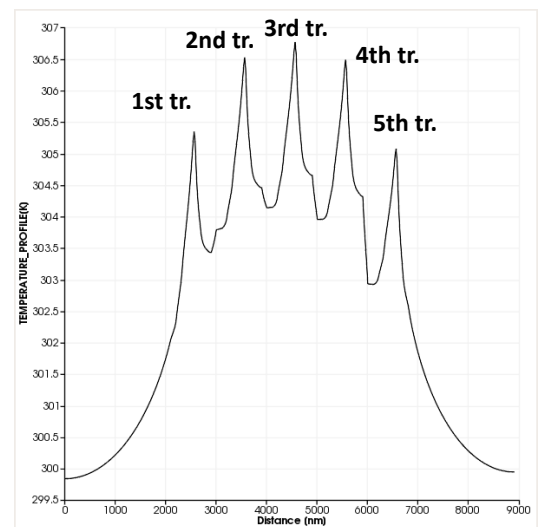
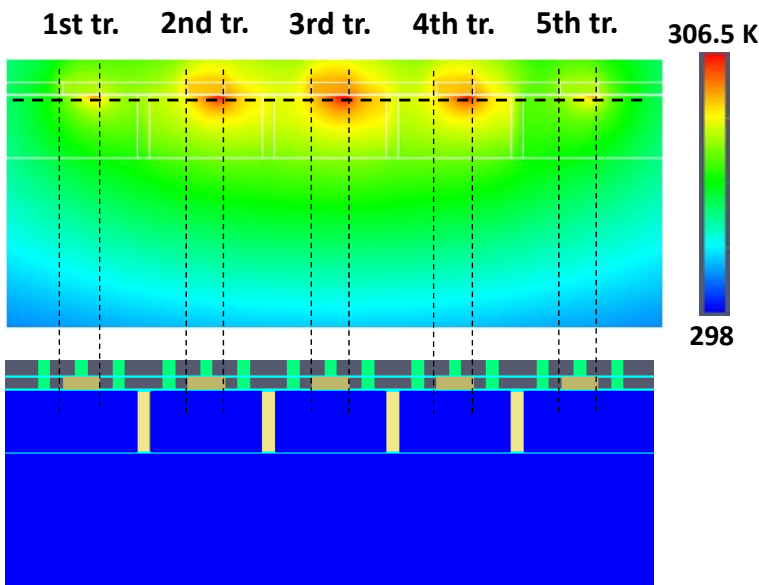


✓ 5段トランジスタのI-V特性、および静電ポテンシャル分布を確認

結果： 複数素子を配置した構造の熱解析

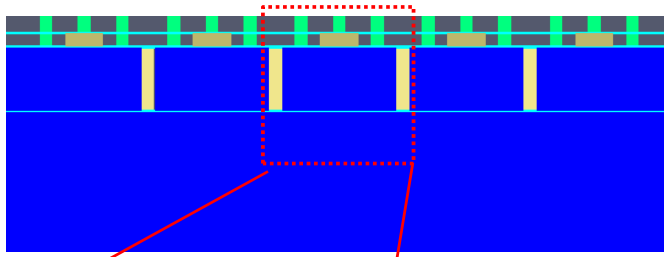
✓ 温度分布

✓ 温度の1次元分布

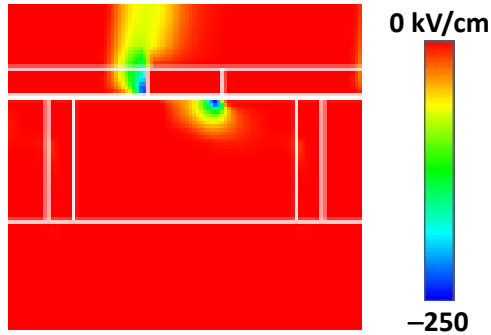


✓ 中央のトランジスタ(3rd tr.)で最も高温

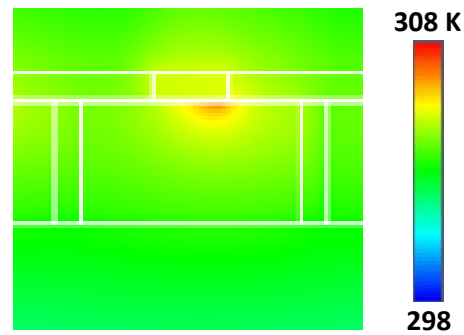
結果： 複数素子を配置した構造の熱解析



✓ 電界強度分布



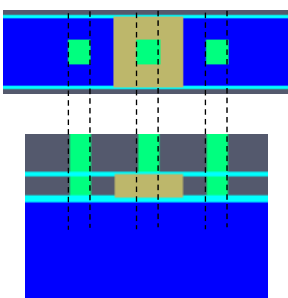
✓ 温度分布



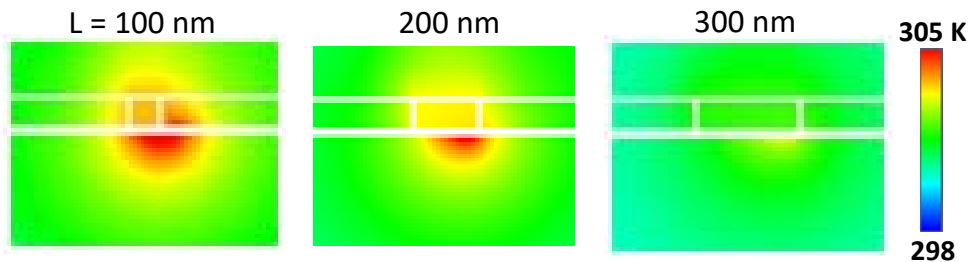
✓ ドレイン側のゲート端で電界集中 → この領域で最も発熱

結果： 発熱のゲート長依存性

✓ ゲート長依存性 (Wは300 nmに固定)

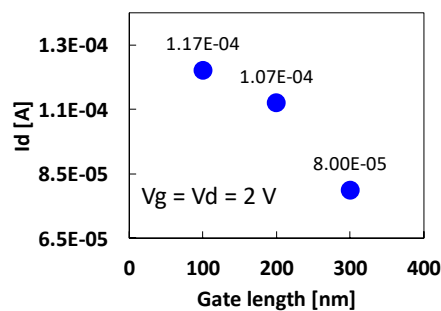


温度分布

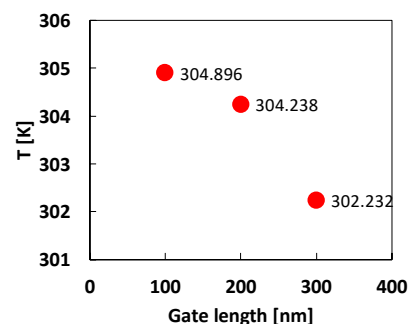


✓ ゲート長依存性 (Wは300 nmに固定)

Idのゲート長依存性



温度のゲート長依存性

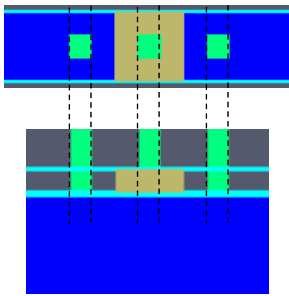


✓ 発熱のゲート長依存性を確認した

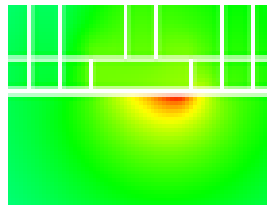
結果： 発熱のゲート幅依存性

✓ ゲート幅依存性 (Lは300 nmに固定)

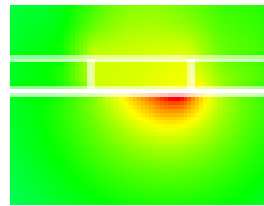
温度分布



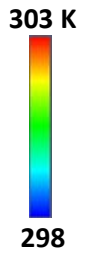
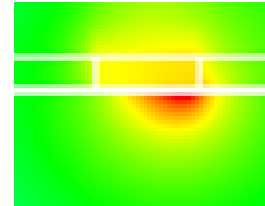
W = 100 nm



200 nm

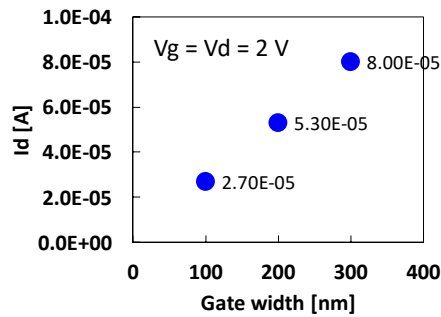


300 nm

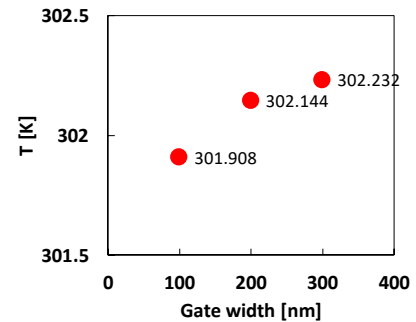


✓ ゲート幅依存性 (Lは300 nmに固定)

Idのゲート幅依存性



温度のゲート幅依存性



✓ 発熱のゲート幅依存性を確認した

まとめ

- ✓ トランジスタの熱解析計算を実施した
- ✓ 温度分布の場所依存性を確認した
- ✓ 発熱のゲートサイズ依存性を確認した
- ✓ 熱解析における最も基本的なレイアウト依存性評価を行い、解析の定性的な妥当性を実証した



ご清聴ありがとうございました。



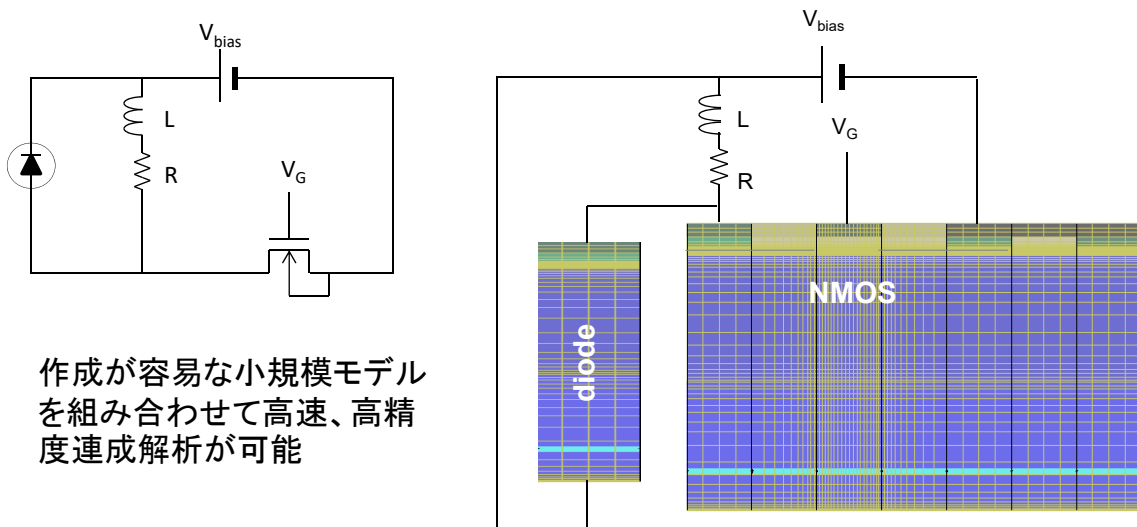
導体デバイス3次元TCADシステム Advance/TCADの今後の開発計画

主管研究員 原田 昌紀

2017年12月12日 (火)
アドバンスソフト株式会社

Advance/TCADの今後の開発計画 回路との連成解析機能の拡張(その2)

複数デバイスを個別にモデル化することを可能とする。

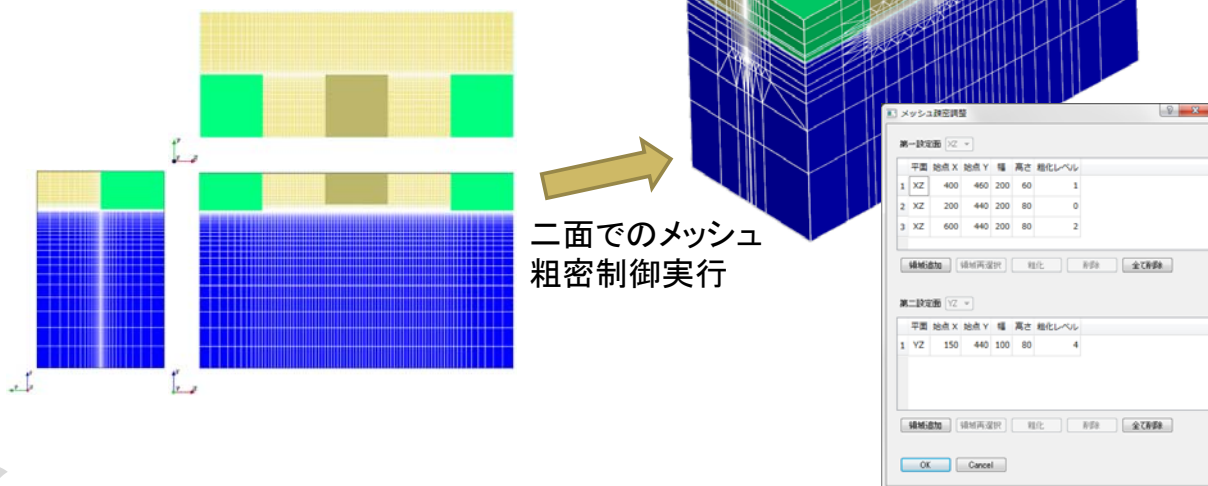


複数デバイス+回路の強連成一括解析が可能となる。

Advance/TCADの今後の開発計画

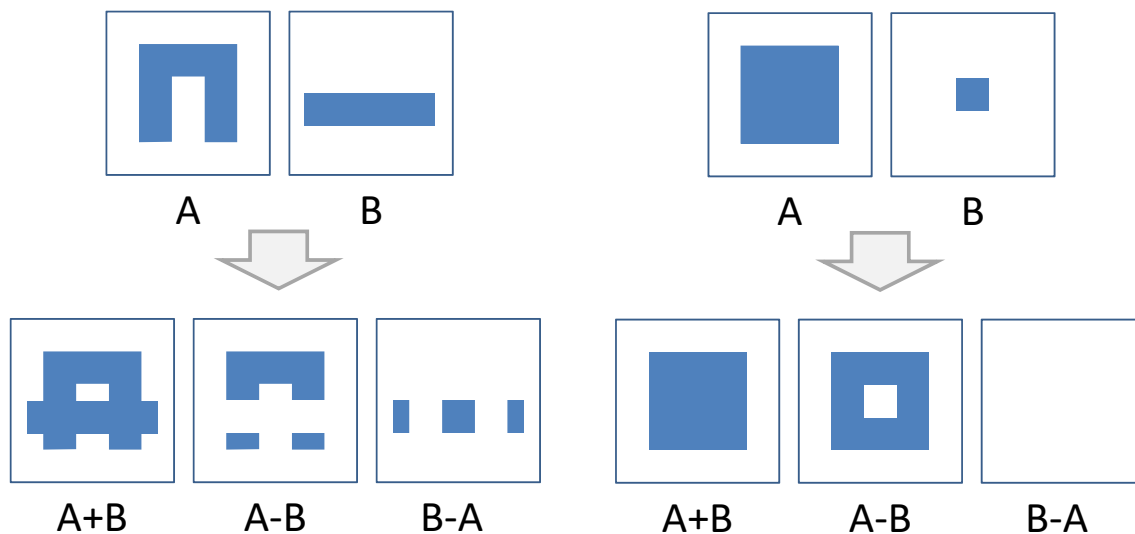
メッシュ粗密制御機能の拡張

- 従来一面のみが設定可能であったが、二面まで設定可能とする。
- GUIにより領域の位置、サイズ、粗化レベルを微調整可能とする。



Advance/TCADの今後の開発計画

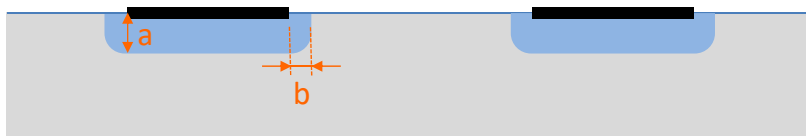
マスクファイルの編集機能の強化



Advance/TCADの今後の開発計画

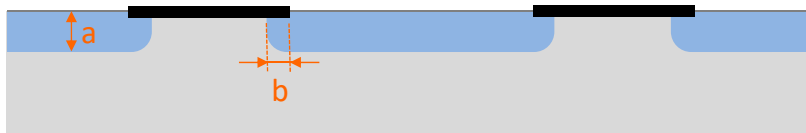
マスクパターンを使用した簡易不純物設定

パターンを窓としたイオン注入



ユーザーパラメータ
a: 深さ
b: 広がり
c: マスクエッジからの
注入範囲

パターンをマスクとしたイオン注入(モード1)



パターンをマスクとしたイオン注入(モード2)



Advance/TCADの今後の開発計画

機能開発のマイルストーン

- ▶ 複数デバイスと回路の一括解析機能の拡張 (その2 : 複数デバイスを個別にモデル化)
⇒ H30年度前半の第一バージョン完成。
- ▶ メッシュ生成機能の拡張 (二面からのメッシュ粗密調整)
⇒ H30年度前半に完成。
- ▶ 拡散シミュレータの並列化
⇒ H29年度中に作業開始。2018年中に完成。
- ▶ マスクファイルの編集機能の強化
⇒ H30年度前半に完成。
- ▶ マスクパターンを使用した簡易不純物設定機能
⇒ H30年度前半に完成。



警告

このレポートに収録されている文章および内容については、ご自身のために役立つ用途に限定して無料配布しています。
このレポートを、販売、オークション、その他の目的で利用するには、著作権者の許諾が必要になります。
このレポートに含まれている内容を、その一部でも著作権者の許諾なしに、複製、改変、配布を行うことおよびインターネット上で提供する等により、一般へ送ることは法律によって固く禁止されています。