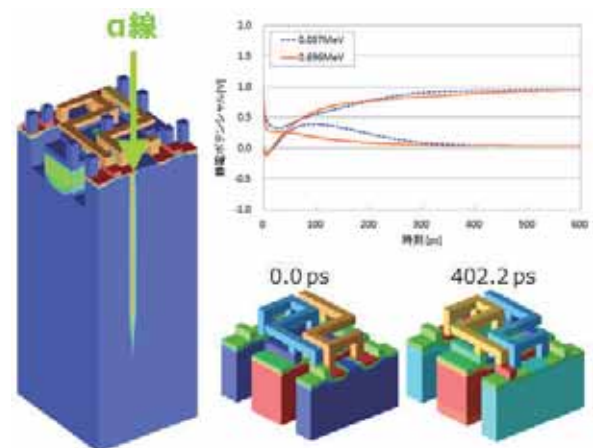


半導体デバイス3次元TCADシステム Advance/TCAD 製品紹介セミナー

2019年8月28日(水)開催

プログラム

13:30~13:35 (5分)	主催者あいさつ アドバンスソフト株式会社のご紹介.....	1
	研究主席 原田 昌紀	
13:35~14:00 (25分)	Advance/TCAD の基本機能と解析事例のご紹介.....	5
	研究主席 原田 昌紀	
14:00~14:20 (20分)	Advance/TCAD の最新の開発内容と解析事例のご紹介.....	31
	主任研究員 島田 昭男	
招待講演		
14:20~15:05 (45分)	「GaN 集積回路に向けた検討」	
	※資料は非公開です。 豊橋技術科学大学 総合教育院 教授 岡田 浩 様	
15:05~15:20 (15分)	(休憩)	
15:20~15:35 (15分)	Advance/TCAD 機能トピックス 1 : 回路シミュレータとの連成機能と複数デバイス機能のご紹介	43
	主管研究員 大倉 康幸	
15:35~15:50 (15分)	Advance/TCAD 機能トピックス 2 : 熱解析機能のご紹介	53
	主事研究員 小山田 隆行	
15:50~16:20 (30分)	Advance/TCAD の解析事例のご紹介 / 光・電磁波解析とTCADとの連成機能のご紹介	59
	主任研究員 小瀬村 大亮 主事研究員 萩原 敦	
16:20~16:30 (10分)	価格および関連サービスのご案内	91
	※資料は一部非公開です。 営業部 佐藤 琴美	



アドバンスソフト株式会社のご紹介

第1事業部 原田 昌紀

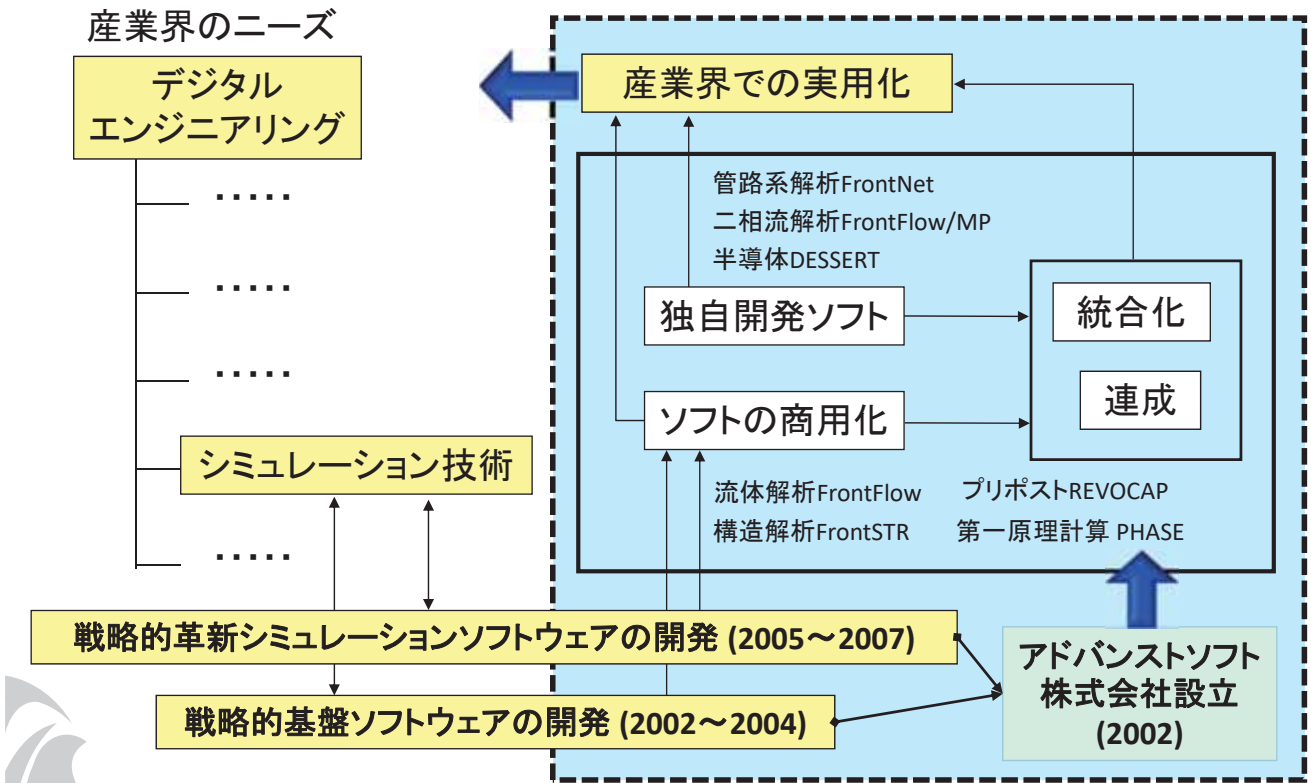
半導体デバイス3次元TCADシステムAdvance/TCAD製品紹介セミナー
2019年8月28日（水）
アドバンスソフト株式会社



会社概要

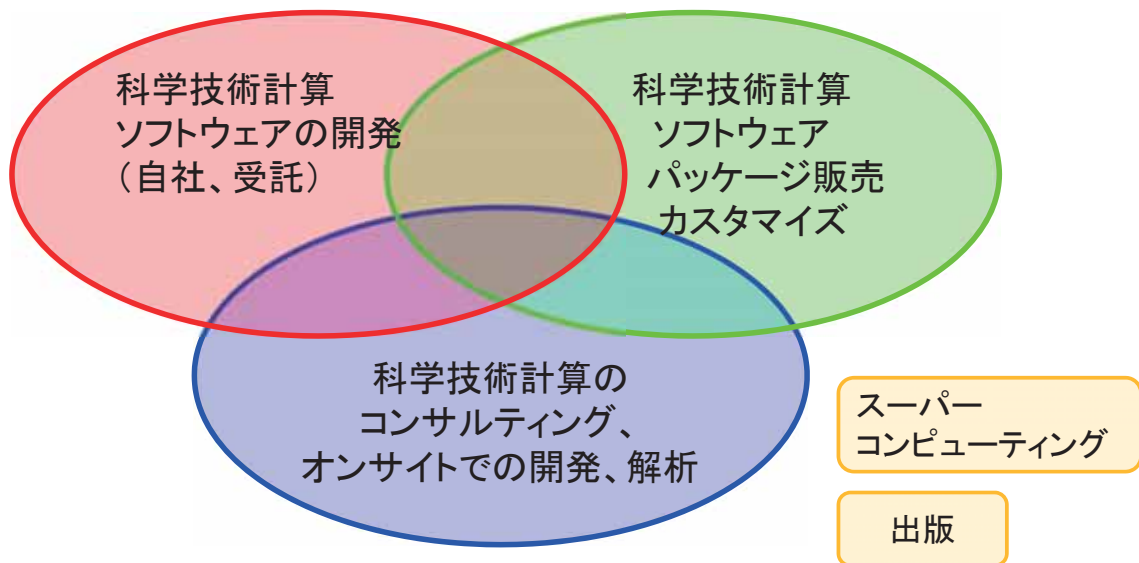
名 称 アドバンスソフト株式会社 (AdvanceSoft Corporation) 本 社 〒101-0062 東京都千代田区神田駿河台4-3 新お茶の水ビル17階 TEL: 03-6826-3970 FAX:03-5283-6580 設 立 2002年(平成14年)4月24日 資本金 3,724万円 社員数 104名(2019年8月19日時点)	事業部	部	事業内容
	第1 事業部	技術第1部	ナノ材料の第一原理計算、量子化学計算やメソ領域の開発など
		技術第2部	プリポストシステム開発、連成システム開発、構造・音響解析などのエンジニアリング、構造解析ソルバーの開発など
		技術第6部	次世代TCADシステムの開発
		材料システム 開発室	先端的なナノシミュレーション事業および関連する国プロを企画・推進
ナノシミュレーション 研究開発センター		材料設計統合システムの開発、および、関連する先端的なナノ分野の事業を企画推進	
第2 事業部	技術第4部	燃焼・爆轟に係る流体解析ソルバー開発、混相流に係る次世代流体解析システム開発、流体解析ソルバーの受託	
第3 事業部	技術第3部	乱流、燃焼、化学反応等に係わる次世代流体システム開発など	
	技術第7部	J-PARCIに係わるプロジェクトの実施等	
第4 事業部	技術第5部	原子力・エネルギー利用に係る安全性解析など 管路系流体解析エンジニアリング業務	
関西支店		西日本地区での活動拠点。ナノシミュレーションを中心としたサービスを提供	
研究 開発 部門	研究開発 センター	地球科学を中心とした事業を企画・推進します。	
	熱流動エンジニア リングセンター	原子力、管路系、気液二相流等の熱流動エンジニアリング事業	
	リスク研究開発 センター	原子力分野に関するPRAを中心としてリスク研究開発に係る事業	
総合企画部		コンサルティングサービスの提供 解析サービス、実験支援サービスの提供	
営業本部	営業部	お客様窓口	

アドバンスソフトとは



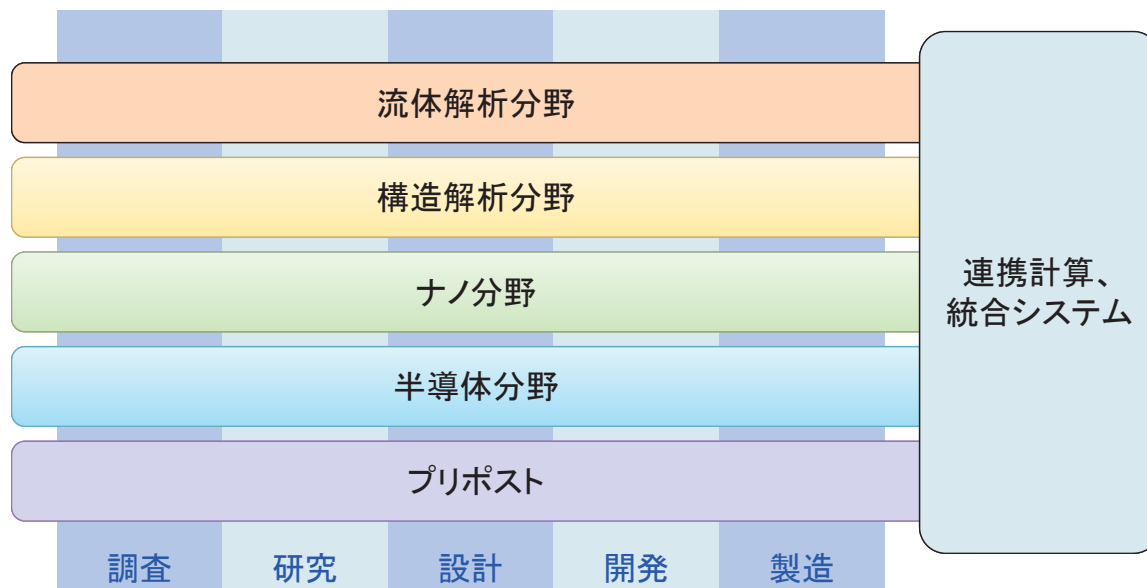
事業内容

アドバンスソフトがご提供するサービス



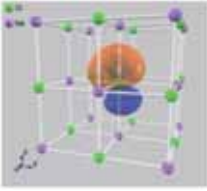
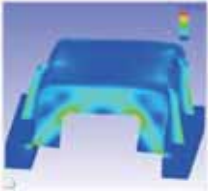
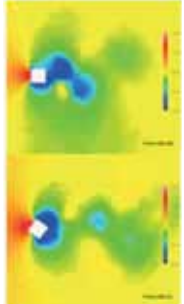
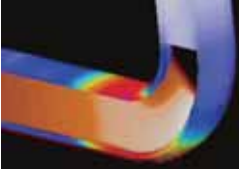


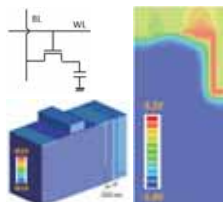
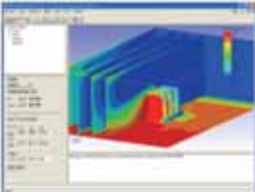
科学技術計算ソフトウェアの開発を基礎とした、科学技術計算に関する様々なソリューションをご提供します。

事業分野



産業の主要な分野のあらゆるフェーズで直面する課題に対し、科学技術計算によるソリューションをご提供します。

アドバンスソフトのパッケージソフトウェア

<p>ナノ</p> <p>Advance/PHASE Advance/NanoLabo</p> 	<p>構造・音響</p> <p>Advance/FrontSTR Advance/FrontNoise</p> 	<p>流体</p> <p>Advance/FrontFlow/red Advance/FrontFlow/FOCUS</p>   <p>Advance/FrontFlow/MP</p> <p>Advance/FrontNetシリーズ</p>  	
<p>半導体・光／電磁波</p> <p>Advance/TCAD Advance/ParallelWave</p> 	<p>プリポスト</p> <p>Advance/REVOCAP</p> 		

※上記は主要パッケージを掲載しています。詳細は弊社HP(www.advancesoft.jp)をご参照ください。

パッケージソフトウェアの解析事例

解析事例Webページをリニューアルしました。

アドバンスソフト 事例集

検索

<http://case.advancesoft.jp>

- ソフトウェア名からだけでなく、産業分野別、解析分野別の検索が可能となりました。
- 最新の事例を掲載しました。今後も逐次最新事例を紹介していきます。

産業分野別	解析分野別
自動車・運輸	流体
材料・化学	爆発・燃焼
産業機械	構造
航空宇宙	振動音響
エレクトロニクス	ナノ・バイオ
建設土木	プリポスト
原子力	半導体デバイス
エネルギー	光・電磁波
環境・防災	



facebook、YouTubeでも関連記事を掲載中

<http://www.facebook.com/advancesoft.jp>

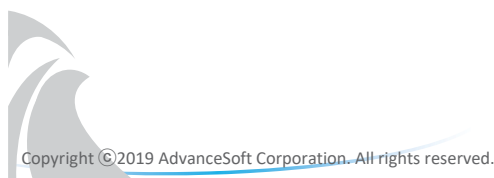
<http://www.youtube.com/user/advancesoft>



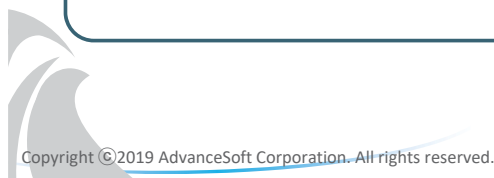
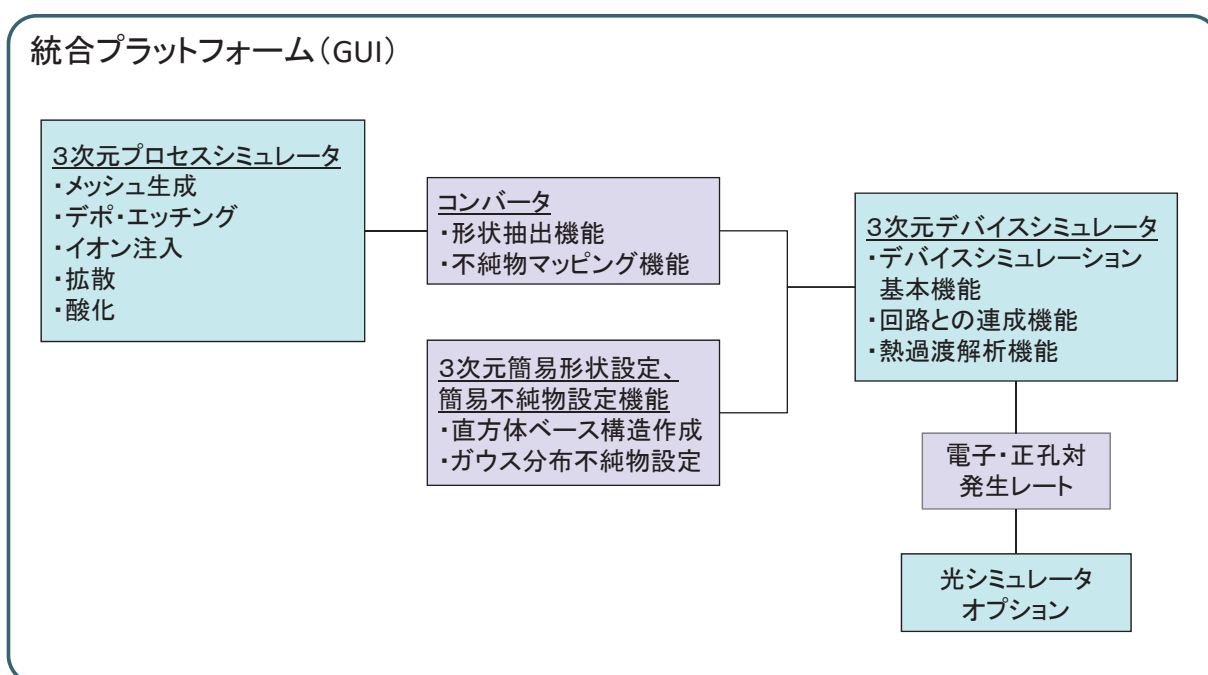
Advance/TCADの基本機能と 解析事例のご紹介

第1事業部 原田 昌紀

半導体デバイス3次元TCADシステムAdvance/TCAD製品紹介セミナー
2019年8月28日（水）
アドバンスソフト株式会社



Advance/TCADのシステム構成



Advance/TCAD プロセスシミュレータの機能概要



プロセスシミュレータの機能概要

プロセスシミュレータは、メッシュ生成、形状生成、イオン注入、酸化、拡散の3次元解析機能を搭載しています。

プロセスシミュレータ機能一覧

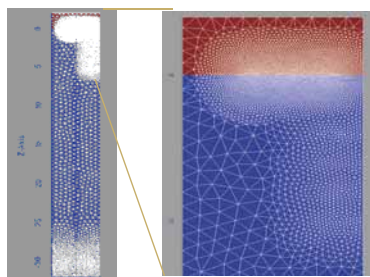
項目	値
メッシュ作成機能	<ul style="list-style-type: none"> 格子密度制御機能付き非構造四面体メッシュャー 構造格子系四面体メッシュャー(整備中)
3次元形状生成機能	<ul style="list-style-type: none"> テトラメッシュ使用。 距離関数を用いた幾何学処理。 等方デポ・エッチ、異方デポ・エッチ、平坦化デポ・エッチ。
イオン注入機能	<ul style="list-style-type: none"> 平均自由行程モデル(アモルファス材質)。 原子間相互作用: ZBL ポテンシャル。 原子・電子間相互作用: LSS, Firsov, VIENNA モデル。 熱振動モデル: Debyeモデルによる熱振動振幅。 結晶破壊モデル: Kinchin-Peace モデル。
拡散機能	<ul style="list-style-type: none"> 非平衡反応拡散モデル。 Fermiモデル。
酸化機能	<ul style="list-style-type: none"> 粘弾性モデルによる酸化-変形連成解析機能。



プロセスシミュレータの機能概要

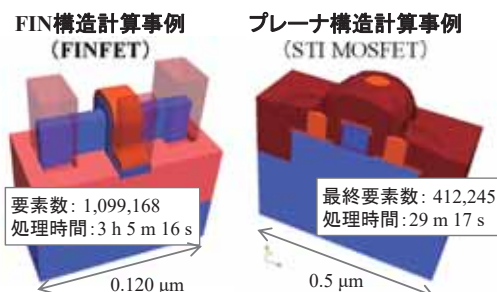
メッシュ作成機能

格子密度制御機能付き非構造四面体メッシュおよび構造格子系四面体メッシュ^(※)を搭載し、複雑な構造を高精度にシミュレーション可能。^(※リリース準備中)



形状生成シミュレーション機能

幾何学的な処理による高速な形状生成シミュレーション可能。



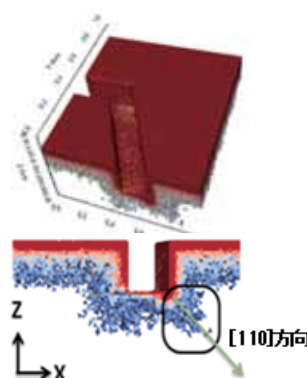
- さまざまなデポジション・エッチング工程を幾何学的処理により再現し、3次元形状を高速に生成します。
- 複雑な形状表現にも適した非構造四面体メッシュを使用しています。
- 任意形状のマスクパターンが作成可能です。
- 大規模メッシュも高速で処理できます。

プロセスシミュレータの機能概要

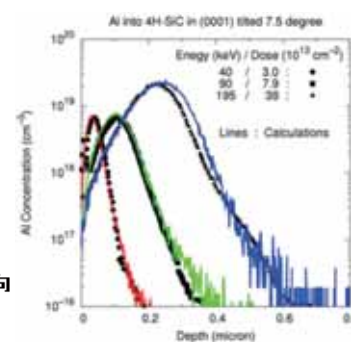
イオン注入機能

- 結晶材料(立方晶、六方晶)とアモルファス材料の両方に対応した3次元モンテカルロ法によるイオン注入シミュレーション。Linux版では並列計算が可能です。一次元深さ方向の密度分布の出力も装備。
- 実験もしくはシミュレーションにより得られた1次元不純物分布データから畳み込み積分法により3次元分布を生成する簡易不純物設定機能を搭載。

3次元イオン注入計算事例
(六角レンチ構造(Si基板))



実験値との比較例
(4H-SiC基板へのAl注入)



プロセスシミュレータの機能概要

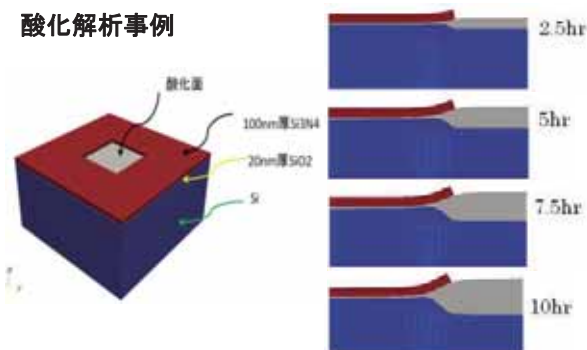
拡散機能

拡散機能には非平衡反応拡散モデルと平衡拡散モデルを採用。

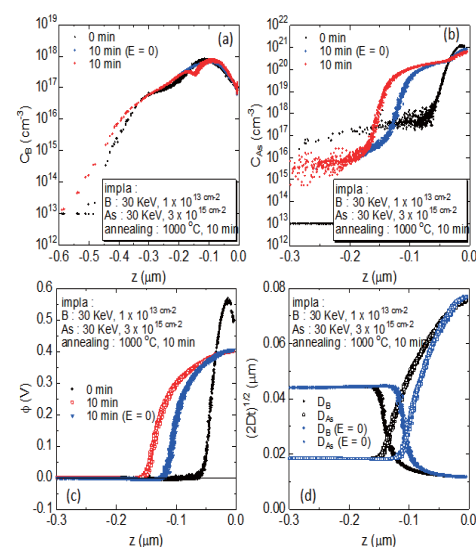
酸化機能

粘弾性モデルによる三次元酸化解析機能を搭載(LOCOS構造対応可)。

酸化解析事例



拡散解析事例



(a)Asおよび(b)Bの深さ方向の濃度依存性($z=0$ がSi-SiO₂界面で $z<0$ はSi領域)、(c)ポテンシャルの深さ(z)依存性(d)拡散長 $(2Dt)^{1/2}$ の深さ(z)依存性

赤丸がFERMIモデルを用いた場合の濃度分布、青丸は電界分布がゼロ($E=0$)の場合、黒丸は初期分布であるイオン注入計算結果。

Advance/TCAD デバイスシミュレータの機能概要

デバイスシミュレータの機能概要

デバイスシミュレータは、3次元デバイスの直流・過渡特性を、高速、高精度、ロバストに計算します。大規模計算にも対応しています。対象材料はシリコンの他、化合物系にも対応しています。

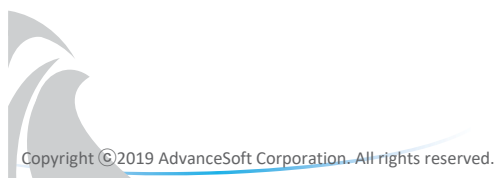
項目	値
使用可能な材質 (※材料定数を変更することで別材質も設定可能。)	半導体: Si, poly-Si, Ge, $\text{Si}_x\text{Ge}_{1-x}$, GaAs, AlAs, $\text{Ga}_x\text{Al}_{1-x}\text{As}$, 3C-SiC, 4H-SiC, 6H-SiC, GaN, $\text{GaAl}_x\text{N}_{1-x}$, AlN 絶縁体: SiO_2 , Si_3N_4 , Ta_2O_5 , Al_2O_3 , Air 金属: Cu, Al, Ti, Ta, Mo, W, TiN
解析機能	<ul style="list-style-type: none"> 電子・正孔密度の移流拡散方程式 + ポアソン方程式 定常解析、過渡解析機能 不純物モデル(浅い準位から深い準位までに対応) 界面準位モデル(界面再結合, 界面電荷を考慮。連続準位の設定が可能)。 ヘテロ接合に対応。 量子効果補正 (Feynmanの実効ポテンシャル、直接トンネリング) 電極特性 (オーミック, ショットキー接合に対応)。
基本物性のモデル	<ul style="list-style-type: none"> 誘電率、電子親和力、質量モデル、バンドギャップモデルなど
移動度モデル	<ul style="list-style-type: none"> MOS反転層モデル、折れ線近似、指数飽和型、定数型など
生成・再結合モデル	<ul style="list-style-type: none"> SRH, Auger, 直接再結合、深い準位による再結合、二準位間再結合、GIDL, 衝突電離など

デバイスシミュレータの機能概要

- ベースとなる材料を基にユーザーによる任意の物性値の設定が可能。
- ワイドギャップ半導体に対応 (SiC、GaNの物性値を装備)。
- 再結合モデルに二準位モデルを採用することで、超低電流でも安定した計算が可能。
- 仮想ライフタイム法、バイアス粗密調整機能を搭載により、所望の印加バイアス値に至るまでを高速計算可能。
- 不完全イオン化不純物に対応。
- 界面の連続準位に対応。
- トンネル電流を考慮したショットキー接合の計算が可能。
- 過渡解析機能を搭載 (タイムステップコントロール、任意の入力波形に対応)。
- インバータチェーンなどの複数デバイス一括解析が可能。
- 並列計算を用いた大規模計算が可能 (Linux版)。
- 計算手法はガンメル法とカップル法から選択可能。
- 回路解析と行列レベルの強連成計算※。
- 熱過渡解析機能※。

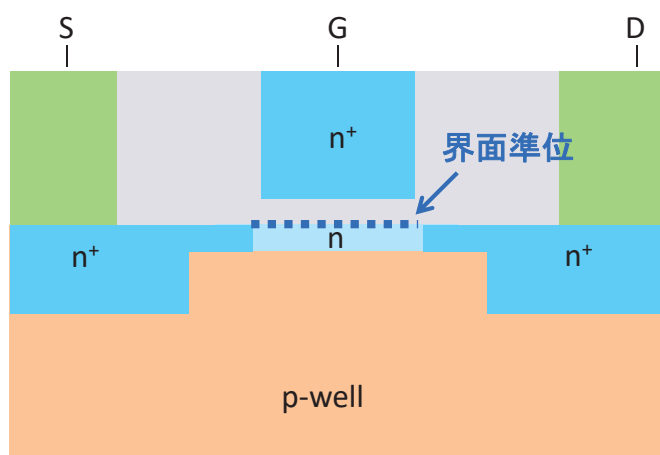
(※リリース準備中)

解析事例 1 : NMOSFET界面準位による ドレイン電流過渡応答



解析事例1: NMOSFET界面準位によるドレイン電流過渡応答 ～界面準位不完全イオン化計算機能～

解析事例: NMOSFET界面準位によるドレイン電流過渡応答への影響



バイアス印加方法

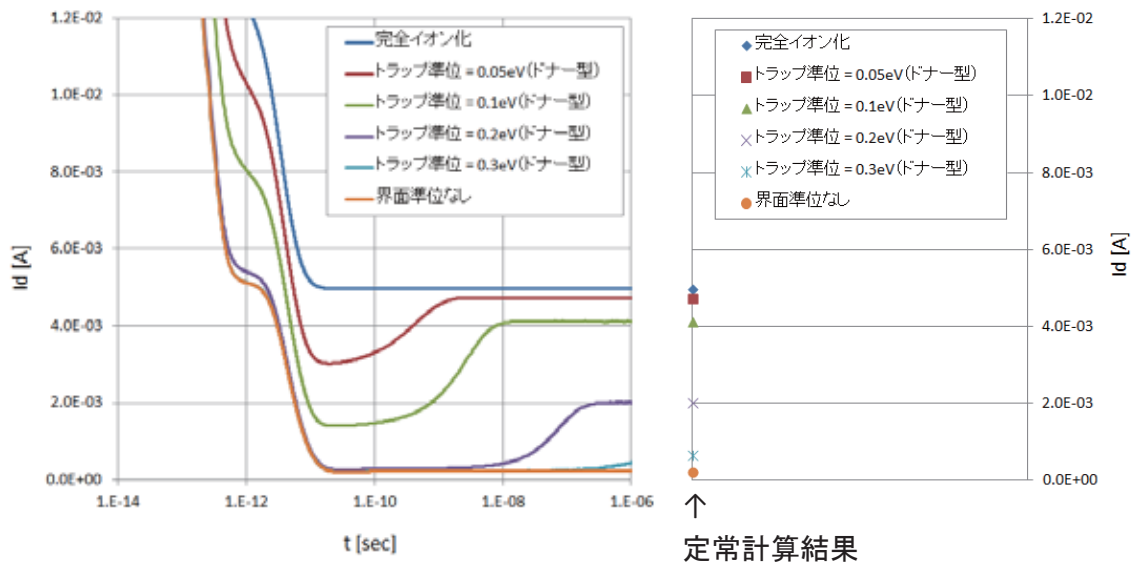
- ① $V_d = 3V$ 、 $V_g = 0V$ で定常計算。
- ② $t = 0 \text{ sec}$ でステップ状に $V_g = -3V$ を印加し過渡解析。

デプレッション型NMOSFET



解析事例1: NMOSFET界面準位によるドレイン電流過渡応答 ～界面準位不完全イオン化計算機能～

解析事例: NMOSFET界面準位によるドレイン電流時間変化への影響

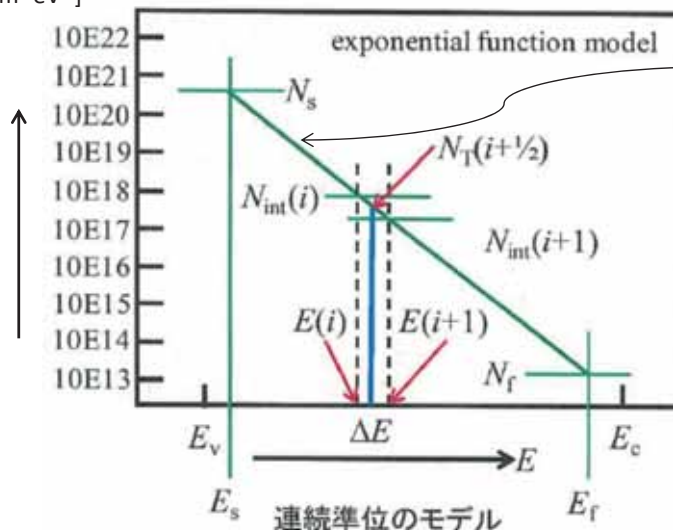


解析事例1: NMOSFET界面準位によるドレイン電流過渡応答 ～界面準位不完全イオン化計算機能～

連続界面準位の設定

連続準位密度
[cm⁻²eV⁻¹]

※アクセプター型の場合の例



$$N_{int}(E) = A \times \exp[-\alpha E]$$

で表される連続準位
を最大10種類まで
設定可能。

※連続的なエネルギー準位
だけでなく、前ページに示した
ような離散準位も設定可能。

解析事例1: NMOSFET界面準位によるドレイン電流過渡応答 ～界面準位不完全イオン化計算機能～

準位の電子占有率 f の式 (レート方程式)

$$\frac{df}{dt} = v_e \sigma_e [n(1-f) - n_1 f] - v_p \sigma_p [pf - (1-f)p_1]$$

$v_{n,p}$: 電子, 正孔の熱速度

$\sigma_{n,p}$: 電子, 正孔の捕獲断面積

再結合項 R の計算

$$R = -\frac{dn}{dt} = v_e \sigma_e n N_t (1-f_t) - v_e \sigma_e N_t f_t N_c \exp(-\varepsilon_t/k_B T)$$

$$R = -\frac{dp}{dt} = v_p \sigma_p p N_t f_t - v_p \sigma_p N_t (1-f_t) N_v \exp[-(E_g - \varepsilon_t)/k_B T]$$

空間電荷の計算

ドナー型: $N_t(1-f_t)$

アクセプタ型: $-N_t f_t$

N_t : 準位の濃度

N_c : 伝導帯の状態密度

N_v : 価電子帯の状態密度

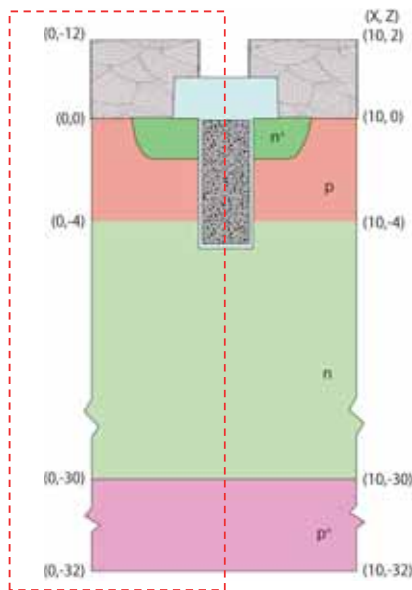


解析事例 2 : Si-IGBTのデバイスシミュレーション

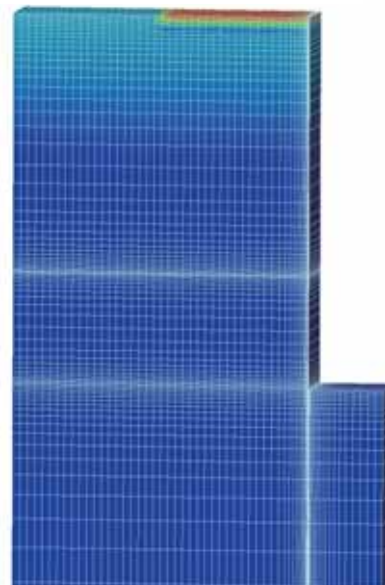


解析事例2: Si-IGBTのデバイスシミュレーション

IGBT断面構造



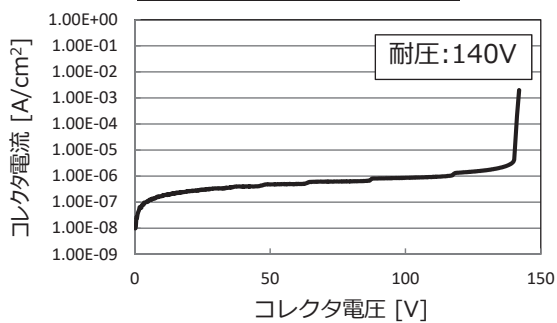
デバイスシミュレータ用メッシュ
(上部のみ拡大)



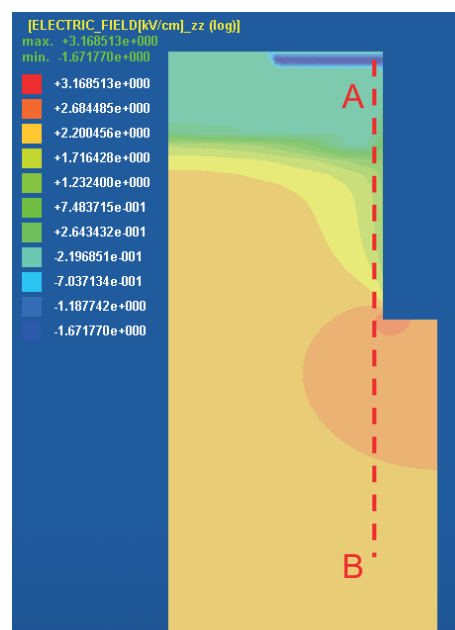
左右対称なので、反射境界条件により片側領域のみで計算。

解析事例2: Si-IGBTのデバイスシミュレーション

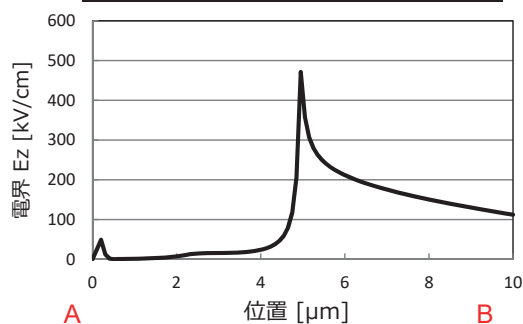
Si-IGBT耐圧計算結果



コレクタ電圧140Vのときの深さ方向電界分布



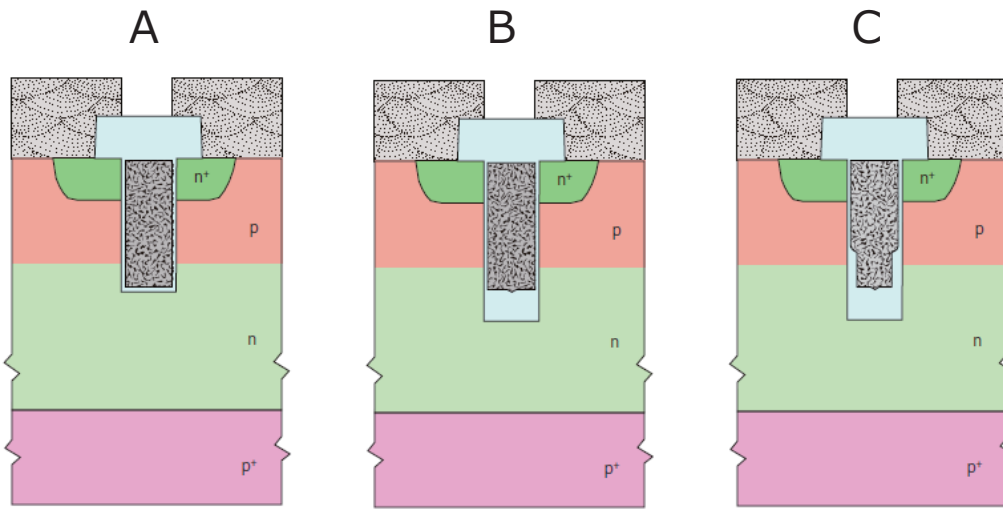
深さ方向電界（絶対値）分布



解析事例2: Si-IGBTのデバイスシミュレーション

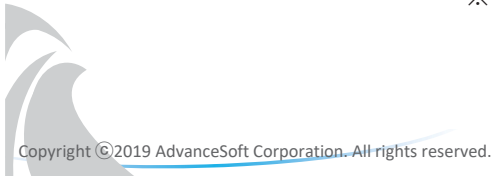
Si-IGBT耐圧のトレンチゲート構造依存性調査

トレンチゲート電界が緩和されると予想



※トレンチを深くした。

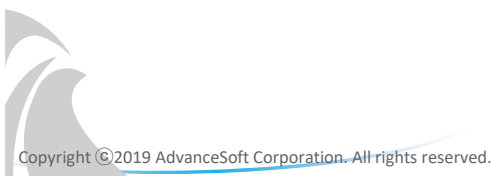
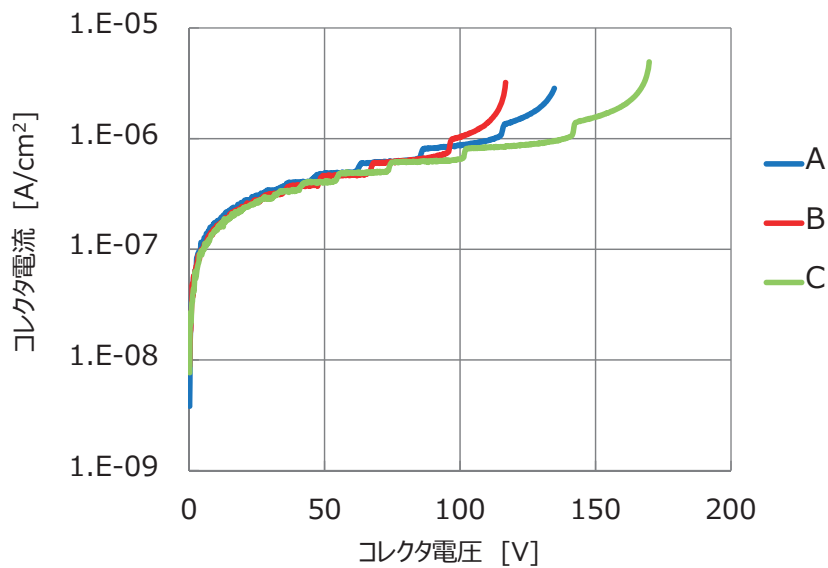
※トレンチを深くし、ポリシリコンに段差を設けた。



解析事例2: Si-IGBTのデバイスシミュレーション

Si-IGBT耐圧のトレンチゲート構造依存性調査

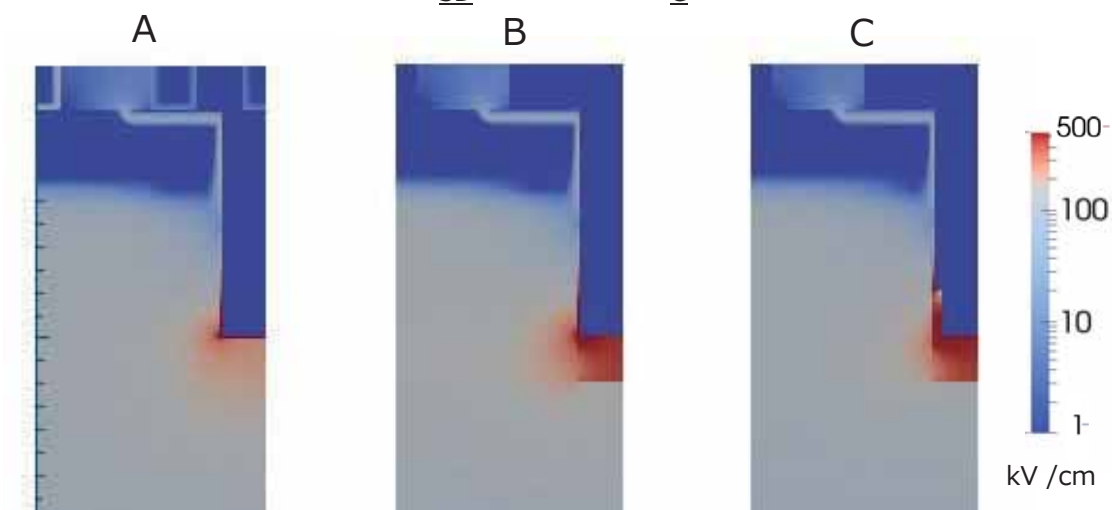
耐圧計算結果



解析事例2: Si-IGBTのデバイスシミュレーション

Si-IGBT耐圧のトレンチゲート構造依存性調査

電界分布 ($V_{SD} = 110V$, $V_G = 0$)

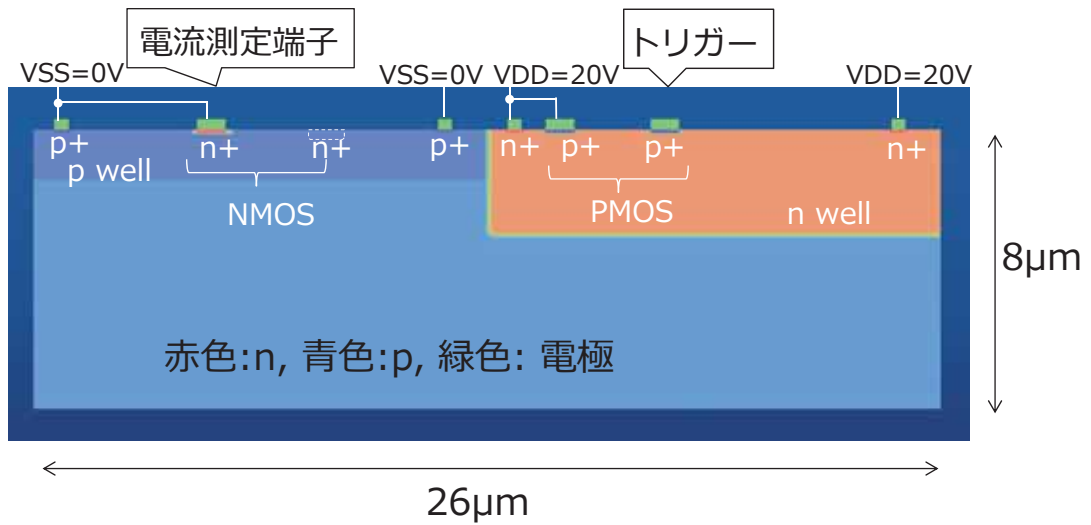


まとめ：トレンチ深さを長くしかつポリシリコンに段差を設けることにより、電界が緩和し、耐圧特性が30V程度改善した。

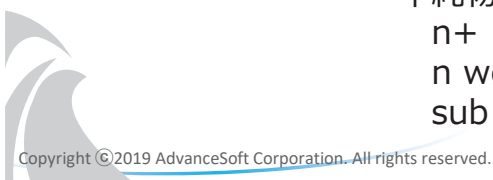
解析事例 3 : CMOSラッチアップのデバイスシミュレーション

解析事例3: CMOSラッチアップのデバイスシミュレーション

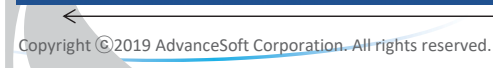
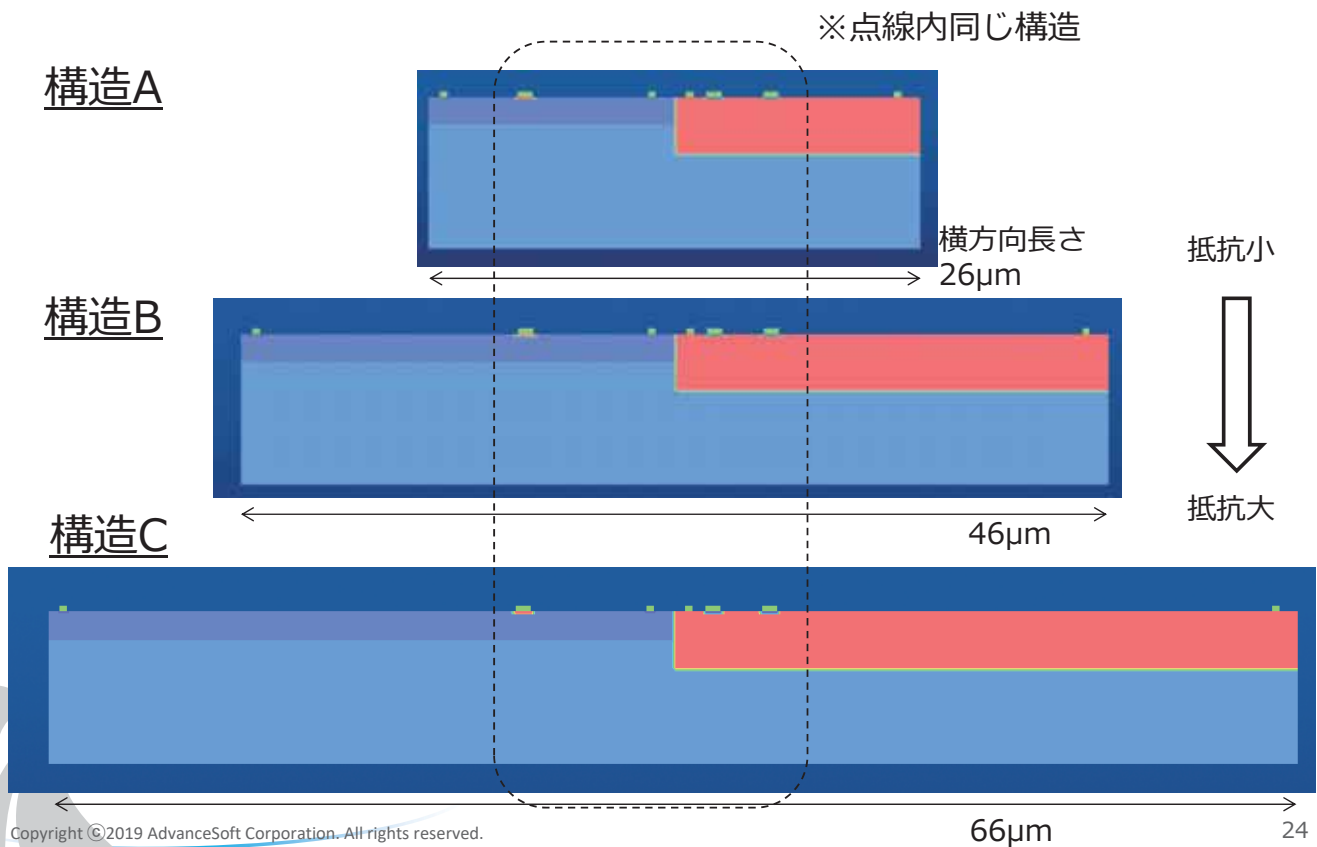
2次元CMOS (電極とネットドーピング分布)



不純物濃度値 [cm⁻³]
 n+ : 2.5E20, p+ : 1.0E20
 n well: 3E16, p well: 2E16
 sub: 7E+14



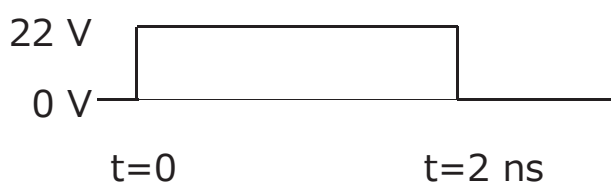
解析事例3: CMOSラッチアップのデバイスシミュレーション



解析事例3: CMOSラッチアップのデバイスシミュレーション

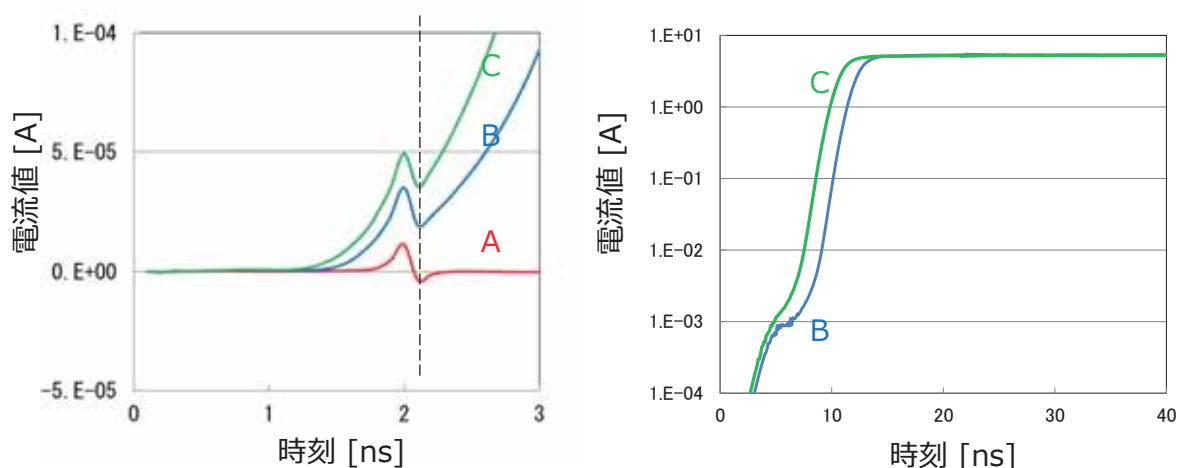
バイアススケジュール (トリガー条件)

- ① $t < 0$ ns VDDに20V印加 (定常計算)
- ② $t = 0$ ns 0V→22 V
(過渡計算)
- ③ $t = 2$ ns 22V→0V
(過渡計算)



解析事例3: CMOSラッチアップのデバイスシミュレーション

計算結果 (電流値時間変化)



A → PNPJ接合がONせず電流は減衰した。
B, C → PNPJ接合がONして電流が流れ続けた。

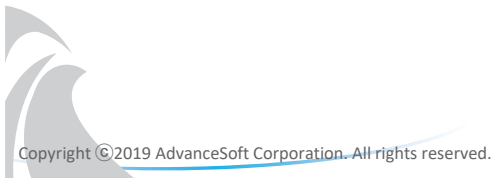
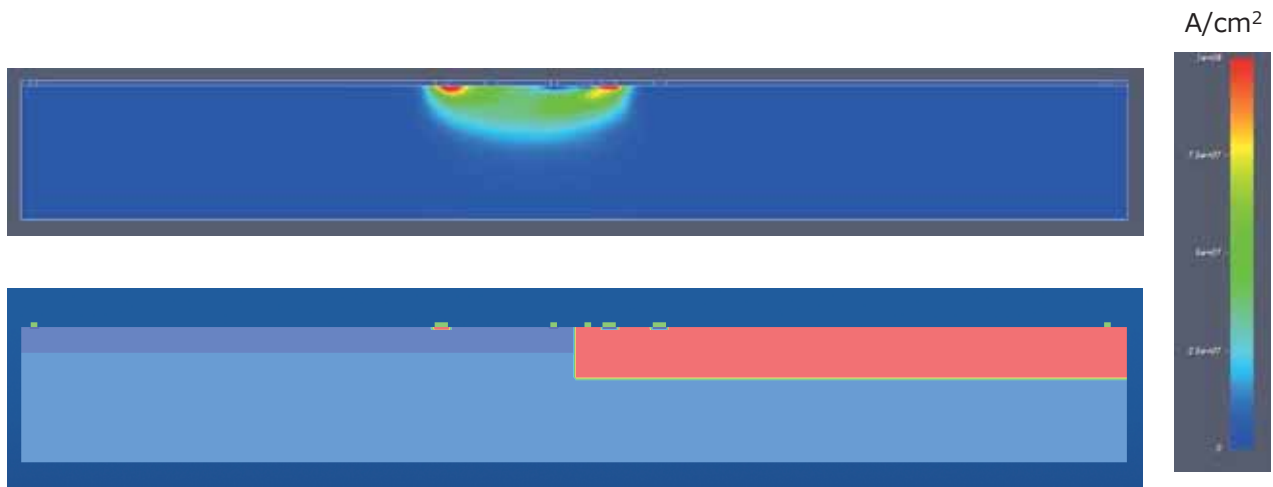
※補足 : $t = 3$ nsで電圧を下げた場合 (22V→0V) A, B, C
いずれもラッチアップした。



解析事例3: CMOSラッチアップのデバイスシミュレーション

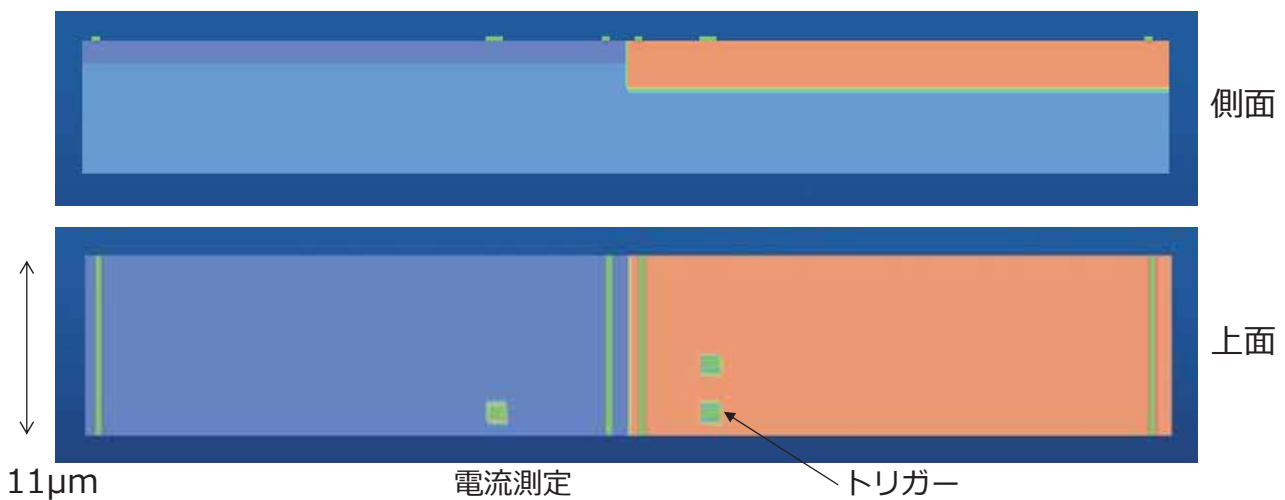
電流密度分布

例：構造C, $t = 10 \text{ ns}$

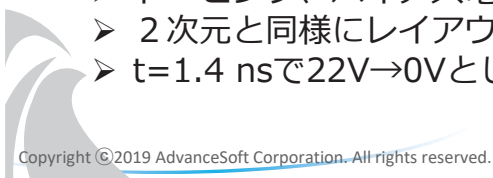


解析事例3: CMOSラッチアップのデバイスシミュレーション

3次元CMOS 例：構造C

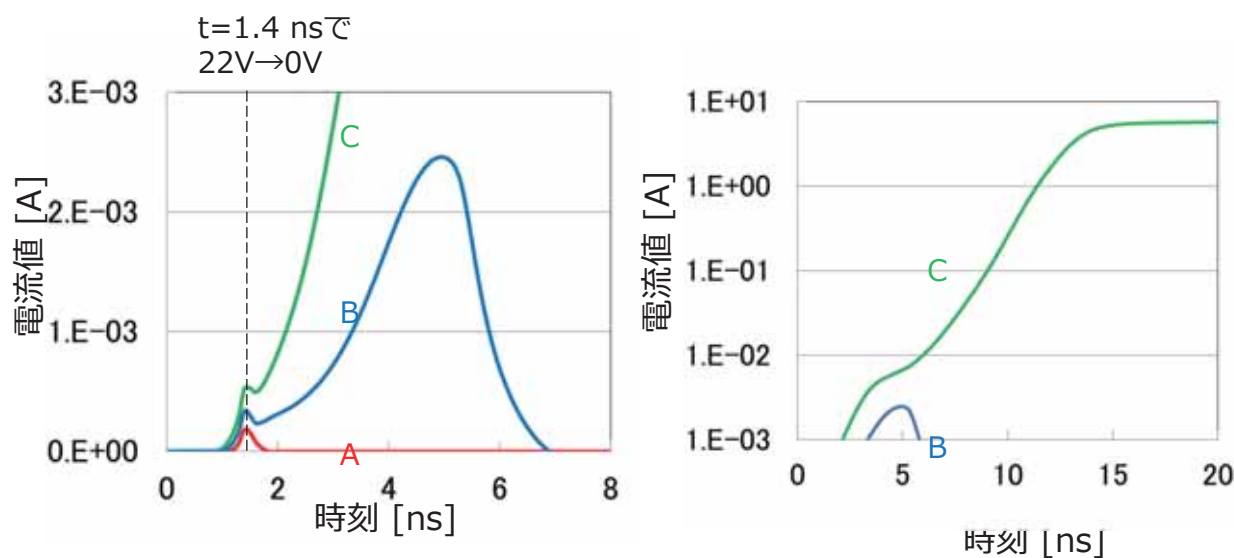


- ドーピング、バイアス電極&スケジュール、計算条件は2次元計算と同様。
- 2次元と同様にレイアウト差を解析した。
- $t = 1.4 \text{ ns}$ で22V→0Vとした。



解析事例3: CMOSラッチアップのデバイスシミュレーション

計算結果 (電流値時間変化)



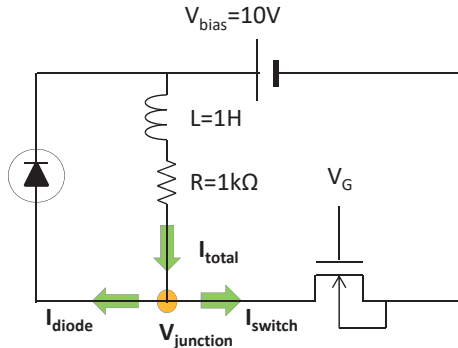
A,B→PNPN接合がONせず電流は減衰した。
C →PNPN接合がONして電流が流れ続けた。

解析事例 4 : 複数デバイスと回路の一括解析

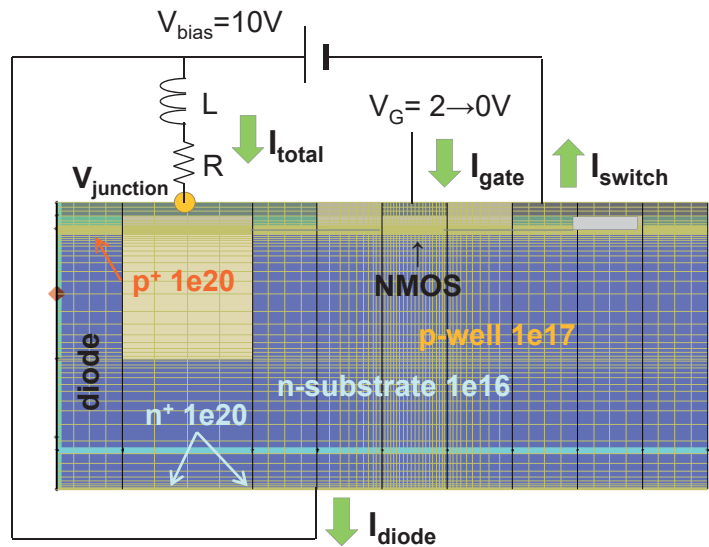
解析事例4: 複数デバイスと回路の一括解析

解析事例4-1: モータ制御回路のスイッチオフ時の動作

回路



デバイスシミュレーションモデル



初期状態

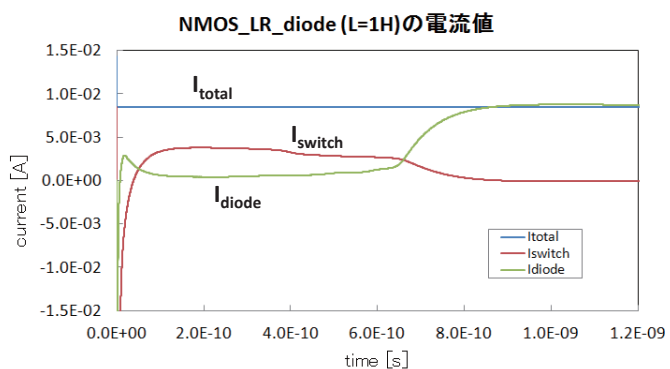
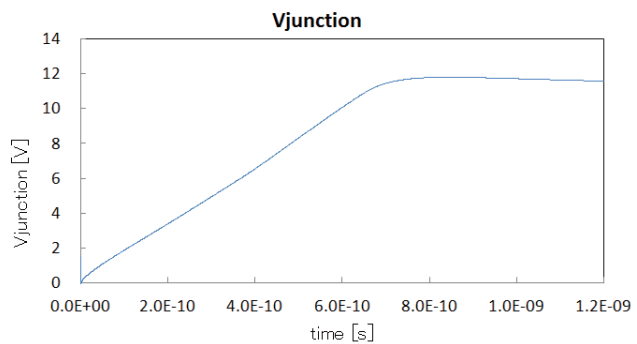
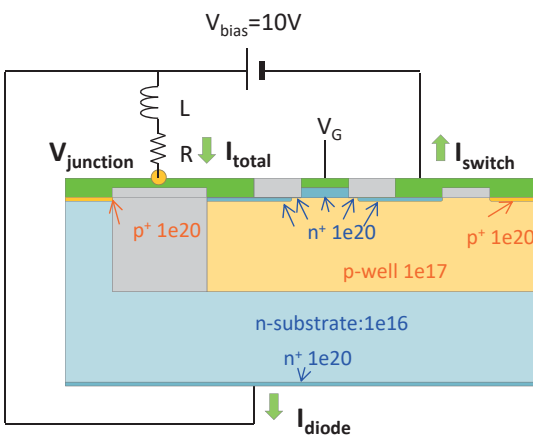
スイッチがオンの状態 ($V_G = 2V$)。

解析内容

スイッチをオフ ($V_G = 0V$) した後の過渡解析

解析事例4: 複数デバイスと回路の一括解析

解析事例4-1: モータ制御回路のスイッチオフ時の動作

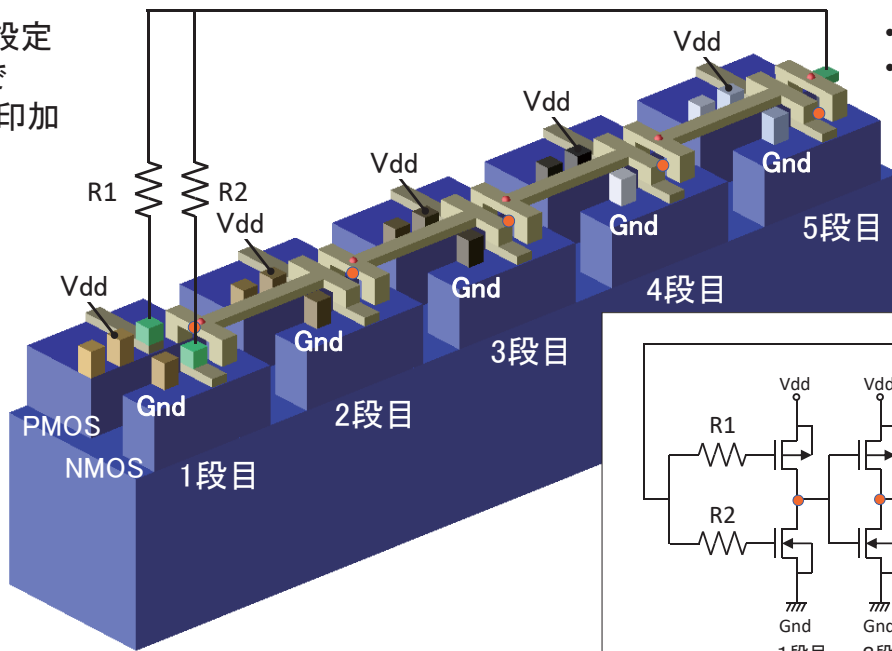


※行列計算ベースで一括して計算することで、高速計算可能。行列計算を別々にして連成する場合と比較して当社比で20倍の高速化。

解析事例4: 複数デバイスと回路の一括解析

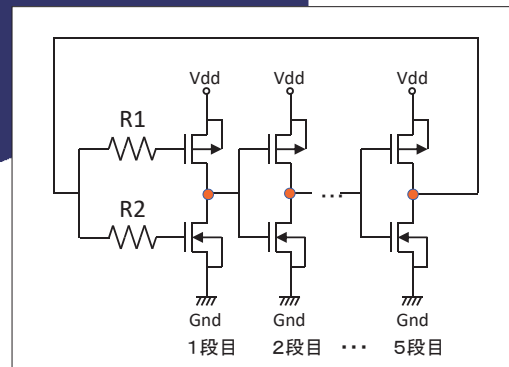
解析事例4-2: 5段CMOSリングオシレータ

バイアス設定
時刻t=0で
Vdd = 2 V印加



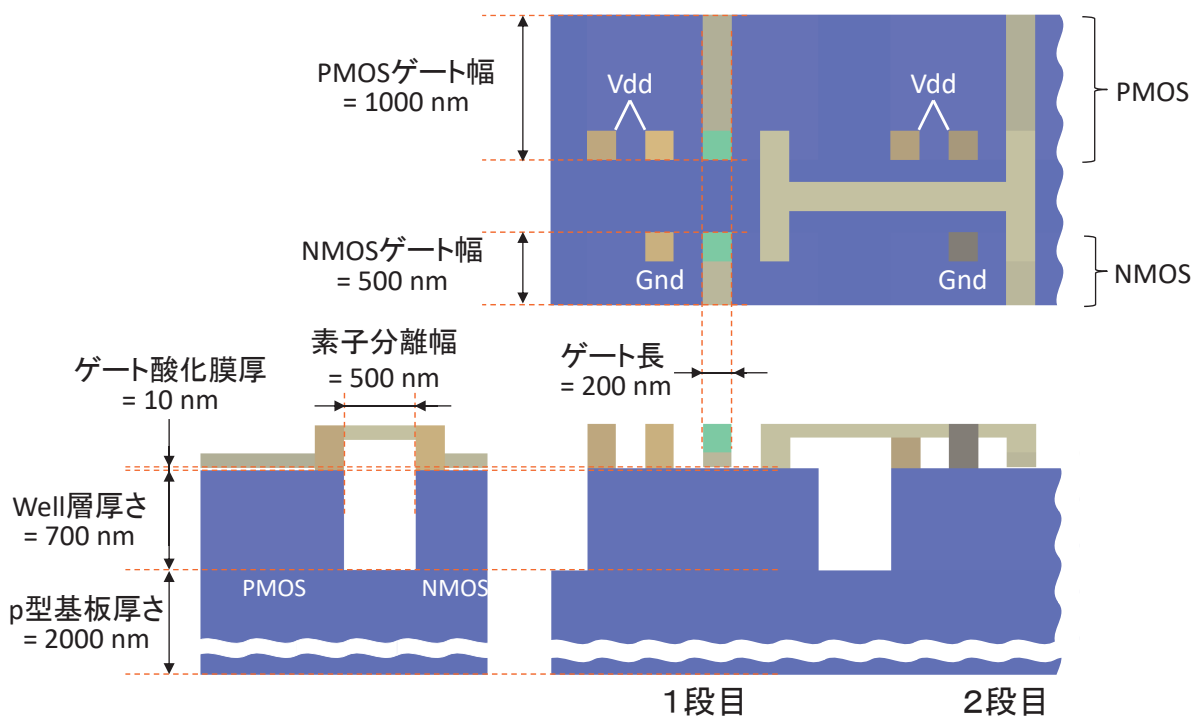
- SiO₂は非表示。
- ● は電位測定点

Material	
Al	Al
poly_Si	poly_Si
Cu	Cu
Si	Si



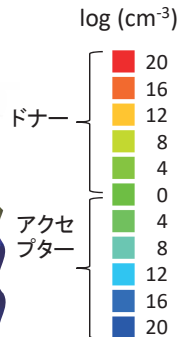
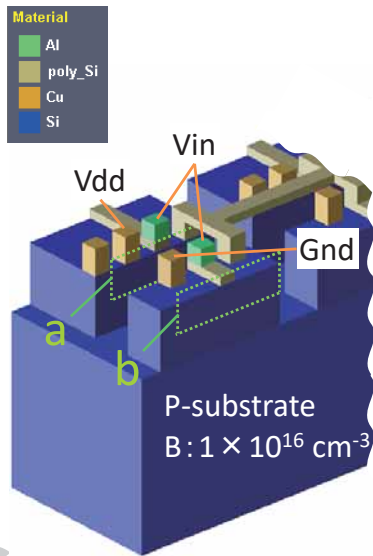
解析事例4: 複数デバイスと回路の一括解析

解析事例4-2: 5段CMOSリングオシレータ

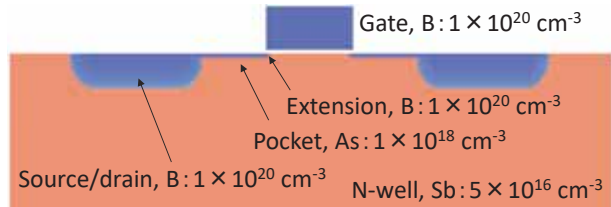


解析事例4: 複数デバイスと回路の一括解析

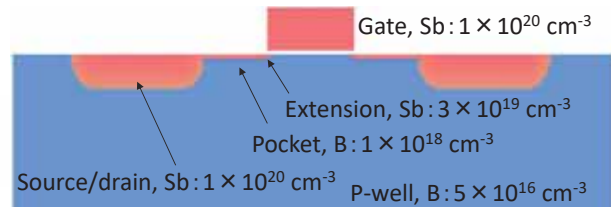
解析事例4-2: 5段CMOSリングオシレータ



断面a: PMOSドーピングプロファイル



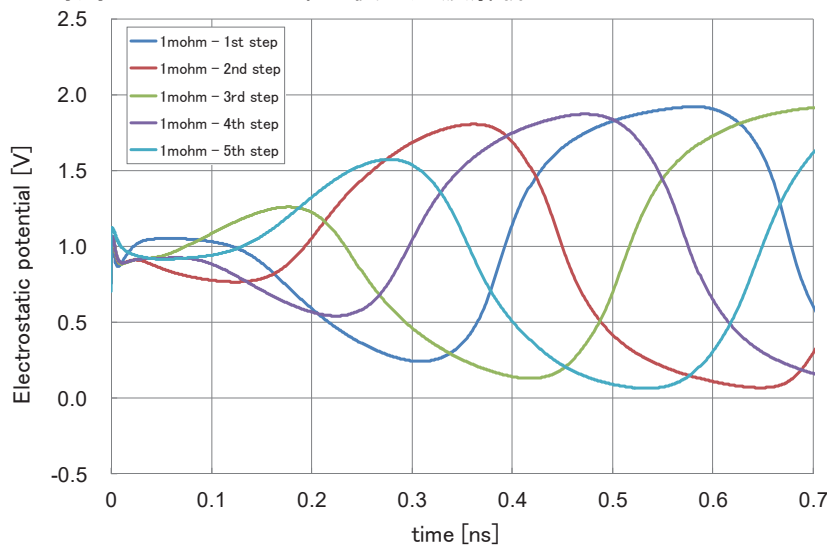
断面b: NMOSドーピングプロファイル



解析事例4: 複数デバイスと回路の一括解析

解析事例4-2: 5段CMOSリングオシレータ

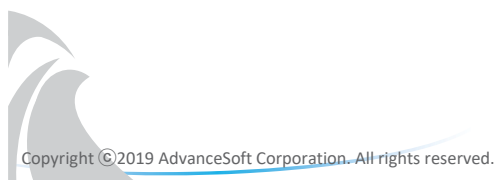
時刻t=0でVdd=2Vに印加後の過渡解析



※静電ポテンシャルはゼロバイアス時の値からの相対値

複数段CMOSリングオシレータの一括解析が可能。

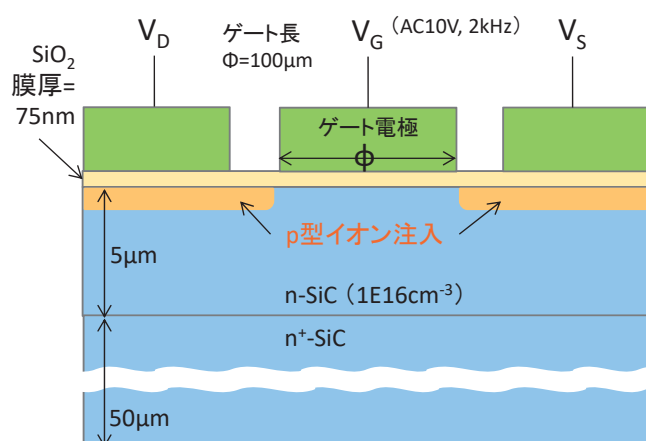
解析事例5： 静電容量の解析



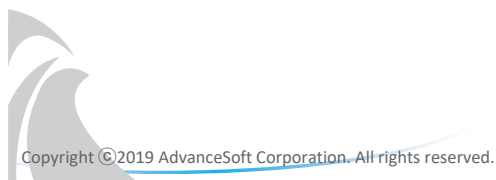
解析事例5-1： SiC MOSFETゲート酸化膜の静電容量の解析

目的：SiC MOSFETにおいてゲート酸化膜の容量の V_S 依存性を見る。

MOSiC計算モデル模式図

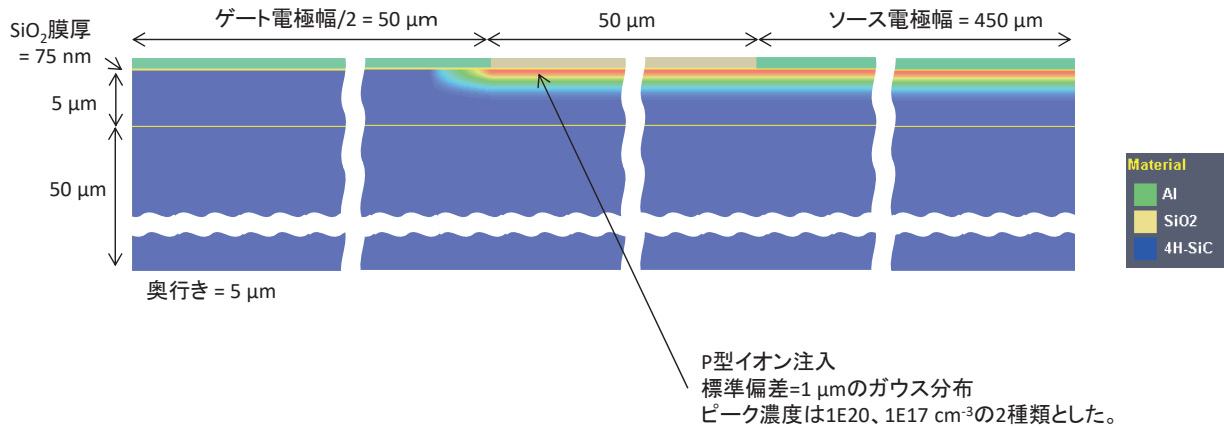


※補足
• 10V、2kHzは10Vの振幅の2kHzの周波数という意味。



解析事例5-1: SiC MOSFETゲート酸化膜の静電容量の解析

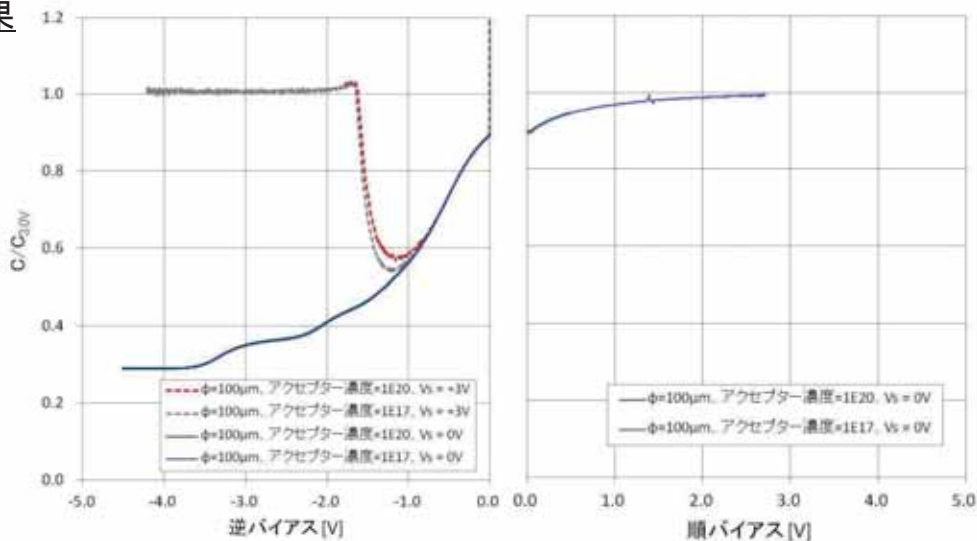
テスト計算モデル



※ゲート中心から右半分(ソース側)をモデル化した。

解析事例5-1: SiC MOSFETゲート酸化膜の静電容量の解析

計算結果



※補足

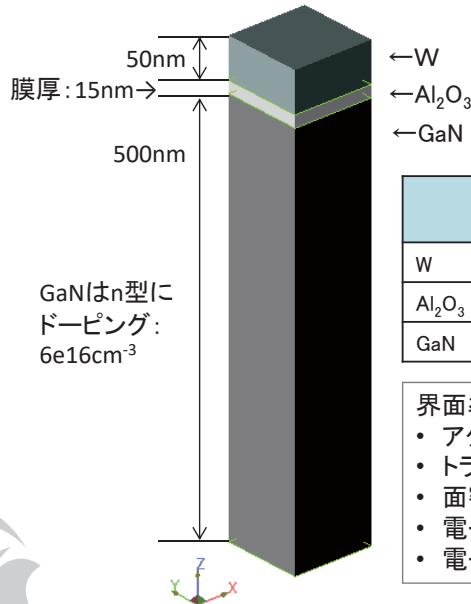
- デバイスシミュレーションの境界での対称性から、Vs=3V印加と同時にVd=3Vを印加していることにもなる。
- このときには、Vs(=Vd)とSubstrate間に順方向の電流が流れている。

解析事例5-2: GaN MOSキャパシタの静電容量の解析

目的: GaN MOSキャパシタにおいて、GaN/絶縁膜界面の深い界面トラップに起因する、C-V特性の周波数依存性が見られるかを検証する。

計算モデル

面積: $100 \times 100 \text{ nm}^2$

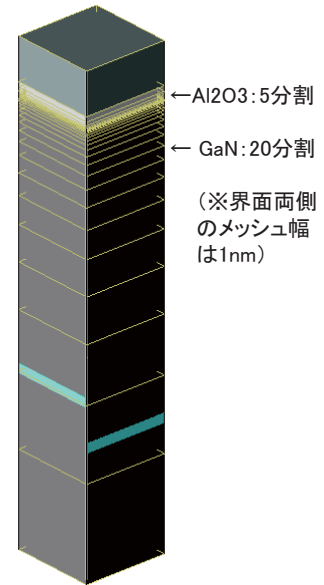


	仕事関数 or 電子親和力	バンドギャップ
W	4.5 eV	—
Al ₂ O ₃	2.58 eV	6.65 eV
GaN	4.1 eV	3.299 eV

界面準位の設定

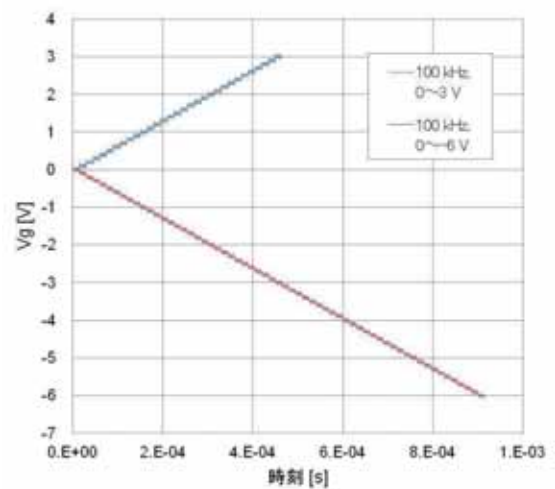
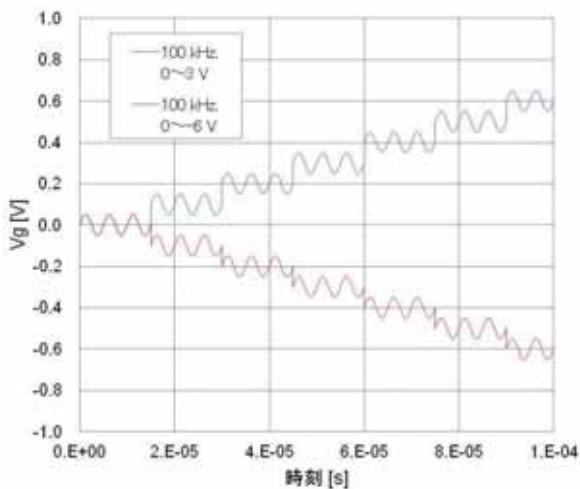
- アクセプター型
- トラップ準位: 2.9eV (=伝導帯から0.4eV)
- 面密度: $1e12 \text{ [cm}^{-2}\text{]}$
- 電子・正孔捕獲断面積: $1e-14 \text{ [cm}^2\text{]}$
- 電子・正孔熱速度: $1e7 \text{ [cm/s]}$

メッシュ分割設定



解析事例5-2: GaN MOSキャパシタの静電容量の解析

ゲート電圧印加方法 (100 kHzの場合の例)



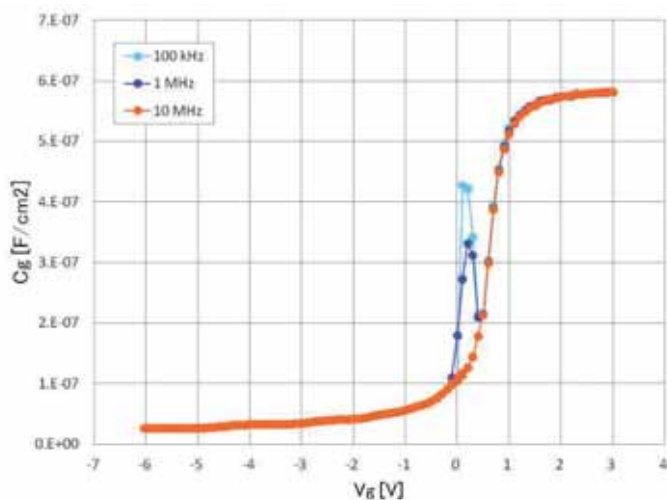
3周期分の正弦波電圧印加 (過渡解析)

↓
電源のスweep (定常計算)

- 0→3Vの印加と、0→6Vの印加の二種類に分けて計算を実施した。
- 電源のスweepは過渡解析ではなく定常計算で行った。

解析事例5-2: GaN MOSキャパシタの静電容量の解析

計算結果



100kHzと1MHzの周波数において、 $V_g=0V$ 近傍で界面準位の影響によるキャリアの捕獲・放出による容量のピークが見られた。

容量Cの計算方法

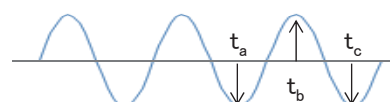
Advance/TCADの過渡解析では、各時刻における印加バイアス $V(t)$ と、電極と材料界面での電荷 $Q(t)$ が出力される。容量 $C(V)$ はこれらの出力から以下の式で計算される。

$$C = dQ/dV$$

ここで、 dQ/dV は3周期分の正弦波のうち以下に示す後半の3時刻で得られる値から差分式で計算する。

$$C_{ab} = (Q(t_b) - Q(t_a)) / (V(t_b) - V(t_a))$$

$$C_{bc} = (Q(t_c) - Q(t_b)) / (V(t_c) - V(t_b))$$



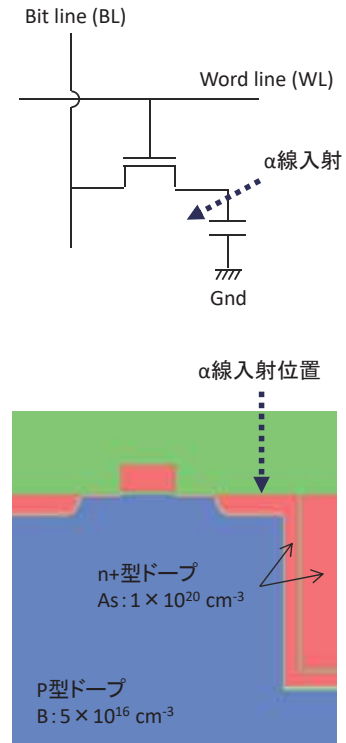
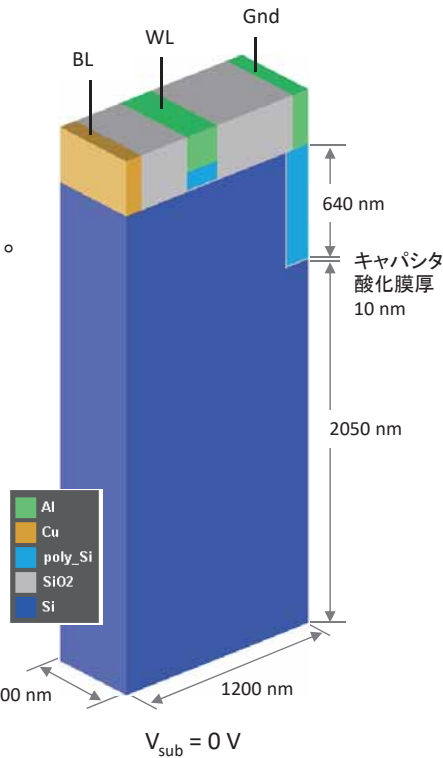
つまり一つの V_g に対して二つの値をプロットしていることになる。左に示す結果では両計算結果が近い値として得られたため、一つの点に重なっている。

デバイスシミュレータ解析事例6 DRAM・SRAMソフトウェア解析

解析事例6-1: DRAMソフトエラー解析例

α線によるDRAMのソフトエラー解析手順

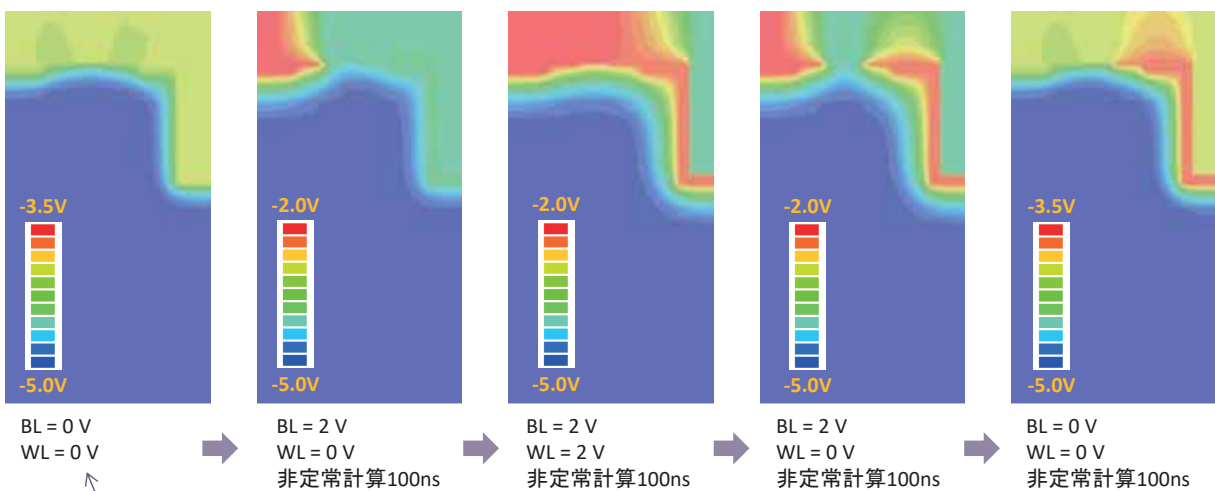
- ① DRAMのビットに"1"を記憶する過程(キャパシタが正に帯電)を非定常計算で計算する。
- ② 空乏層にα線が入射したと仮定し、α線の軌跡に電子正孔対を分布させる。
- ③ ②の状態を初期状態として、非定常計算を実施し、ビットが"1"が"0"に反転する過程をシミュレーションする。



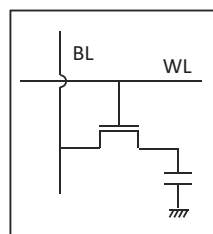
Copyright ©2019 AdvanceSoft Corporation. All rights reserved.

解析事例6-1: DRAMソフトエラー解析例

ステップ①: ビットへの"1"の書き込み時(静電ポテンシャル分布)



キャパシタが中性なビット"0"の状態



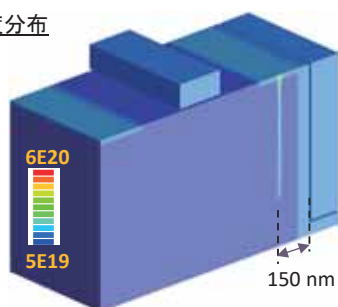
キャパシタに正の電荷が蓄積されたビット"1"の状態

Copyright ©2019 AdvanceSoft Corporation. All rights reserved.

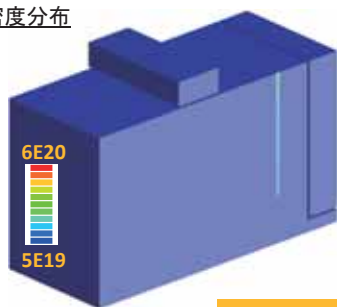
解析事例6-1: DRAMソフトエラー解析例

ステップ②: α線の軌跡に電子正孔対を分布させる

電子密度分布



正孔密度分布



28000個の電子正孔対を、
10nm × 10nm × 478nmの
領域に、分布させた。

α線による電子正孔対発生量の概算

α線のエネルギー: 1~10MeV程度。保護膜を通過して0.1MeVまでエネルギーが減衰したα線がSi表面に到達すると仮定する。



0.1MeVのα線に対するSiの電子的阻止能*
: 2.094×10^3 (MeV/cm)



・侵入深さ : 0.478 μm
・電子正孔対の発生量を生成エネルギー
3.6eVから計算
: 0.582×10^9 cm⁻¹



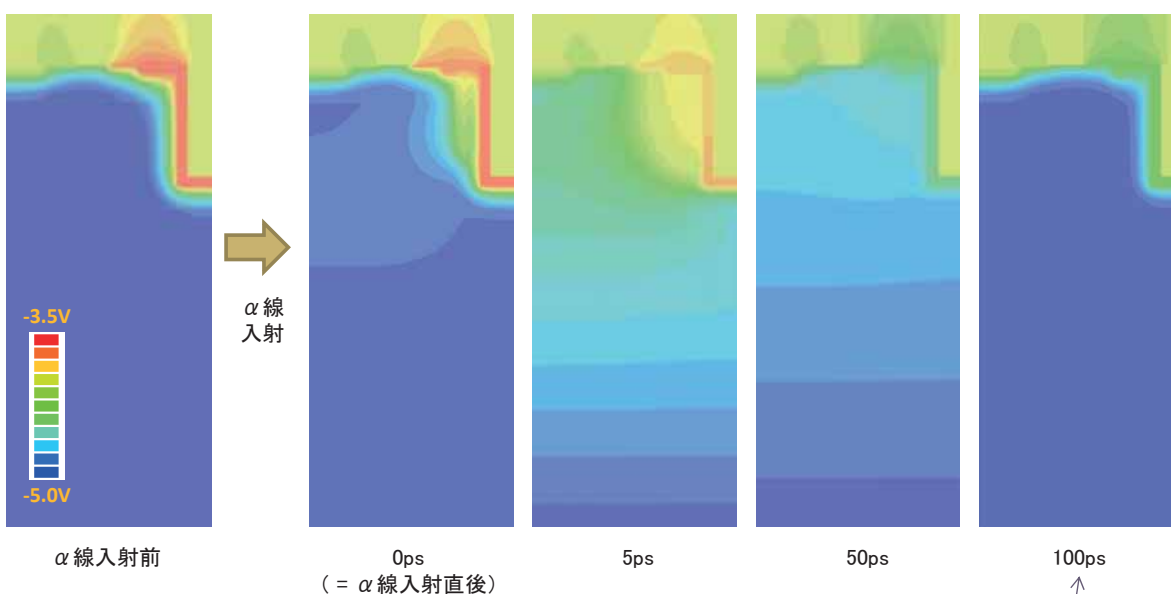
およそ28000個の電子正孔対が発生。

*<http://physics.nist.gov/PhysRefData/Star/Text/ASTAR.html>



解析事例6-1: DRAMソフトエラー解析例

ステップ③: α線入射後0~100psの非定常計算

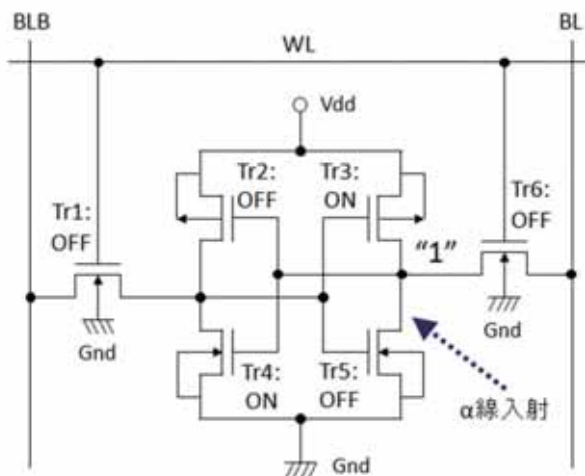


キャパシタは中性なビット"0"の状態に変化



解析事例6-2: SRAMソフトエラー解析例

SRAMソフトエラーの原理



- SRAMのインバータ出力部の拡散層付近にα線が入射し、電子・正孔対が発生する。
- pnジャンクション近傍で発生した電子と正孔は、ドリフト・拡散により、それぞれn型とp型領域に移動する。
- インバータの出力部に移動してくる電子や正孔による電位でビットが反転した場合、ソフトエラーとなる。図ではビット“1”から“0”に反転する。



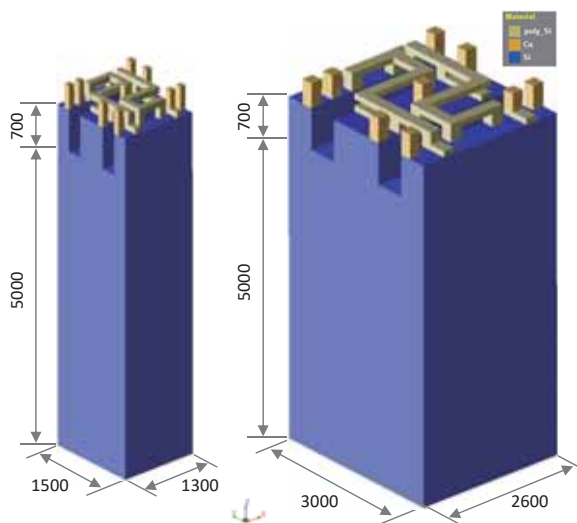
解析事例6-2: SRAMソフトエラー解析例

SRAM解析モデル

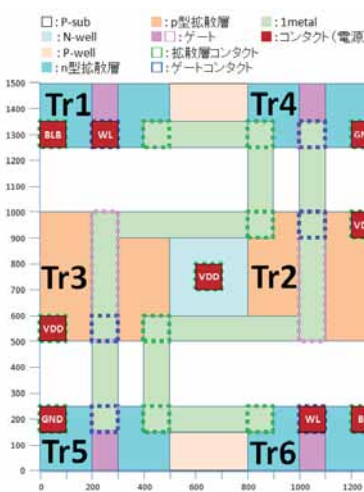
SRAMモデル(2種類)

ゲート長L=100nm

ゲート長L=200nm



L=100nmモデルのレイアウト (※L=200nmモデルは寸法が2倍)



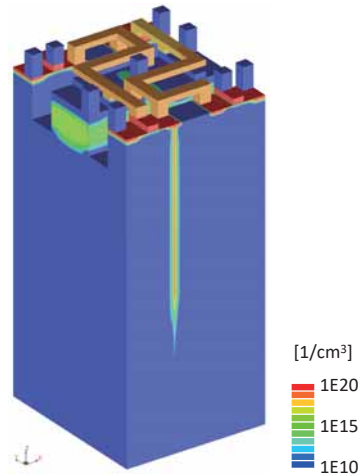
- 6個のトランジスタと2本の配線を1つのデバイスシミュレーションモデルとして作成した。
- L=100nmとL=200nmのゲート酸化膜厚は、それぞれ5nmと10nmとした。
- L=100nmのモデルの基板、p-well、n-wellの不純物濃度はL=200nmのモデルの2倍に設定した。

解析事例6-2: SRAMソフトエラー解析例

α線入射条件

解析条件	解析モデル	α線の入射エネルギー[MeV]
1	L=100nm	0.057
2		0.696
3	L=200nm	0.696
4		0.865

α線入射直後の電子密度分布
(L=200nm、E=0.696MeV)

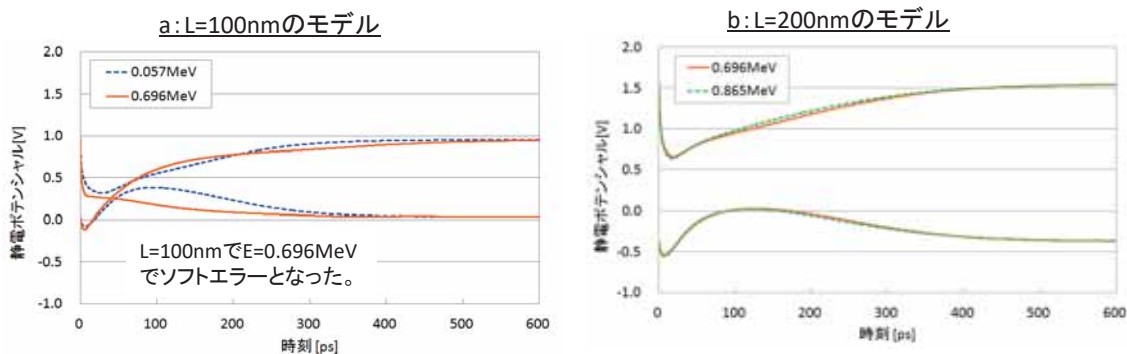


- α線がTr5のドレイン側拡散層に真上から入射したと仮定し、入射エネルギーに応じて電子・正孔対を配置した。
- 一对の電子・正孔対を発生させるのに3.6eVが必要であるとして発生個数を概算した。
- Siの電子的阻止能を 2.094×10^3 (MeV/cm)として、α線の侵入深さを概算した。

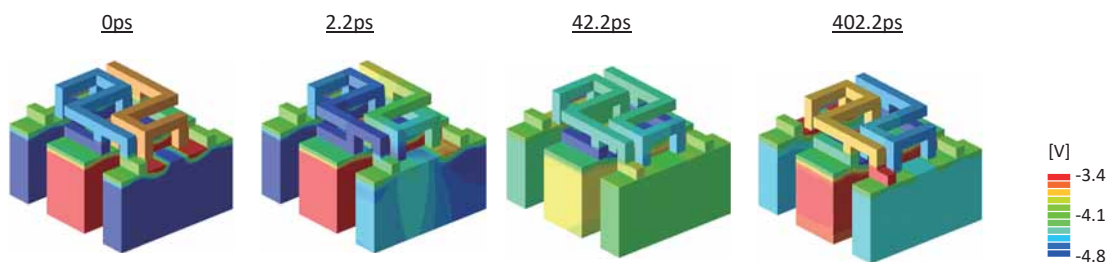
解析事例6-2: SRAMソフトエラー解析例

解析結果

α線入射後のインバータ間配線の静電ポテンシャルの時間変化



L=100nmでE=0.696MeVの場合(ソフトエラー発生)の静電ポテンシャル分布の時間変化



Advance/TCADの最新の開発内容と解析内容のご紹介

第1事業部 島田昭男

2019年8月28日（水）
アドバンスソフト株式会社



目次

1. 不純物拡散計算の高精度化
2. 不純物拡散計算の並列化
3. 構造格子系4面体メッシュジェネレータ
4. 解析例
5. まとめ



1. 不純物拡散計算の高精度化

□改良課題と向上対策

<アドベンチャーメッシュ*を用いた拡散計算の改良課題>

- ・初期メッシュ
 - アスペクト比が1に近い
 - 要素界面と両側の重心間ベクトルの直交性がよい
 - 界面の通過フラックスの精度がよい
 - 不純物拡散の計算精度はよい
- ・デポ・エッチによって形状変形
 - アスペクト比が極端に悪い要素が発生
 - 境界面と重心間ベクトルの直交性が悪い
 - 界面の通過フラックスの精度が悪い
 - 拡散計算の精度が悪くなる。小さい要素の発生により Δt が切れない。

<向上対策>

- ・不純物拡散計算用として、要素重心間ベクトルと境界面の直交性がよい構造メッシュ系の6面体要素を用いて計算する

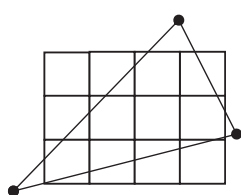
4面体非構造メッシュ濃度→構造メッシュ系6面体に割り付け(初期値)

→不純物拡散計算(6面体)→計算結果を元のメッシュへの割り戻し

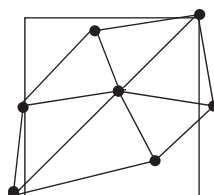
* アドベンチャーメッシュ: Adventure Projectで作成された
非構造4面体メッシュジェネレータ(公開ソフト)

□6面体要素への変換

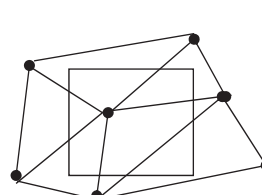
構造メッシュへの割り付け(材質、不純物濃度)



構造メッシュ要素小

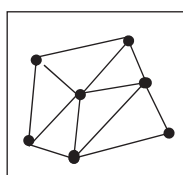


構造メッシュ要素大

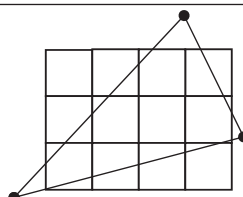


構造メッシュ要素中間

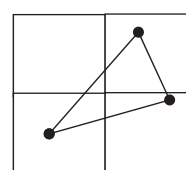
非構造メッシュへの割り戻し(材質、不純物濃度)



非構造メッシュ要素小



非構造メッシュ要素大

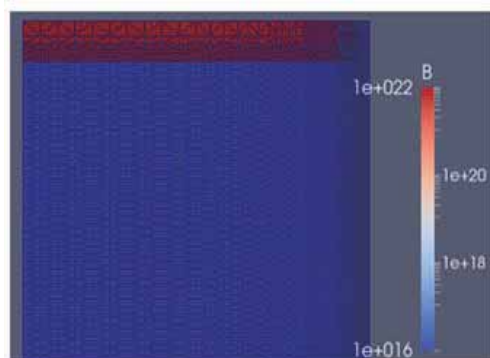


非構造メッシュ要素中間

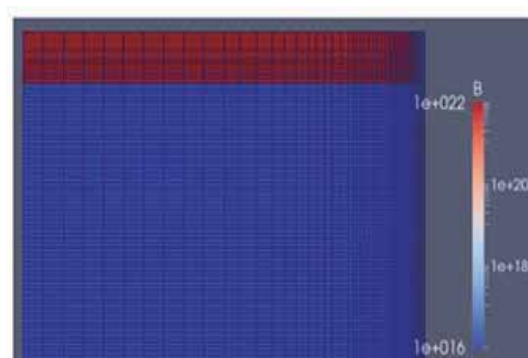
□計算精度の確認

計算条件

- ・形状はx/z比が5~0.01まで変化させた4面体扁平形状図(a)の形状を6面体構造メッシュに変換したものが図(b)である。
- ・材質はSiで初期濃度は上部に1.0E22、下部には1.0E0を設定
- ・解析時間は10分



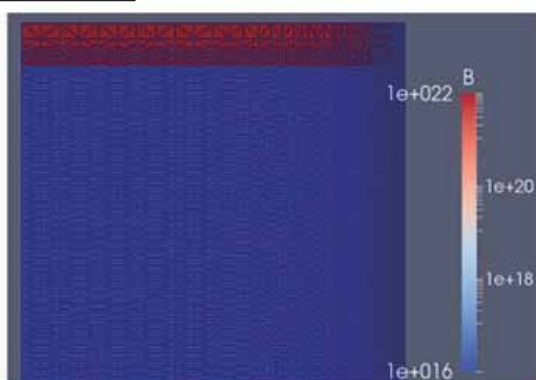
図(a)4面体扁平メッシュ



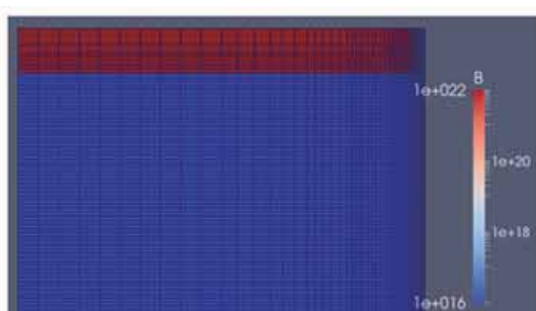
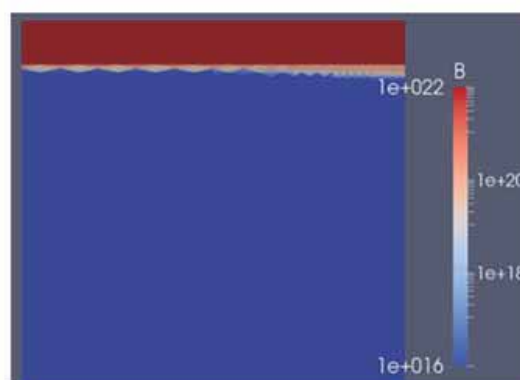
図(b)6面体構造メッシュ



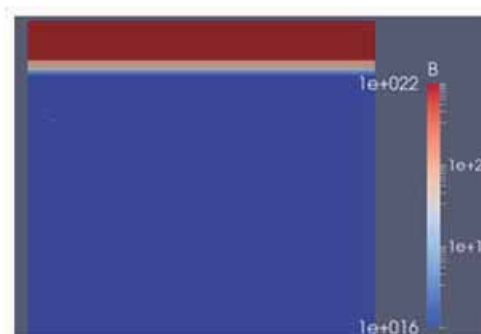
計算結果



図(a): 扁平メッシュでは扁平形状の影響を受け、一様な横方向分布となっていない

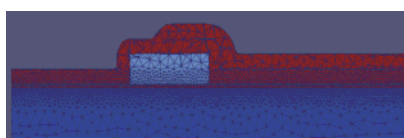


図(b): 構造メッシュでは縦横比の大きな変化にも関わらず、横方向に分布をもたない



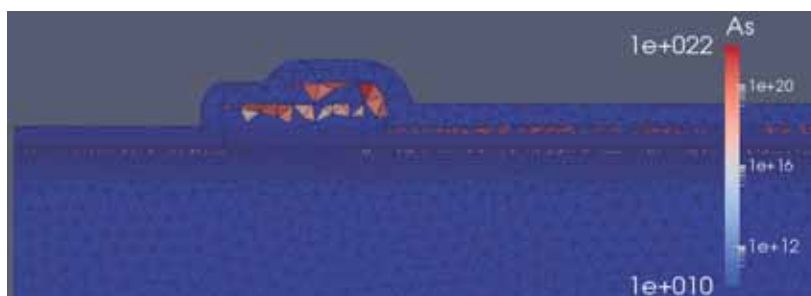
構造格子への割り付けと割り戻し

初期分布As



計算メッシュ系	要素数	節点数
アドベンチャー	273955	51563
構造格子(480x20x79)	758400	808080

図(a): 解析形状



図(b): アドベンチャーメッシュ(拡散前分布)

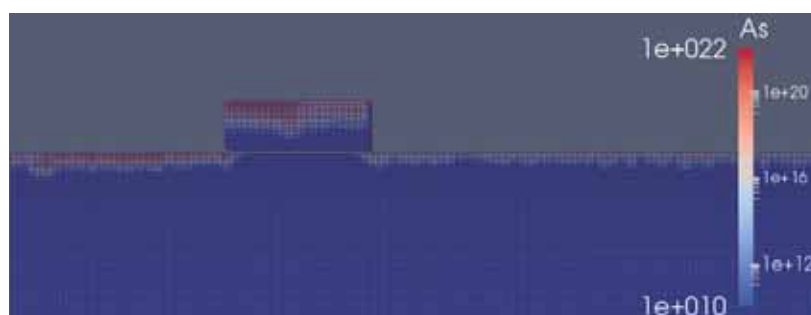


図(c): 構造格子割り付け後(拡散前分布)

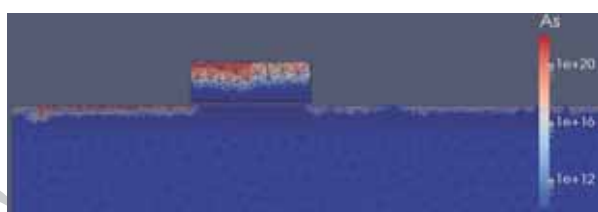


計算結果

- ・上図(a)のPoly_Si領域では割り付けられたAsが下方に拡散しており、その結果が左下図(b)に反映されている。
- ・右下図(c)の4面体のままでの計算では下方への拡散は見られない。
- ・基板部のSi領域には優位な差異が出ていない。



図(a): 6面体での拡散分布As(10分後)



図(b): 割り戻し後の拡散分布As



図(c): 4面体のままでの拡散分布As



2. 不純物拡散計算の並列化

□領域分割法による並列化

- ・領域分割法による並列計算では、計算領域を空間的に(PE数に応じて)複数に分割して、必要な情報を隣接領域と通信しながら、領域ごとに係数行列の作成と行列解法を行い高速化する手法である。
- ・領域分割はxy面のみで行う。

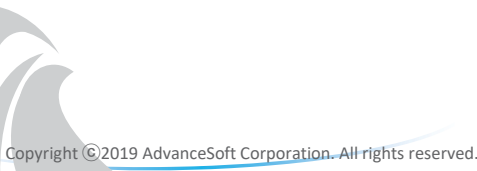
これは、プロセスシミュレーションでは、下部に基板、上部は空気層という構造をしており、鉛直z方向とxyの水平方向とは対等になっていない。空気層の係数行列は対角項のみとなるので、この領域を担当するPEでは行列の作成部や行列の反復部での計算負荷が極端に少なくなり、負荷分散が図れないためである。

- ・分割法は領域間の通信量が最小になるように自動分割するものとしている。全体の通信量CCを式で表すと下の①式となり、与えられたPE数に応じて①式の値が最小となるように自動分割している。

$$CC=nx*ny*(1/dx+1/dy)-nx-ny \dots\dots ①$$

ここで、nx,ny : x,y各方向のメッシュ数

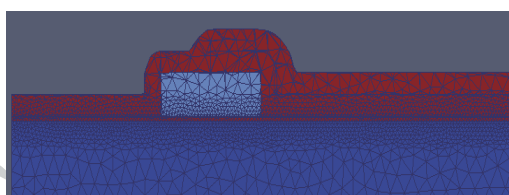
dx,dy : x,y各方向の通信データ数



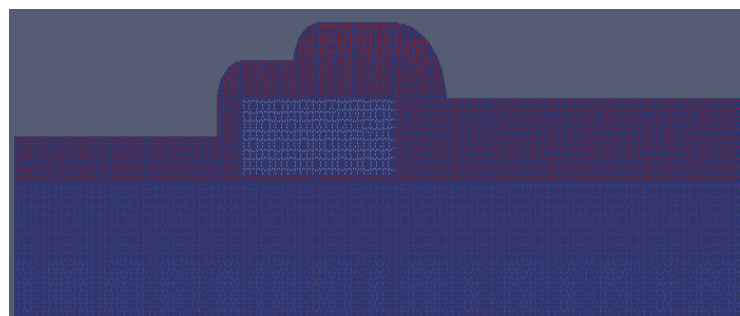
メッシュ数変化と処理時間

No	Kind, Name	Calc. time	アドベンチャー系		構造格子系		時間比	
			elem.	node	elem.	node		
0	, Initial	000:00:00 (0.3s)	175455	32779	000:00:06 (6.9s)	3792000	808080	20.47
1	DEPO, DEPO_OX1	000:00:16 (16.1s)	250575	46870	000:01:04 (64.7s)	3792000	808080	3.92
2	DEPO, DEPO_GATE	000:00:09 (9.3s)	254454	47641	000:01:32 (92.5s)	3792000	808080	9.70
3	IMPL, II_AS1	000:00:10 (10.7s)	254454	47641	000:00:41 (41.2s)	3792000	808080	3.75
4	DEPO, DEPO_OX2	000:00:18 (18.2s)	265682	49863	000:02:19 (139.7s)	3795280	808690	7.48
5	IMPL, II_AS2	000:00:10 (10.2s)	265682	49863	000:00:40 (41.0s)	3795280	808690	3.92
6	DEPO, DEPO_OX3	000:00:11 (11.2s)	273955	51563	000:03:43 (224.0s)	3821300	813473	19.50
7	IMPL, TI_P	000:00:20 (20.0s)	273955	51563	000:00:52 (52.1s)	3821300	813473	2.54
(1-7)		96.0			662.1			6.72
8	DIFF, DIFFUSE1	000:46:24 (2784.5s)	273955	51563	000:47:36 (2856.5s)	3821300	813473	0.97
(全体)	Total Calculation Time :	000:48:00 (2880.5s)			000:58:38 (3518.6s)			1.22

図(a)メッシュ数変化と処理時間:構造格子系の要素数が多いのでデポとイオン注入に時間を要しているが、拡散計算は同じ構造格子数なのでほぼ同じとなっている



図(b)アドベンチャー

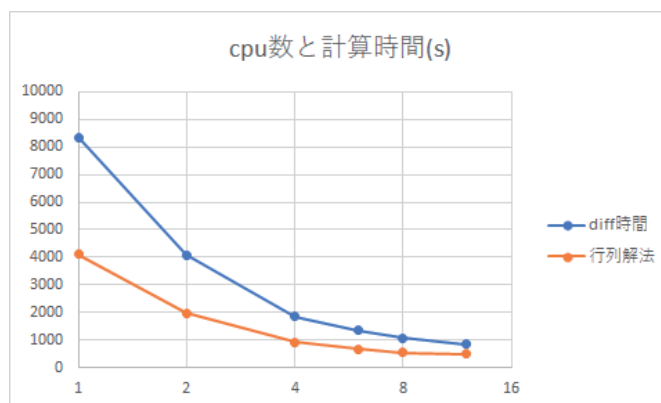


図(c)構造格子

並列化性能

PE数	分割	間ステップ	wton法ルー	計算時間	diff時間	行列解法	前処理	後処理	時間縮減率
1	480	566	1591	8366.46	8346.83	4107.98	13.67	5.95	1
2	240×2	566	1591	4120.16	4087.59	1976.41	16.7	15.92	0.492(0.5)
4	120×4	566	1591	1873.73	1849.62	912.28	17.52	6.64	0.224(0.25)
6	80×6	566	1591	1374.68	1353.15	674.52	15.31	6.37	0.162(0.167)
8	60×8	566	1602	1079.41	1057.97	543.55	15.4	6.26	0.129(0.125)
12	40×12	566	1591	869.24	854.34	492.01	18.32	5.62	0.104(0.083)

(a) 処理時間内訳 diff時間: 拡散計算部本体の処理時間



(b) 計算時間(s)とcpu数: PE数12以外では(1/PE数)の性能が出ている

結果分布図(2分割:分割位置の違い)



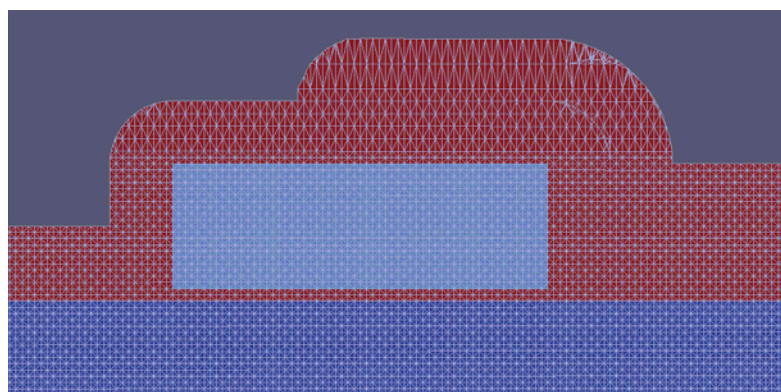
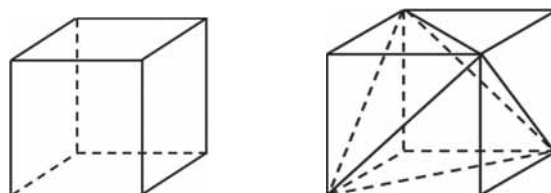
図(a)(240,240): 中央Siの分割境界(濃度差小の場所)に少し差異が見られる



図(b)(120,360): 左側Poly_Siの分割境界(濃度差大の場所)に差異が見られる

3. 構造格子系4面体メッシュジェネレータ

- ・プロセス全体は4面体非構造メッシュを前提としたシステムになっている。
- ・6面体構造格子を用いて高精度に不純物拡散計する機能を開発した。
- ・6面体を5個の4面体に分割した初期メッシュをすることで両者を結合した。

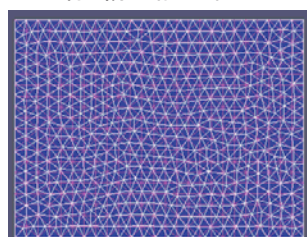


構造メッシュ系でのデポ・エッチtest

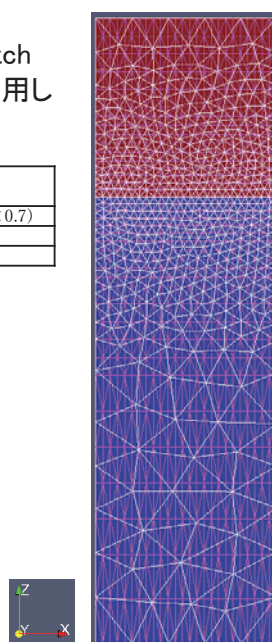
テストの概要：
アドベンチャーメッシュの際に用いたdepo-etchの例題形状に対し、構造格子系メッシュを適用して形状変化をテストする

テスト領域	要素数	節点数	備考 (領域サイズ μm)
test00~test10	38629	7191	アドベンチャーメッシュ(0.2 \times 0.15 \times 0.7)
test11~test20	38535	7180	アドベンチャーメッシュ(2 \times 1.5 \times 7)
構造格子系メッシュ	97500	21840	(25 \times 20 \times 39)

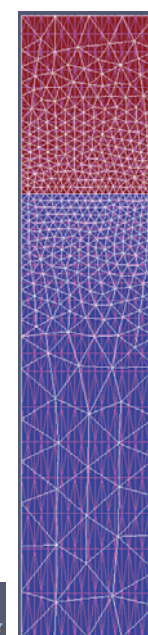
メッシュ分割図
表面近傍の要素分割は同程度
白線 : アドベンチャーメッシュ
ピンク線: 構造格子系メッシュ



(a)基板XY表面メッシュ分割



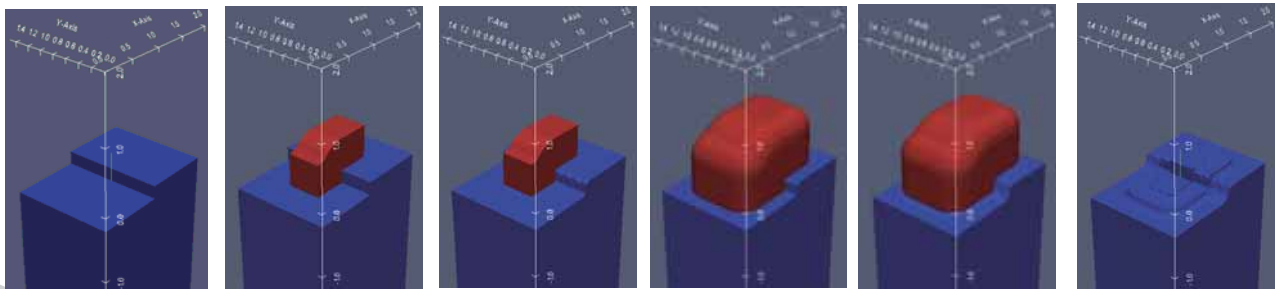
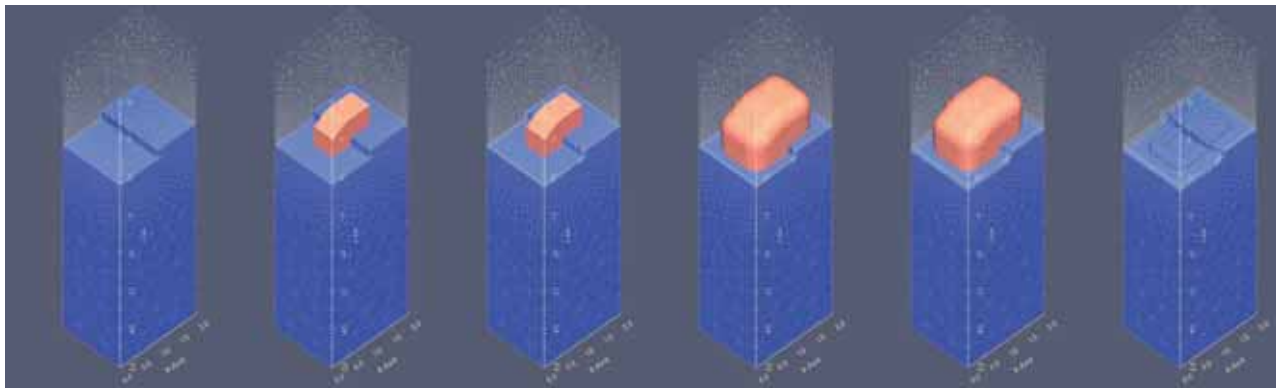
(b)領域XZ側面メッシュ分割



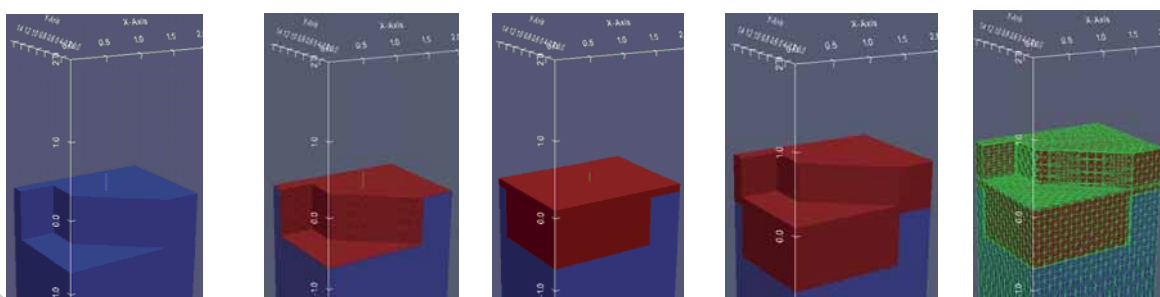
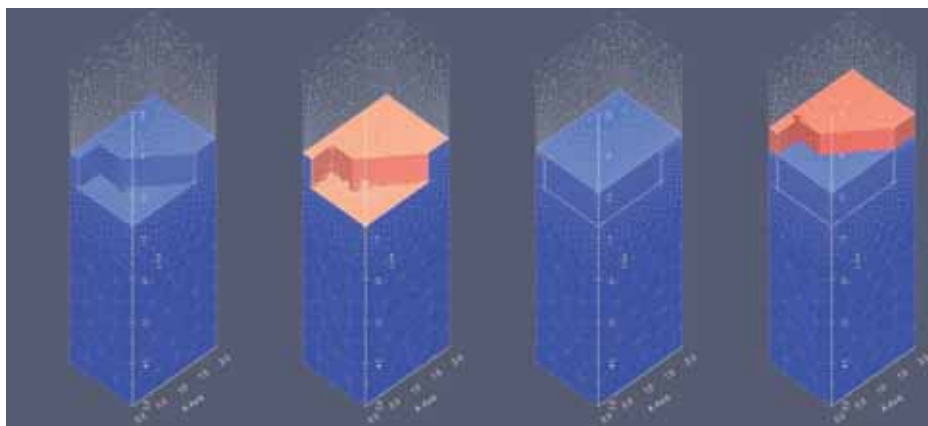
(c)領域YZ側面メッシュ分割



test013(上段がアドベンチャーメッシュ:下段が構造格子系メッシュ)



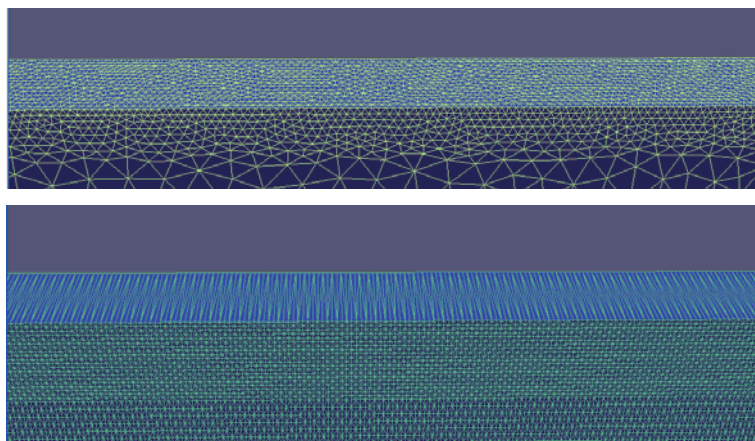
test017(上段がアドベンチャーメッシュ:下段が構造格子系メッシュ)



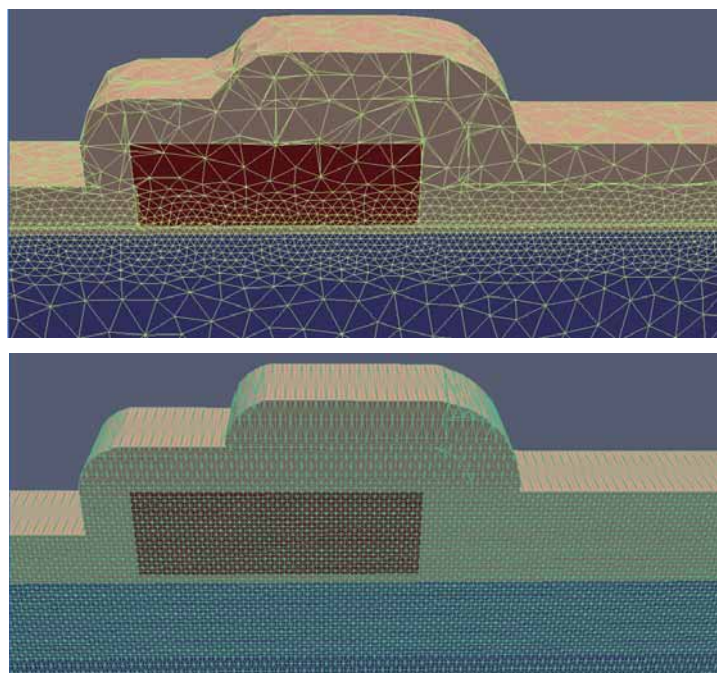
構造格子系メッシュの利点

- 2次元問題で要素数を削減できる
 - ・ アドベンチャーメッシュでは表面近傍を密にすると奥行方向にも要素が増える
 - ・ 構造格子系だと奥行1メッシュでよい
- 要素分割形状を想定しやすい

メッシュ系	要素数	節点数
アドベンチャー(初期)	175455	32779
構造格子系(初期)	189600	76960



メッシュ系	要素数	節点数
アドベンチャー(拡散前)	273955	51563
構造格子系(拡散前)	190581	77246



4. 解析例

●プロセスシミュレータの構造メッシュ対応に関するデバイス特性への影響の評価
 プロセスシミュレータに追加した拡散モデルを六面体メッシュで計算する機能を用いてデバイス特性を評価した。

●例題1

この例題(Si横型パワーMOSFET)についてDESSERTで耐圧計算を行った。

ケース1)アドベンチャーメッシュで全てのプロセスを計算したもの。

ケース2)アドベンチャーメッシュでデポ・エッチ・イオン注入を行い拡散部分のみ六面体構造メッシュに補間して計算するもの

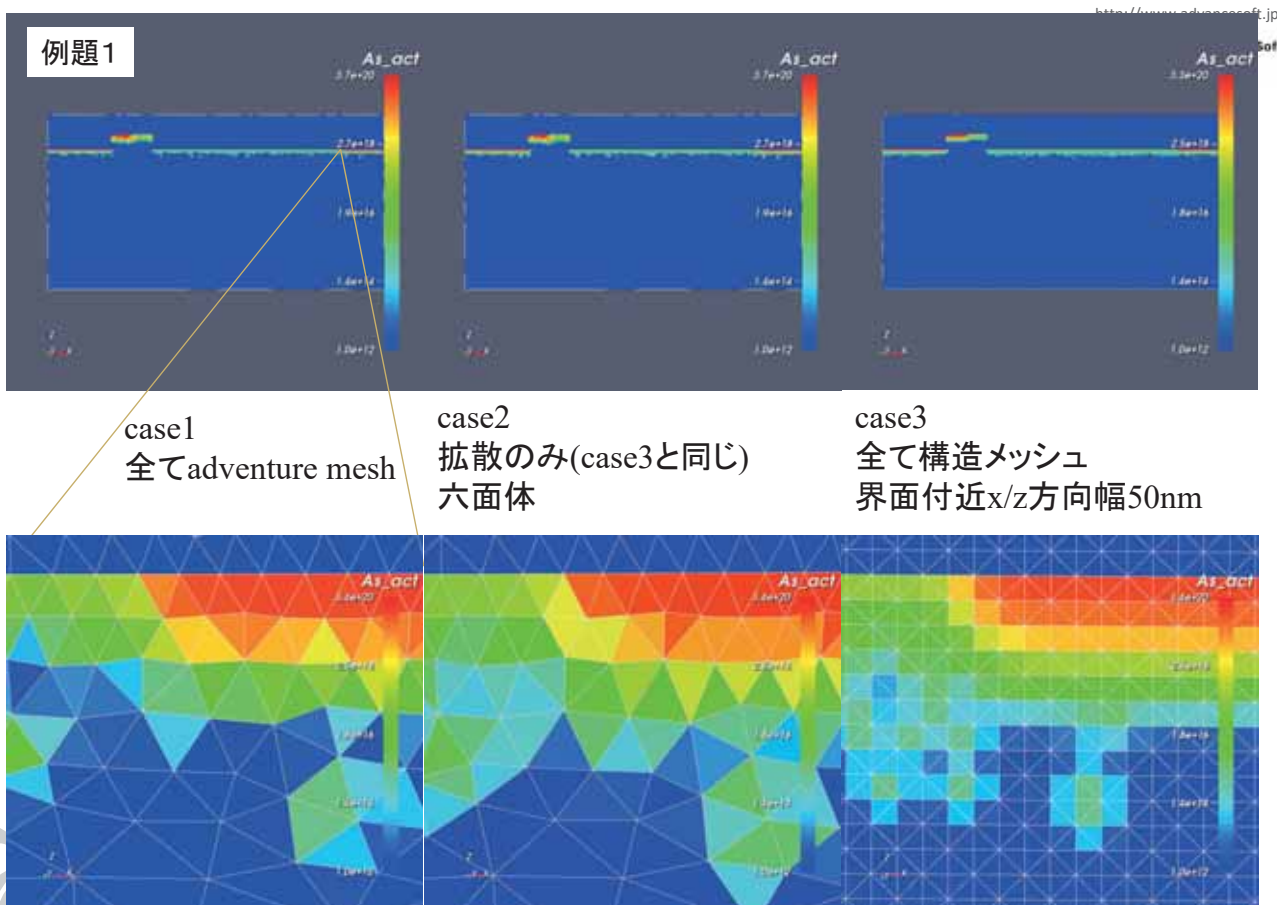
ケース3)六面体構造メッシュを5分割した四面体メッシュでデポ・エッチ・イオン注入を行い拡散部分を元の六面体構造メッシュに補間して計算するもの
 評価:六面体メッシュで拡散を計算することにより耐圧が大きくなった。

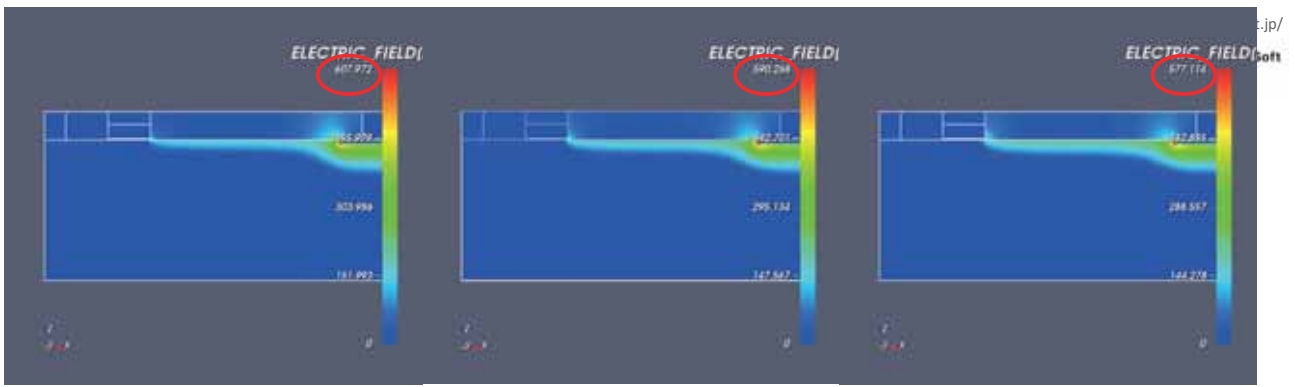
●例題2

この例題(STI)ではイオン注入に簡易不純物設定機能を使っており、深さ方向1次元のプロファイルをxy方向に広げてマッピングするものであり、ボロンの分布は本来深さ方向に均一になる。

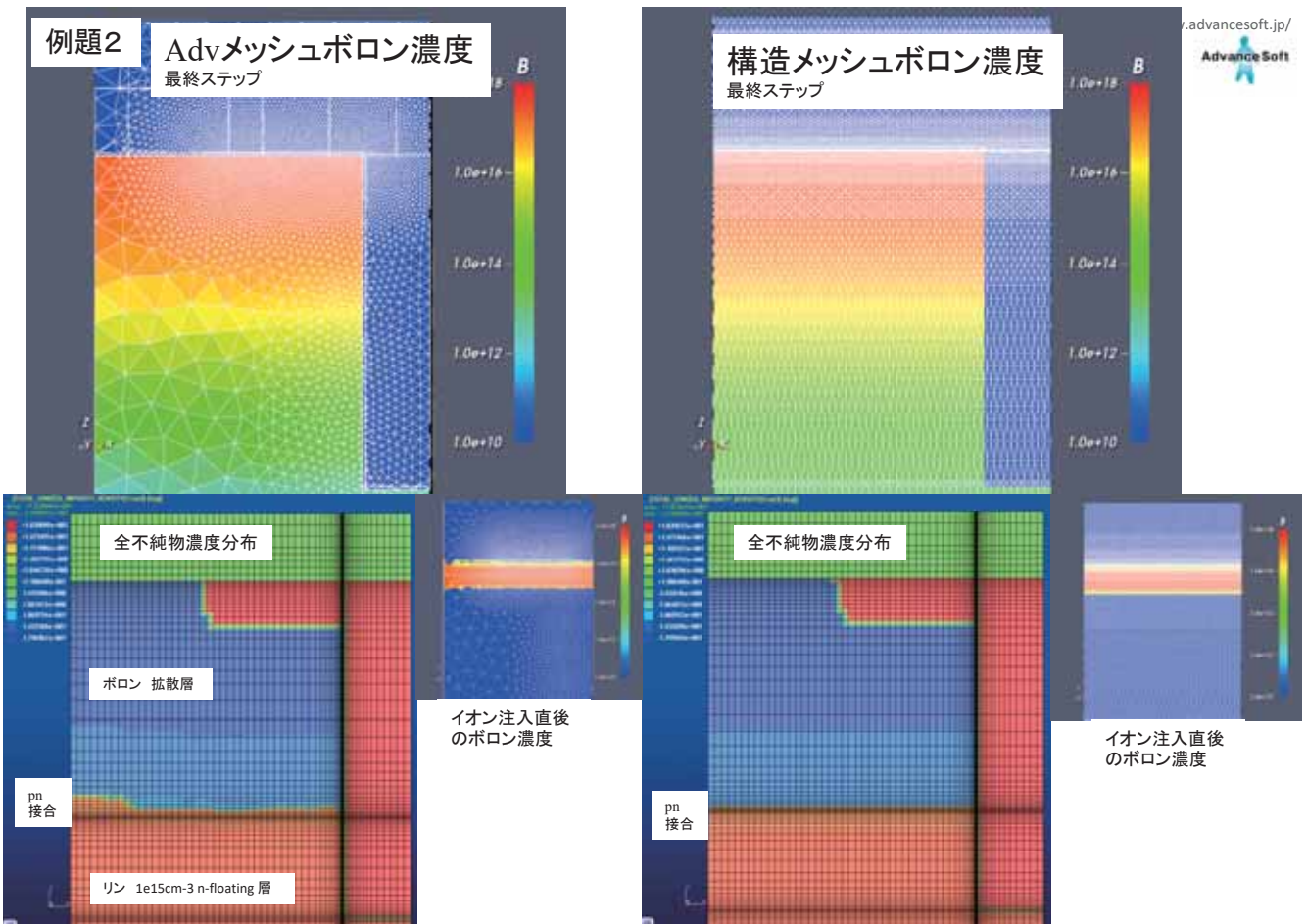
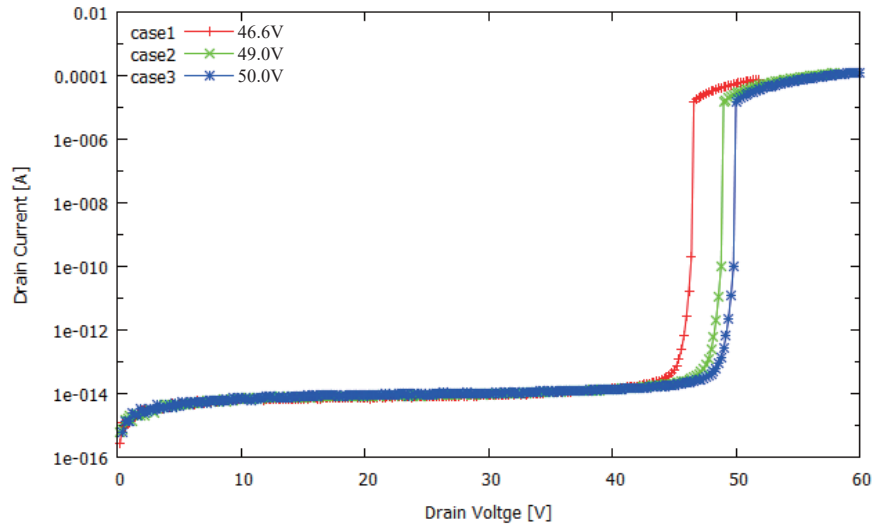
ところがアドベンチャーメッシュでは、STIがある側が細かく、無い側は荒いために、なっているため分布しているが均一になっていないが、構造メッシュでは均一となっている。

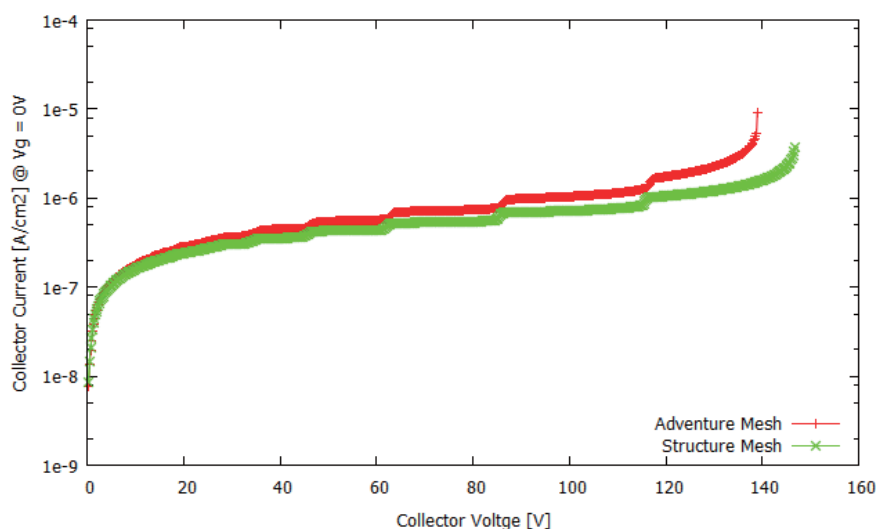
その結果、構造メッシュを使って拡散をした場合は接合位置が少し深く均一になり耐圧も上がった。耐圧が上がるのは例題1と同じ傾向となっている。





Vd 48Vでの電界分布
 case1では最大608kV/cm
 case2では最大590kV/cm
 case3では最大577kV/cm





構造メッシュに変えることにより耐圧が139.0Vから146.8Vに上昇。
最大電界は埋め込みゲート横ドレイン接合付近。プロファイルのわずかな違いが反映しているものと思われる。

5. まとめ

- アドベンチャーメッシュでの不純物拡散計算の高精度化を目的として6面体構造格子を用いた計算機能を開発した。
- 6面体構造格子で分割された解析空間を領域分割法を用いて並列化を行い、十分な性能が得られることを確認した。
- 6面体構造格子を4面体5個に分割した4面体の初期メッシュを作成することによりプロセス全般に機能することを確認した。
- 構造格子系4面体を用いてデバイス性能の評価を行い、耐圧が向上したことを確認した。
- 構造格子系での4面体メッシュジェネレータは最終形状を想定しやすいことから、使い勝手は十分なものと期待できる。

半導体デバイス3次元TCADシステム Advance/TCADによる製品紹介セミナー： —機能トピックス1:ミックスモード、複数デバイス 機能と解析事例のご紹介—

主管研究員 大倉 康幸

2019年8月28日(水)
アドバンスソフト株式会社



目次

目次

- ・はじめに
- ・入力仕様 使い方
- ・回路解析とデバイス解析の連成方法
- ・回路シミュレータの概要
- ・連成解析事例
- ・まとめ



● はじめに

回路シミュレータとの連成解析機能とは

デバイスシミュレーションのニーズとして注目デバイスだけを解析する以外に、廻りの素子を含めてスイッチング特性を解析したいというものがある(特に注目デバイスが回路モデルで置き換えにくい場合)。

そのために、回路シミュレータをAdvance/TCAD デバイスシミュレータに組み込み、ダイオード、MOS等の非線形素子を回路モデルとして入力して連成計算をする機能が用意されている。

デバイスシミュレータと回路シミュレータの連成。Mixed-Modeとも呼ばれることが多いので本発表ではMixed-Modeと呼ぶ。

入力仕様 使い方

● 入力仕様 使い方

コントロールファイルでmixedが追加になるだけ(GUI対応済)。

```
external_circuit{  
    switch = on,  
    mixed = on,  
}
```

回路ファイルと接続情報ファイルが必要。

回路ファイルはspice3f5の書式そのまま。後で詳細説明。デバイスシミュレータとの接続端子をnで始まる名前で指定する。

接続情報ファイルはデバイスシミュレータの電極名と回路ファイルのノード名。

● 入力仕様 使い方(続き)

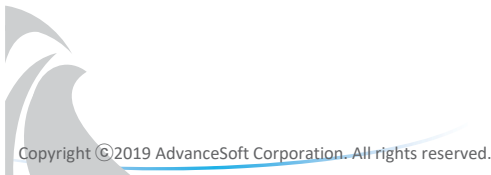
バイアス設定

デバイスシミュレータ 単体動作とMixed-Mode動作の2段階。

但し、デバイスシミュレータ 単体動作はMixed-Mode動作の初期のバイアス設定が不安定な場合の補助。

外部電極がデバイスシミュレータに直接繋がっているととは限らない。また、1対1とは限らない。

そのために、Mixed-Mode動作のバイアス設定はspice3f5の入力ファイルの指定に従う。



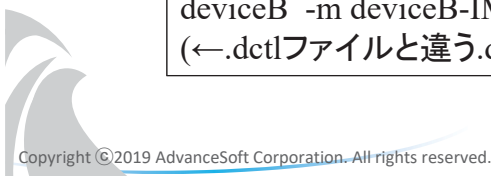
● 入力仕様 使い方(続き)

複数デバイス対応には、メッシュファイル(.dmsh)とそれに関連したコントロールファイル(.dctl)のリストを記載したリストファイル.dlistを指定して起動する。

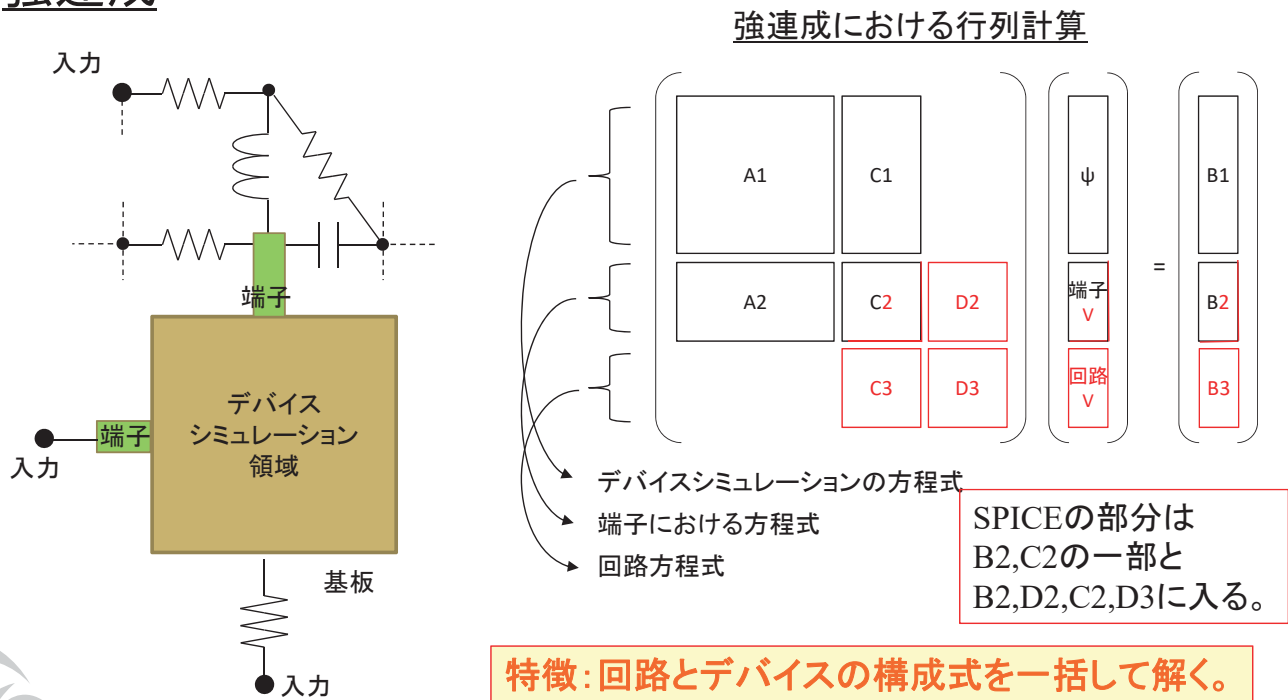
リストファイルには、各デバイス構造に対応したファイルの他にソルバーのように共通したものについてのコントロールファイルのものをを用いるかを記載する(下表)。

表 リストファイル(.dlist)の例

deviceA (ソルバーのパラメータを使う:dctlファイル名)
 2 (←入力.dctlファイル数)
 deviceA (←.dctlファイル名)
 deviceB -m deviceB-IMP.dmesh
 (←.dctlファイルと違う.dmeshを使うときは -m 以下に記載)



● 回路解析とデバイス解析の連成方法 強連成



回路シミュレータの概要

● 回路シミュレータの概要

現在open sourceで公開されているもので最も完成度が高いのはspice3f5である。spice3f5の概要とMixed-Modeへの利用に関しては以下の文献に説明されている。本報告では詳細は割愛する。

文献

<http://bwrcs.eecs.berkeley.edu/Classes/IcBook/SPICE/MANUALS/spice3.html>

spice3f5のマニュアル

<http://www-tcad.stanford.edu/~fmr/research/docs/thesis5p0.pdf>

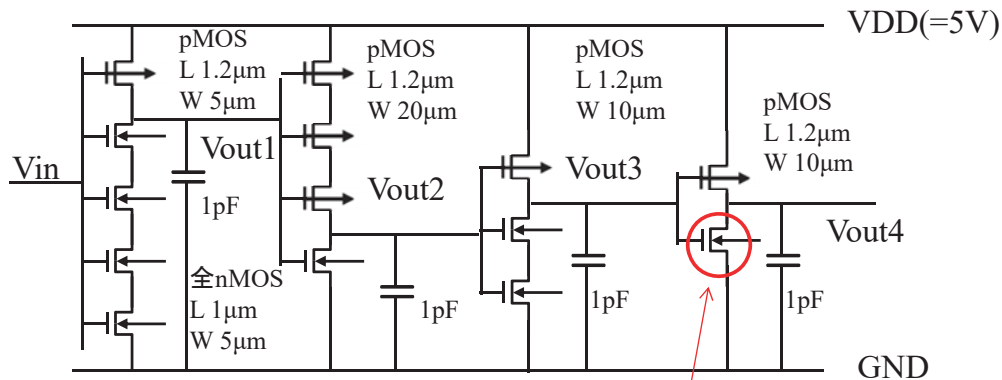
<http://www-tcad.stanford.edu/~fmr/research/docs/mmMan.pdf>

デバイスシミュレータpiscesに回路シミュレータspice3f5を取り込んで作ったMixed-Mode Device/Circuit Simulatorの博士論文とマニュアルインターフェース部の詳細

● 連成解析事例

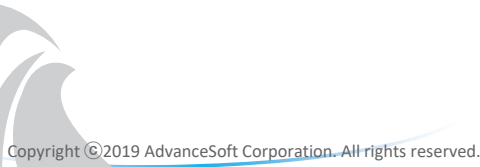
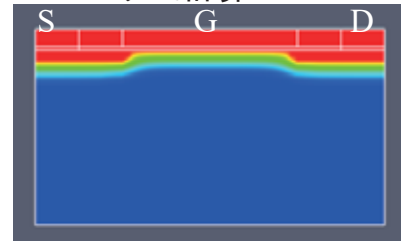
spice3f5に内包されているmos6invインバータ例題
(回路モデルmos6を使ったインバータ)

但し、下記インバータが4回繰り返しているのを1個にした。



nMOS Tox 19.8nm Vth = 0.69486 V
pMOS Tox 19.8nm Vth = -0.60865 V

今回最終段のnmosを
デバイスシミュレータで計算



```
MP14 11 10 100 100 P12L5 L=1.2U W=5U
MN11 11 100 12 0 N10L5 L=1.0U W=5U
MN12 12 100 13 0 N10L5 L=1.0U W=5U
MN13 13 100 14 0 N10L5 L=1.0U W=5U
MN14 14 10 0 0 N10L5 L=1.0U W=5U
```

```
MP21 23 0 100 100 P12L5 L=1.2U W=20U
MP22 22 11 23 100 P12L5 L=1.2U W=20U
MP23 21 0 22 100 P12L5 L=1.2U W=20U
MN22 21 11 0 0 N10L5 L=1.0U W=5U
```

```
MP31 31 21 100 100 P12L5 L=1.2U W=10U
MN31 31 21 32 0 N10L5 L=1.0U W=5U
MN32 32 100 0 0 N10L5 L=1.0U W=5U
```

```
MP41 41 31 100 100 P12L5 L=1.2U W=10U
*MN41 41 31 0 0 N10L5 L=1.0U W=5U
```

n1 41

n2 31

C11 11 0 1P

C21 21 0 1P

C31 31 0 1P

C41 41 0 1P

VDD 100 0 5

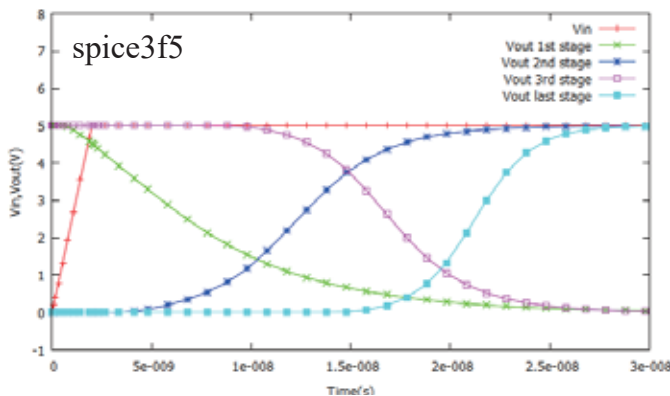
VIN 10 0 DC 0 PWL(0 0 2N 5 30N 5 32N 0)

回路接続情報ファイル
(.dcon)

```
#-----
# Circuit Definition File
#-----
#
2
Electrode_A1_4 n1
Electrode_A1_5 n2
```

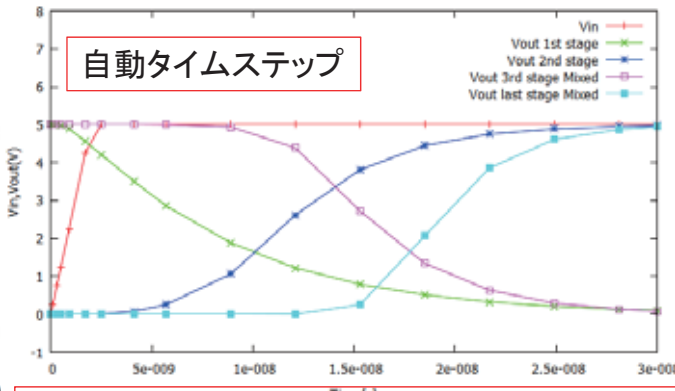
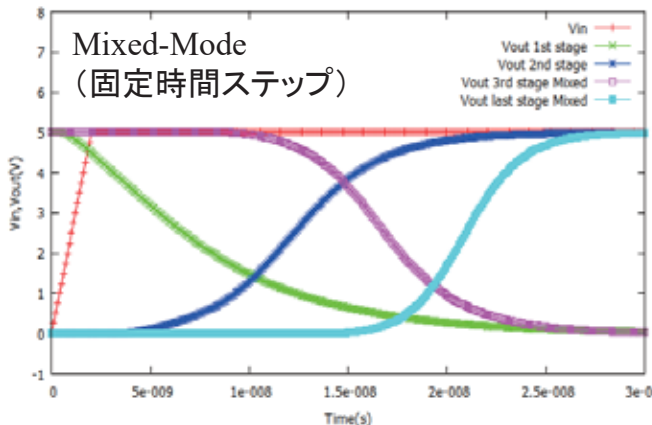
回路ファイル(.cir)



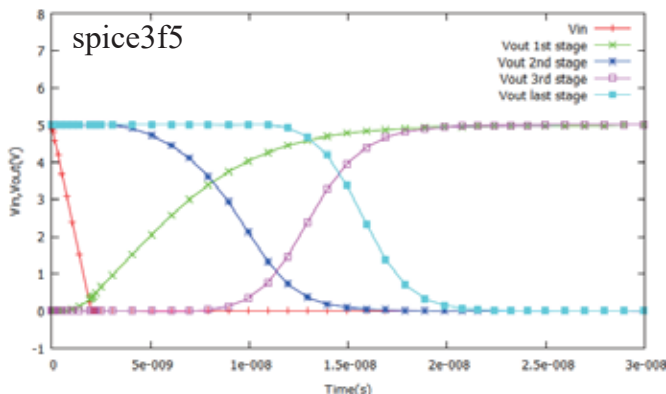


ケース1 もともとの例題 時刻ゼロでVinをGNDからVDDに2nsかけて上げる。

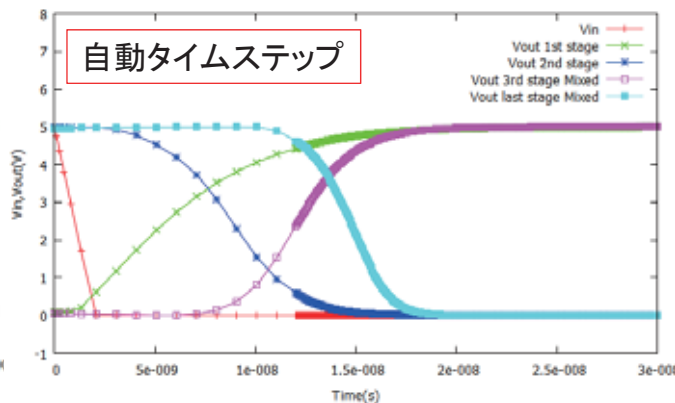
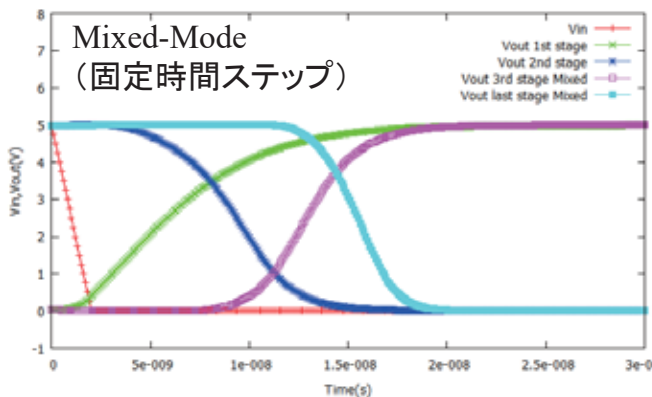
インバータが次々と反転していく。段が進むにつれインバータが軽くなっているのでスイッチングが速くなる。Vout 3rd stageはデバイスシミュレータのゲートに相当するため時刻ゼロの初期値をデバイスシミュレータ単独DC計算で計算。



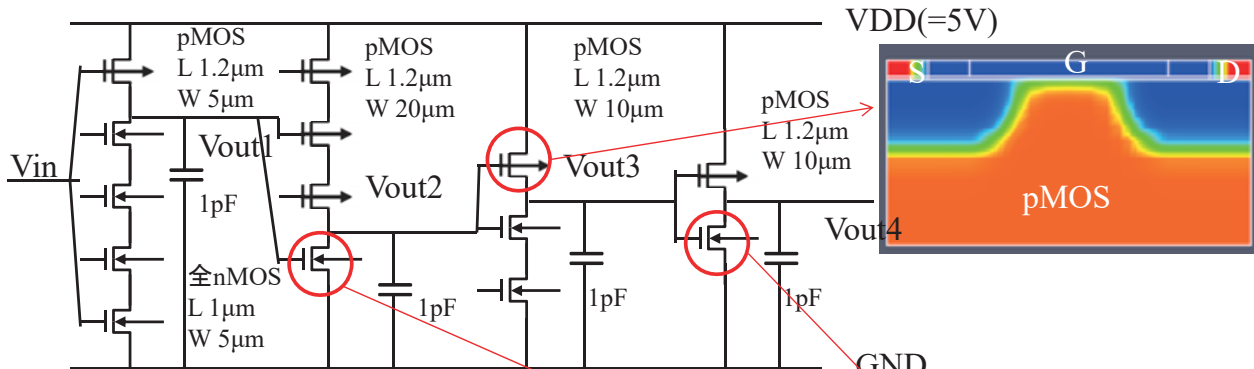
0.1ns刻み300ステップの計算を17ステップで計算可能。560秒から105秒に短縮。(回路シミュレータは0.5ns刻み)



ケース2 もともとの例題には無いが時刻ゼロでVinをVDからDGNDに2nsかけて下げるケース。ほぼ一致。

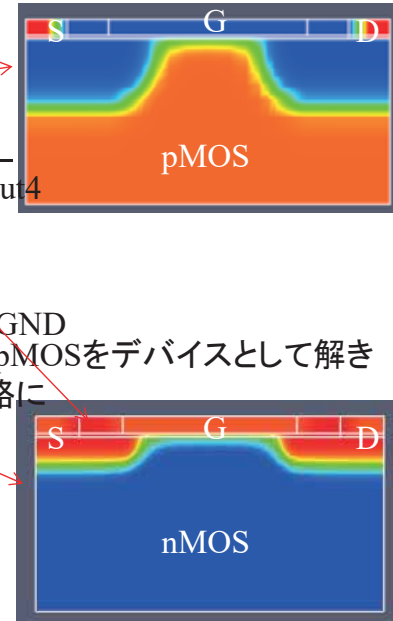


spice3f5に内包されているmos6invインバータ例題
 (回路モデルmos6を使ったインバータ)
 但し、下記インバータが4回繰り返しているのを1個にした。



nMOS Tox 19.8nm Vth = 0.69486 V
 pMOS Tox 19.8nm Vth = -0.60865 V

赤丸のnMOS/pMOSをデバイスとして解き
 残りを等価回路に



連成解析事例

```
MP14 11 10 100 100 P12L5 L=1.2U W=5U
MN11 11 100 12 0 N10L5 L=1.0U W=5U
MN12 12 100 13 0 N10L5 L=1.0U W=5U
MN13 13 100 14 0 N10L5 L=1.0U W=5U
MN14 14 10 0 0 N10L5 L=1.0U W=5U
```

```
MP21 23 0 100 100 P12L5 L=1.2U W=20U
MP22 22 11 23 100 P12L5 L=1.2U W=20U
MP23 21 0 22 100 P12L5 L=1.2U W=20U
*MN22 21 11 0 0 N10L5 L=1.0U W=5U
```

```
*MP31 31 21 100 100 P12L5 L=1.2U W=10U
MN31 31 21 32 0 N10L5 L=1.0U W=5U
MN32 32 100 0 0 N10L5 L=1.0U W=5U
```

```
MP41 41 31 100 100 P12L5 L=1.2U W=10U
*MN41 41 31 0 0 N10L5 L=1.0U W=5U
```

```
n1 41
n2 31
n3 21
n4 11
n5 31
n6 21
```

```
C11 11 0 1P
C21 21 0 1P
C31 31 0 1P
C41 41 0 1P
VDD 100 0 5
VIN 10 0 DC 0 PWL(0 0 2N 5 30N 5 32N 0)
```

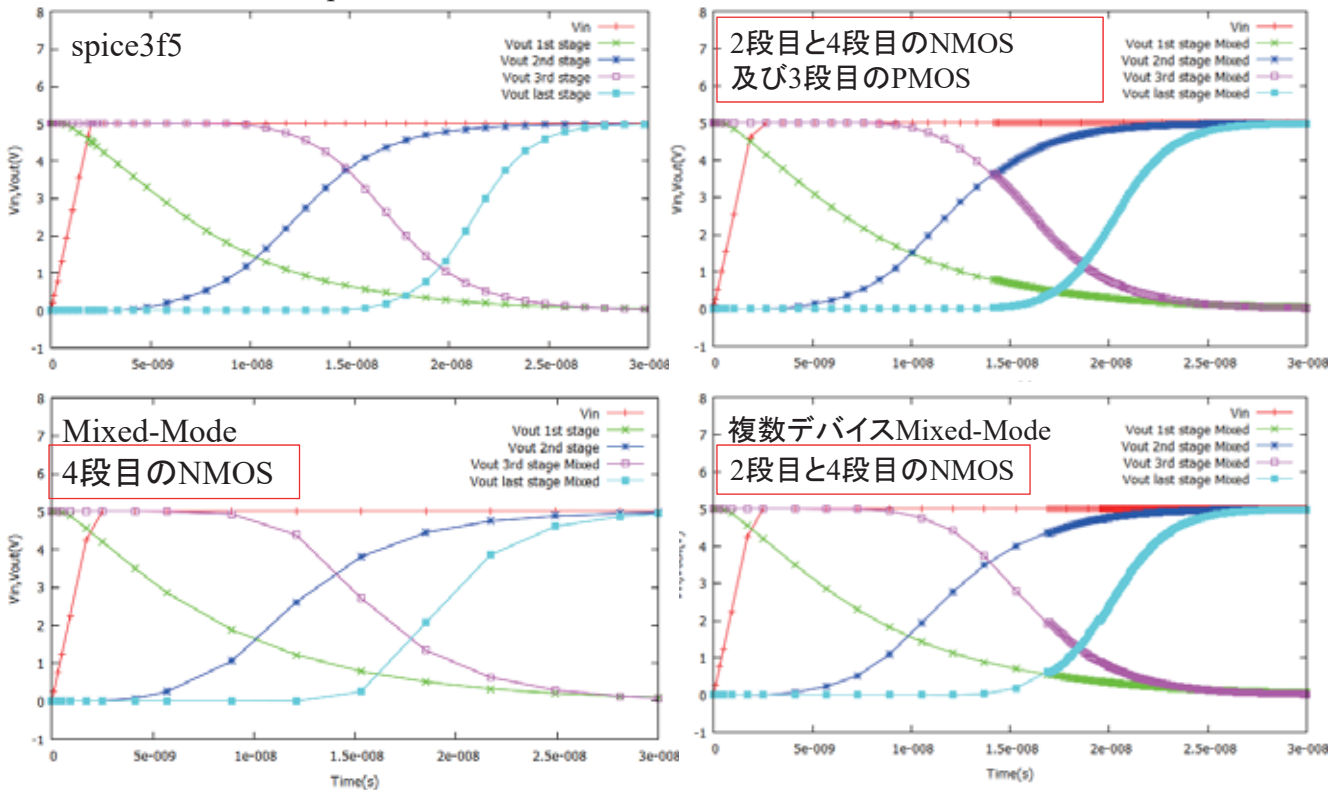
回路ファイル(.cir)

リストファイル(.dlist)

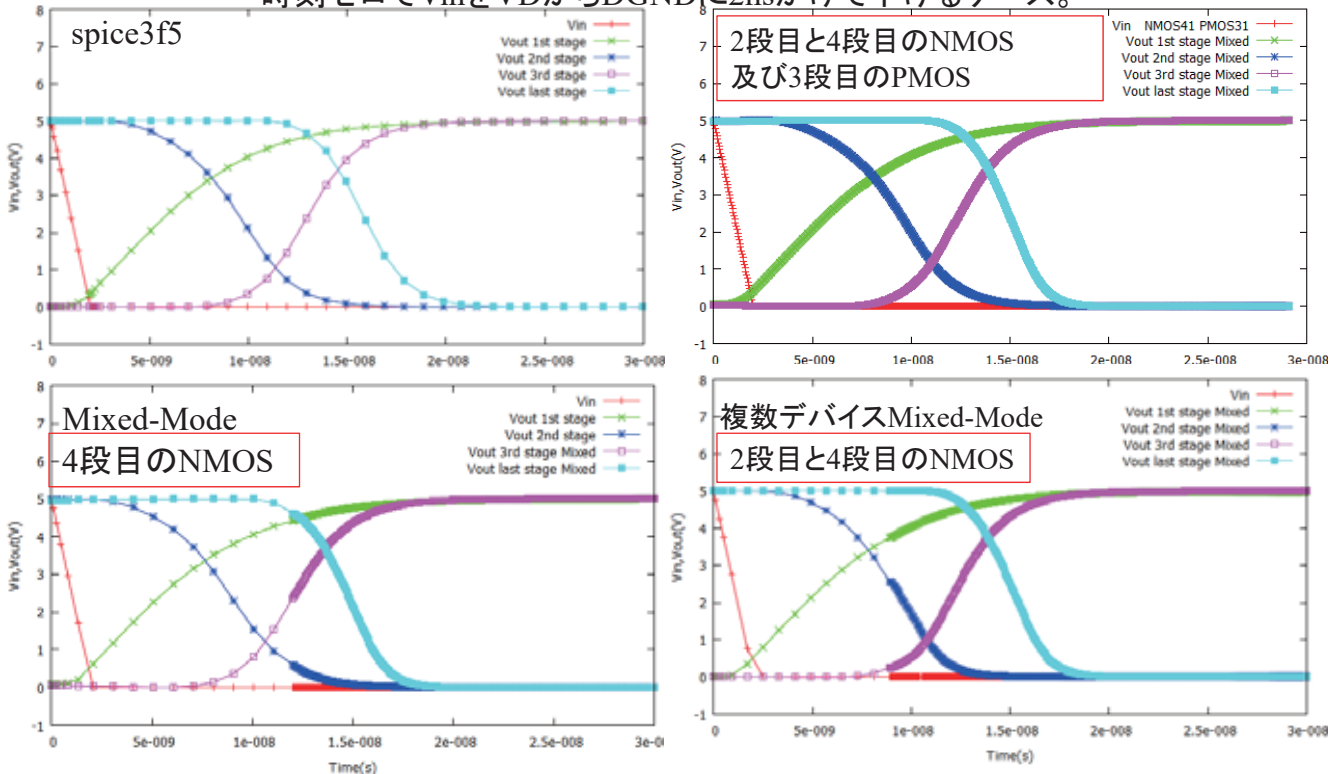
```
nmos41
3
nmos22
nmos41
pmos31 -m pmosW10.dmsH
```

回路接続情報ファイル(.dcon)

```
#-----
# Circuit Definition File
#-----
#
6
Electrode_A1_4 n1 nmos41
Electrode_A1_5 n2 nmos41
Electrode_A1_4 n3 nmos22
Electrode_A1_5 n4 nmos22
Electrode_A1_5 n5 pmos31
Electrode_A1_3 n6 pmos31
```



置き換えが増えるごとに安定性は厳しくなるが自動タイムステップで最後まで計算出来た。



● まとめ

公開されているspiceを組み込んだ回路シミュレータとAdvance/TCADデバイスシミュレータとの連成解析機能を紹介した。

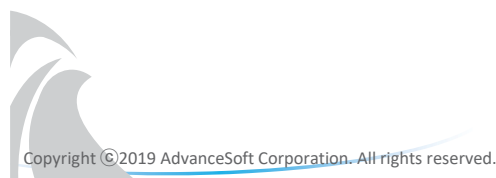
Mixed-Modeの適用例としてはIGBTと還流ダイオードでの実績があり、2017年12月に報告をしている。参照されたい。



Advance/TCAD 機能トピックス2 : 熱解析機能のご紹介

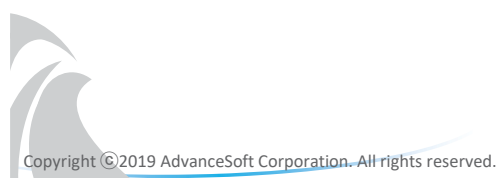
第1事業部 小山田 隆行

半導体デバイス3次元TCADシステムAdvance/TCAD製品紹介セミナー
2019年8月28日 (水)
アドバンスソフト株式会社



【目次】 本発表の概要

【序】	半導体デバイスの設計における電気・熱連成解析の重要性	3
【目的】	本開発業務の目的と内容	4
【理論】	Advance/TCAD 熱解析の基礎方程式	5
【理論】	熱抵抗境界条件の実装	6
【計算方法】	熱伝導方程式の反復計算	7
【精度検証】	Advance/TCADの計算結果と文献値との比較	8
【モデル】	縦型パワーSi MOSFET	9
【精度検証】	熱抵抗境界面の温度 T_{bottom} の熱伝達率 h_t 依存性	10
【計算結果】	電流-電圧特性に対する内部発熱の影響	11
【まとめ】	12





- 電子機器:
- 小型化・高集積化に伴う**熱問題**
 - 主要な発熱源 → 半導体デバイス

カーエレクトロニクス分野:

パワーSi MOSFETが電流制御に用いられる

半導体デバイスの温度上昇に伴う性能の低下

誤動作
短寿命化

半導体デバイスの設計における**電気・熱連成解析の重要性**

◆ Poisson方程式: $\nabla(\epsilon \nabla \psi) = q(n - p - N_D + N_A)$

↑↓ 連成

温度に間接的に依存

温度にあらわに依存

◆ 電流連続式: 電子: $J_n = qn\mu_n E + qD_n \nabla n + qn\mu_n P_n \nabla T_n$

↑↓ 連成

正孔: $J_p = qp\mu_p E + qD_p \nabla p - qp\mu_p P_p \nabla T_p$

◆ 熱伝導方程式: $\rho C_p \frac{\partial T_L}{\partial t} = \nabla(\kappa \nabla T_L) + H_{total} \text{ (発熱項)}$

電流や静電ポテンシャル等に依存

- ϵ : 誘電率
- q : 素電荷
- ψ : 静電ポテンシャル
- n, p : キャリア濃度
- N_D, N_A : 不純物濃度
- μ_n, μ_p : 移動度
- D_n, D_p : 拡散係数
- P_n, P_p : ゼーベック係数
- T_n, T_p : 電子, 正孔温度
- T_L : 格子温度
- E : 電界
- 添字: n=電子, p=正孔

【目的】 本開発業務の目的と内容

【機能実装】 Advance/TCADデバイスシミュレーターに、内部発熱のある場合の熱解析機能を強化するため、以下の新機能を追加実装する

熱解析の新機能	関連するインタフェース機能
(1) 熱抵抗境界条件の実装※	(4) 境界条件をdmsファイルから設定する機能
(2) 熱伝導方程式の反復計算機能	(5) 熱解析の計算条件をdctlファイルから設定する機能
(3) 熱伝導率の温度依存性(冪乗則)	(6) 熱物性値を dctlファイルから設定する機能

※ 熱解析の境界条件について、2017年のTCADセミナーの段階では、

- ① 温度固定境界条件と、② 断熱境界条件のみ実装

【最近の新機能】 **熱解析機能の Coupled法 への対応** (従来は gummel法 のみ対応)

→ gummel法 よりも Coupled法 の方が収束性が良いので計算時間が大幅に短縮した。

【精度検証】 実装した熱解析機能の精度と信頼性について、以下の精度検証を行う

- ✓ 縦型パワー Si MOSFET についての文献(2次元モデル)との比較

【調査】 半導体デバイスの電流-電圧特性に対する内部発熱と冷却効率の影響の調査

内部発熱のある場合の熱伝導方程式の離散式

$$\rho_j (C_p)_j \frac{\partial T_j}{\partial t} V_j = \sum_a \tilde{\kappa}_{ja} \frac{T_a - T_j}{(d_{aj} + d_{ja})} S_{ja} + \underline{(H_{total})_j V_j}$$

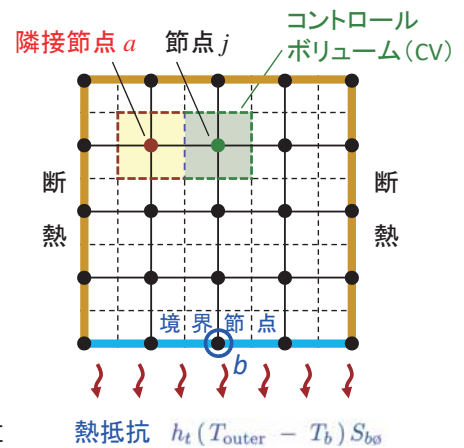
通常の非定常熱伝導方程式

内部発熱項

- ρ : 密度 [kg/m³]
- C_p : 比熱 [J/(kg·K)]
- T : 格子温度 [K]
- κ : 熱伝導率 [W/(m·K)]
- V : CVの体積 [m³]
- S : CV界面の面積 [m²]
- d : 隣接節点間の距離 [m]

添字 j : 節点 j に関する物理量
 添字 ja : 2節点 j, a に関する物理量

有限体積法の模式図



陰解法で時間微分を差分化して整理する

$$\left\{ \frac{\rho_j (C_p)_j V_j}{\Delta t} + \sum_a \frac{\tilde{\kappa}_{ja} S_{ja}}{d_{aj} + d_{ja}} \right\} T_j^{(t+\Delta t)} + \sum_a \left(-\frac{\tilde{\kappa}_{ja} S_{ja}}{d_{aj} + d_{ja}} \right) T_a^{(t+\Delta t)} = \frac{\rho_j (C_p)_j V_j}{\Delta t} T_j^{(t)} + (H_{total})_j V_j$$

対角係数

非対角係数

右辺(既知の項)

Copyright ©2019 AdvanceSoft Corporation. All rights reserved.

【理論】 熱抵抗境界条件の実装

熱抵抗条件: 熱流束が外気温度 T_{outer} と境界温度 T_b の差に比例

$$q_{b0} = [\kappa \nabla T_{b0}] \cdot \mathbf{n} = \frac{(T_{outer} - T_b)}{R_{hc}} = h_t (T_{outer} - T_b)$$

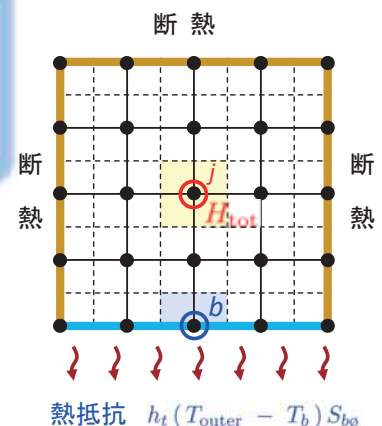
熱流束

※ 熱抵抗 R_{hc} [(m²·K)/W] は、
 熱伝導率 h_t [W/(m²·K)] の逆数。 $R_{hc} = \frac{1}{h_t}$

熱伝導率 h_t [W/(m²·K)] : 物質と流体の間の熱の伝わり易さ。

熱伝導率 h_t は物性値ではなく、流体の種類、流れの状態、
 物体の形状、表面の形状などに依存して変化する。

熱伝導率 κ [W/(m·K)] : 物質内の熱の伝わり易さであり、物質に固有の物性値。



熱伝導方程式(熱抵抗条件の場合)

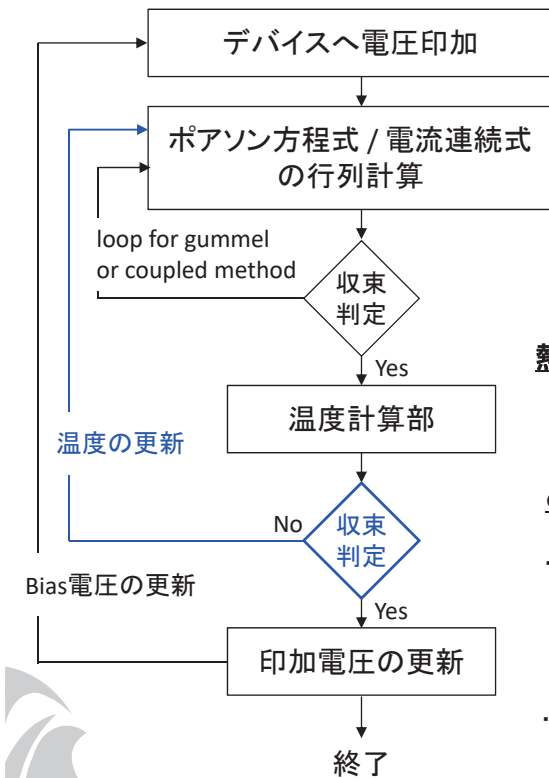
$$\rho_j (C_p)_j V_j \frac{\partial T_j}{\partial t} = \sum_a \frac{\tilde{\kappa}_{ja} S_{ja}}{(d_{aj} + d_{ja})} (T_a - T_j) + \delta_{jb} h_t (T_{outer} - T_j) S_{j0} + (H_{tot})_j V_j$$

境界条件は、メッシュ(dmesh) ファイルと、コントロール(dctl) ファイルから設定可能(複数設定可能)

Copyright ©2019 AdvanceSoft Corporation. All rights reserved.

【計算方法】 熱伝導方程式の反復計算

定常計算における熱解析の流れ図



熱解析の反復計算 (optional):

2つの収束判定方法を実装

- ① 最大温度変化を用いた収束判定
- ② 2乗ノルムの比を用いた収束判定

定常熱解析: $0 = \nabla(\kappa \nabla T_L) + H_{total}$

非定常熱解析: $\rho C_p \frac{\partial T_L}{\partial t} = \nabla(\kappa \nabla T_L) + H_{total}$

※ Advance / TCAD には非定常熱解析も実装済み

熱伝導方程式の解の高速化・安定化の機能 (optional)

● **最大反復回数** 熱解析の反復計算を iter_max 回で打ち切る

● **格子温度のCutoff** $|\Delta T_i^{(n+1)}| = \min(\text{cutoff}, |T_i^{(n+1)} - T_i^{(n)}|)$

・反復計算中の温度変化 $\Delta T_i^{(n+1)}$ の絶対値が
上限値以上の時に、温度変化を上限値で打ち切る

● **格子温度のMixing Parameter** $T_i^{(n+1)} = (1 - \alpha) \bar{T}_i^{(n+1)} + \alpha T_i^{(n)}$

・反復計算の前回の温度 $T_i^{(n)}$ と最新の温度 $T_i^{(n+1)}$ を混合率 α ($0 \leq \alpha < 1$) で混ぜる。

上記の計算条件は、コントロール (ctl) ファイルから設定可能

【精度検証】 Advance/TCADの計算結果と文献値との比較

著者: R. Kibushi, T. Hatakeyama, S. Nakagawa, M. Ishizuka,

雑誌: Transactions of The Japan Institute of Electronics Packaging vol. 7 (2014), p 52-57.

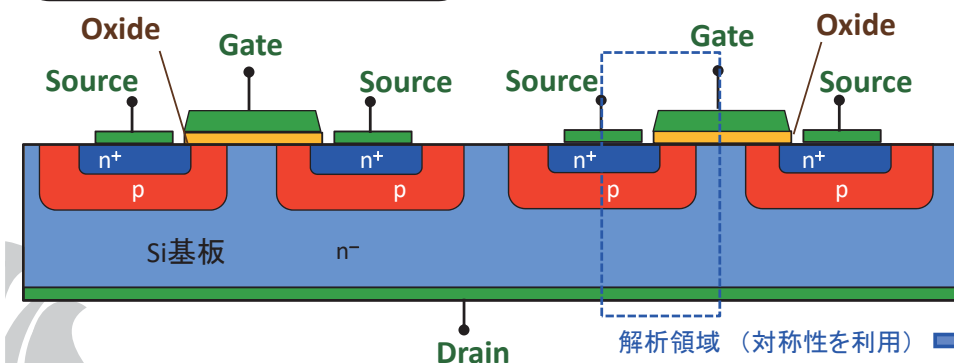
タイトル: "Calculation of Temperature Distribution of Power Si MOSFET with Electro-Thermal Analysis: The Effect of Boundary Condition"

所属: Toyama Prefectural University, Department of Mechanical System Engineering

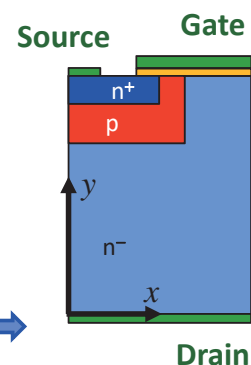
→ 自作Fortranコードで2次元半導体デバイスの熱・電気連成解析をされている

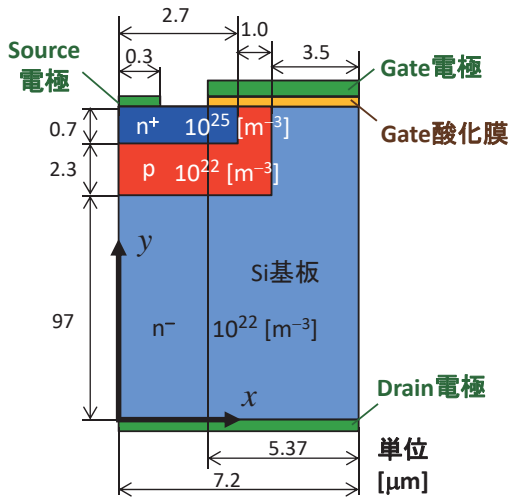
本発表では、論文と同じ縦型パワーSi MOSFETの熱解析を Advance/TCAD で行い、精度を検証する

縦型パワーSi MOSFETの模式図



解析領域





● デバイスの材質設定・不純物設定など 相違点

論文ではSi基板以外の材質は不明なのでAdvance/TCADの計算では適宜、設定した。

Source電極 → Al	不純物設定： n+領域 → As p領域 → B n-領域 → As
Gate電極 → Al	
Gate酸化膜 → SiO ₂	
Drain電極 → Si	

● メッシュの設定 相違点

論文のメッシュの切り方の詳細は読み取れない。(電極付近は、論文と同様にメッシュを細かく切った。)

- Kibushiらの論文：2D解析 } 対称性から奥行きは厚さとメッシュ数は解析に影響しない
- Advance / TCAD：3D解析

● Drain電極(底面)の境界条件: 共通

熱抵抗条件: $q_b = h_t (T_L - T_{outer})$

熱伝達率 $h_t = 10^5 \sim 10^8$ [W/(m²·K)]

外気温度 $T_{outer} = 300$ [K]

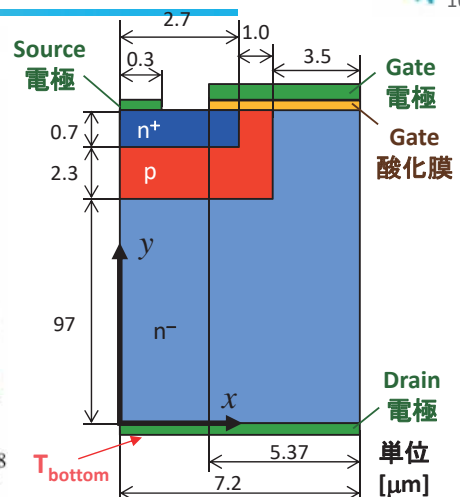
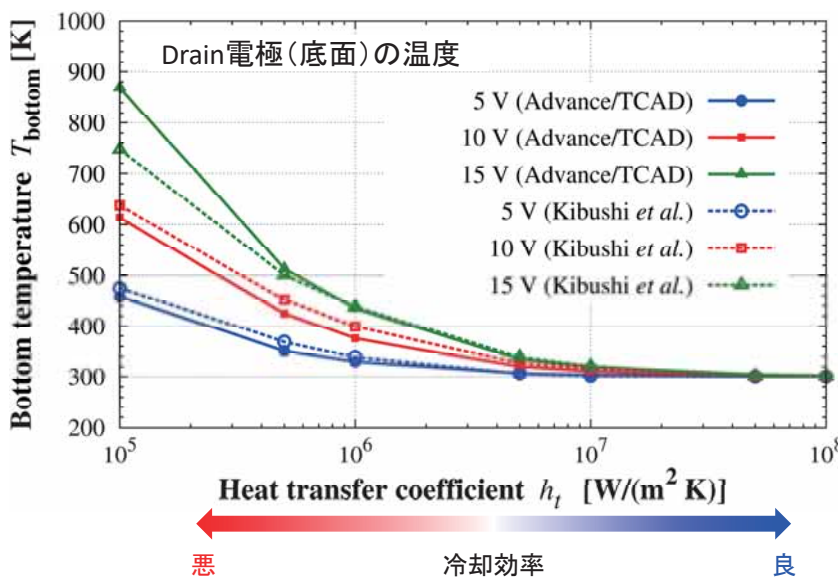
※ 他の面の境界条件は、断熱条件

● 格子の熱伝導率の温度依存性(冪乗則) 共通

$$\kappa_L = 154.86 \times \left(\frac{T_L}{300}\right)^{-4/3} \text{ [W/(m·K)]}$$

● 電極電圧 共通	Gate電極 V_G	20 [V]
	Drain電極 V_D	5~15 [V]
	Source電極 V_S	0 [V] (ground)

【精度検証】 熱抵抗境界面の温度 T_{bottom} の熱伝達率 h_t 依存性



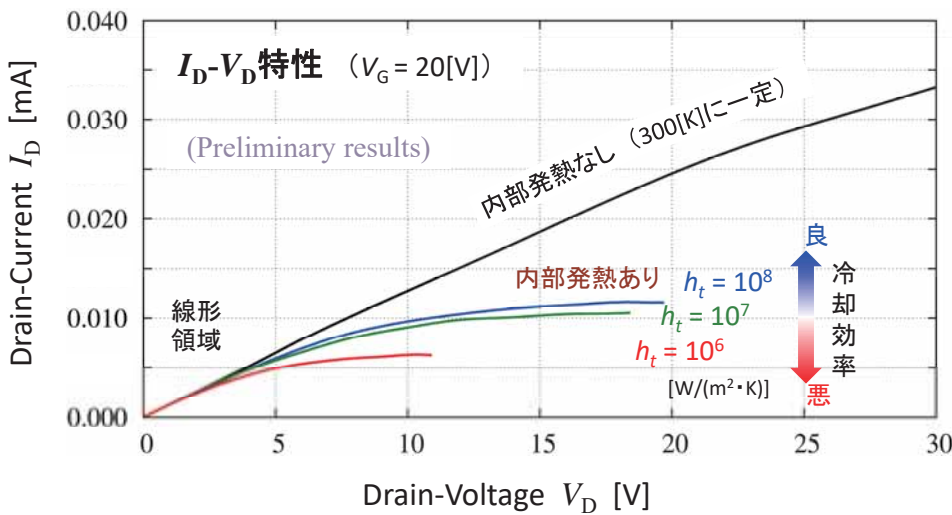
Gate電圧: $V_G = 20$ [V]

Drain電圧: $V_D = 5, 10, 15$ [V]

熱抵抗境界条件のDrain電極(デバイス底面)の温度 T_{bottom} の熱伝達率依存性をKibushiらの計算結果(2次元)と、Advance/TCADの計算結果(3次元)で比較

【文献】 Kibushi *et al.*, Transactions of The Japan Institute of Electronics Packaging, vol. 7 (2014), p 52-57.

→ $h_t = 10^5$ [W/(m²·K)] の Drain電圧 $V_D = 15$ [V] の場合を除き、文献値と良く一致した。



※ “内部発熱なし” の場合は、デバイス内の全領域で格子温度 T_L が常に300[K] に保たれている(理想的状態)

- ◆ 線形領域では、“内部発熱なし”と“内部発熱あり”で、 I_D - V_D 特性は、ほぼ同様
- ◆ “内部発熱なし”と比べて、“内部発熱あり”の結果では、飽和電流値が低下する
- ◆ 熱伝達率 h_t が大きくなると、飽和電流値は大きくなり、“内部発熱なし”の結果に近づく

→ 半導体デバイスの冷却効率が、飽和電流などの電流-電圧特性のパフォーマンスに影響する

Copyright ©2019 AdvanceSoft Corporation. All rights reserved.

【まとめ】

Advance/TCAD デバイスシミュレーターに、内部発熱のある場合の熱解析機能を強化するため、新機能を追加実装した。これにより熱解析の対象範囲が広がった。

熱解析の新機能	関連するインターフェース機能
(1) 熱抵抗境界条件の実装	(4) 境界条件をdmsファイルから設定する機能
(2) 熱伝導方程式の反復計算機能	(5) 熱解析の計算条件をdct1ファイルから設定する機能
(3) 熱伝導率の温度依存性(冪乗則)	(6) 熱物性値をdct1ファイルから設定する機能

実装した熱解析機能の精度と信頼性を検証するため、以下の精度検証を行った。

✓ 縦型パワー Si MOSFET についての文献値(2次元モデル)との比較

→ 熱伝達率 $h_t = 10^5$ [W/(m²·K)] の Drain 電圧 $V_D = 15$ [V] を除き、文献値と良く一致

電流-電圧特性に対する内部発熱の影響 → 内部発熱により飽和電流値が低下する

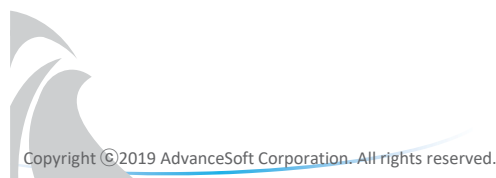
→ 半導体デバイスの冷却効率が、電流-電圧特性などのパフォーマンスに影響する

Copyright ©2019 AdvanceSoft Corporation. All rights reserved.

ガードリング付きシリコンダイオードの ブレイクダウン解析

総合企画部 萩原敦

半導体デバイス3次元TCADシステムAdvance/TCAD製品紹介セミナー
2019年8月28日（水）
アドバンスソフト株式会社



1

パワーデバイスの高性能化

パワーデバイスの世界市場

- ✓ パワーデバイス開発の中心はSiCやGaNに移りつつある。
- ✓ パワー半導体市場における主流はSi。2030年の市場規模は現状の1.5倍以上で4兆円を上回る（富士経済調べ）。
- ✓ 電気自動車（EV）向けの需要が市場を牽引。パワーデバイスの高性能化が期待される。

高耐圧化

- ・バルクの高耐圧化
- ・表面の高耐圧化
 - ①ベベル構造
 - ②ガードリング構造
 - ③フィールドプレート構造
 - ④リサーフ（Reduced Surface Field）構造

低損失化

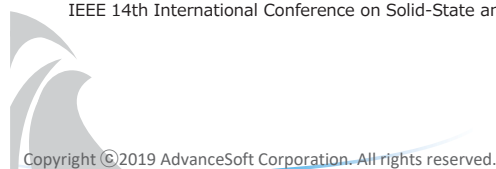
- ・オン状態の定常損失
- ・オンオフの過渡状態のスイッチング損失

参考文献：

浅田邦博 一般財団法人パワーデバイス・イネープリング協会（監修），『はかる×わかる半導体 パワーエレクトロニクス編』，株式会社日経BPコンサルティング，2019

Advance/TCADの使用実績・研究成果：

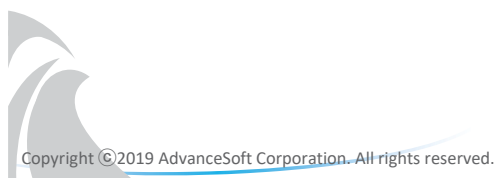
J. Matsuda, A. Kuwana, J. Kojima, N. Tsukiji, and H. Kobayashi, "Wide SOA and High Reliability 60-100 V LDMOS Transistors with Low Switching Loss and Low Specific On-Resistance", IEEE 14th International Conference on Solid-State and Integrated Circuit Technology, Qingdao, China (2018)



2

パワーデバイスの表面高耐圧化

- ① **ベベル構造**
PN接合端部に傾斜を持たせ電界を緩和
- ② **ガードリング構造**
空乏層領域に拡散層を形成し電界を緩和
- ③ **フィールドプレート構造**
空乏層が伸びやすくなるように電極を形成・配置
- ④ **リサーフ (Reduced Surface Field) 構造**
横方向の空乏層の拡がりを縦方向の空乏化によって制御



パワーデバイスの表面高耐圧化

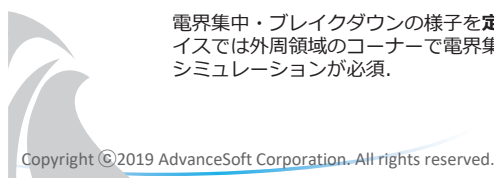
- ① **ベベル構造**
PN接合端部に傾斜を持たせ電界を緩和
- ② **ガードリング構造**
空乏層領域に拡散層を形成し電界を緩和
- ③ **フィールドプレート構造**
空乏層が伸びやすくなるように電極を形成・配置
- ④ **リサーフ (Reduced Surface Field) 構造**
横方向の空乏層の拡がりを縦方向の空乏化によって制御

ガードリング構造 ⇒ 事例 1

ガードリング構造
& フィールドプレート構造 ⇒ 事例 2

目的

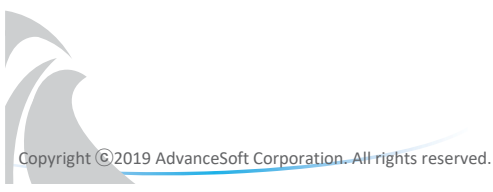
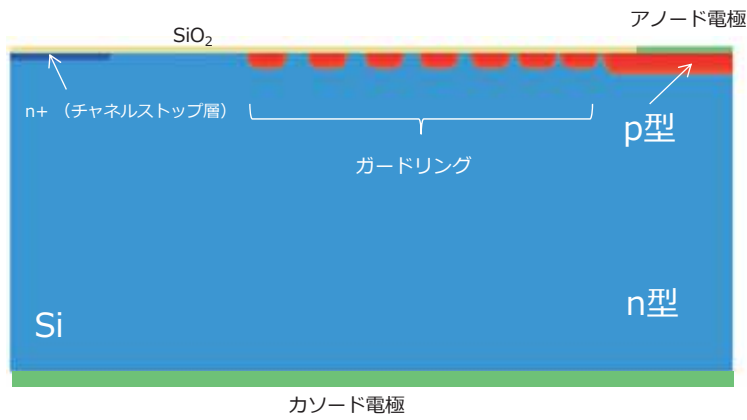
2次元デバイスシミュレーションによって表面高耐圧化のメカニズムを理解する。



電界集中・ブレイクダウンの様子を**定性的に把握**したいのであれば、2次元シミュレーションで十分。実際のデバイスでは外周領域のコーナーで電界集中が起きやすい。外周領域の電界集中を**定量的に解析**するためには3次元シミュレーションが必須。

事例 1 ガードリング構造

断面図 (不純物濃度分布 + 材質)



デバイスシミュレーション

メインソルバー：カップル法 ※
 行列ソルバー： Petsc
 オプション： LU (直接法)

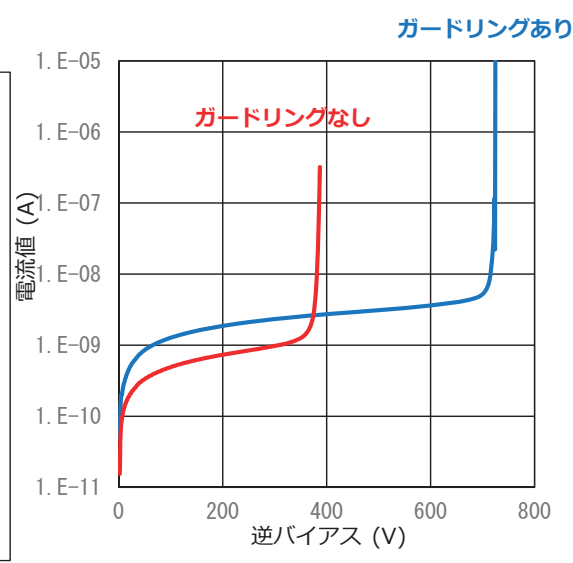
※ポアソン方程式と電流連続式をカップルさせてニュートン法で解く方法

収束条件
 ポテンシャルの修正量の収束判定値： 0.1 V
 電子密度の修正量の収束判定値： 0.1
 正孔密度の修正量の収束判定値： 0.1

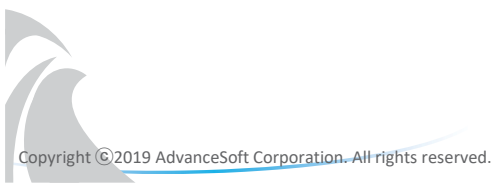
バイアス条件
 バイアス刻み幅： 1V

メッシュ
 要素数： 10,950 (等間隔のメッシュを使用)

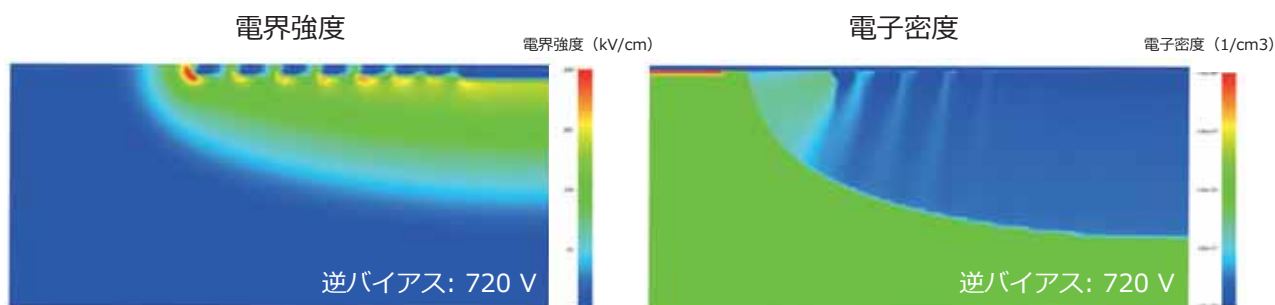
計算時間： 約19時間 (ガードリングあり, 逆バイアス710Vまで)



ガードリングを設けたことで電界集中が緩和し耐圧が向上した。



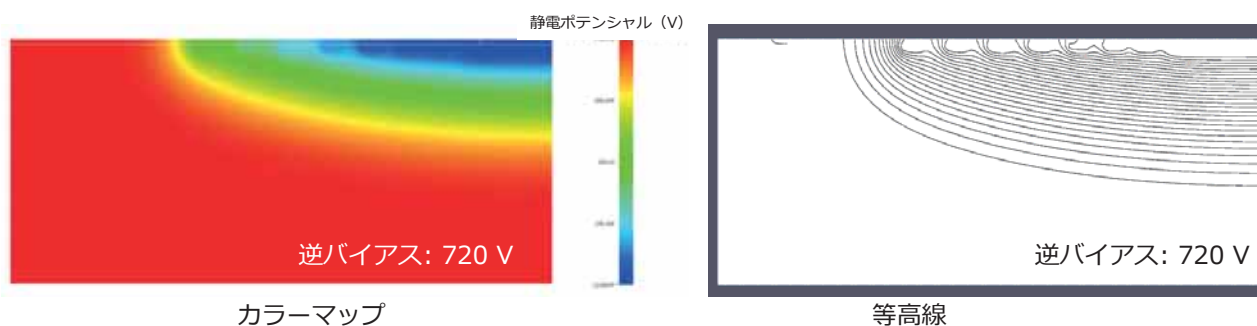
ブレイクダウン時の電界強度分布と電子密度分布



分圧されることで最大電界強度が抑えられている。

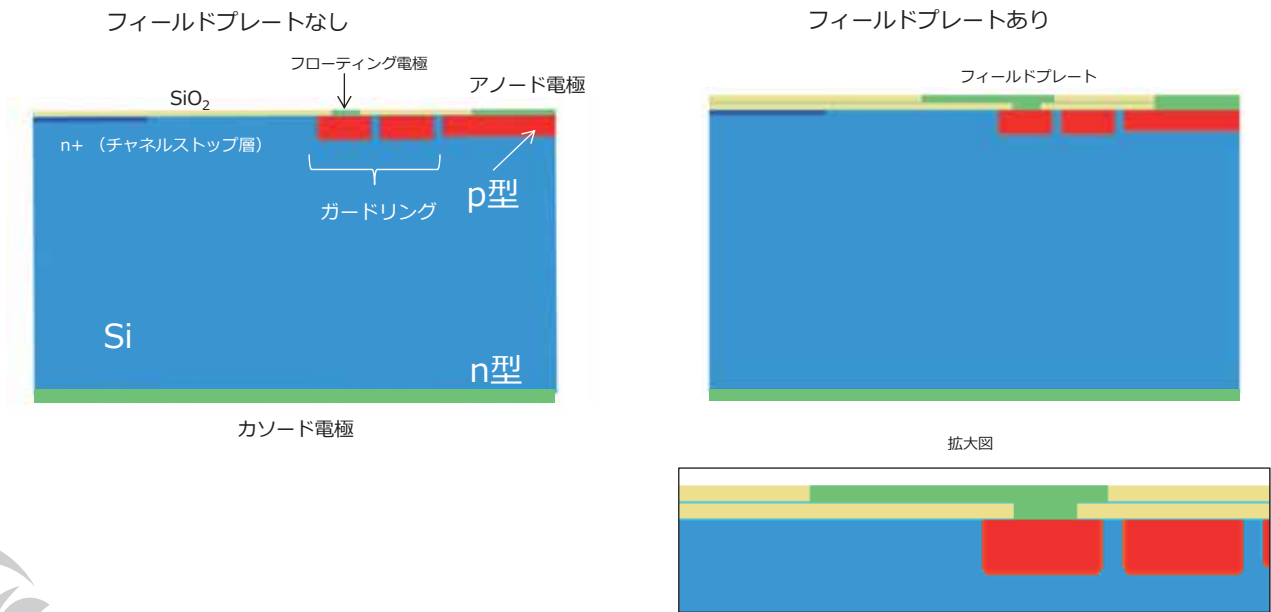
逆バイアスを印加することで空乏層が形成される。臨界電界に達すると、インパクトイオン化によって電子が発生する。

ブレイクダウン時の静電ポテンシャル（補足）



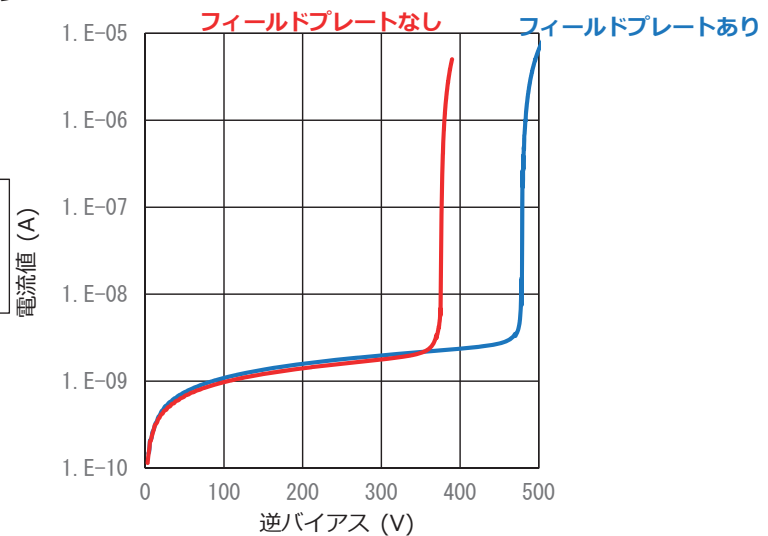
事例 2 ガードリング構造 & フィールドプレート構造

断面図 (不純物濃度分布 + 材質)



デバイスシミュレーション

電極をフローティングにするための方法
 電極に電流が流れないようにするために、外部回路機能を使用して、抵抗 (抵抗値: 10⁹Ω) を付加.



フィールドプレートを設けたことで電界集中が緩和し耐圧が向上した。

ブレイクダウン時の電界強度分布と電子密度分布

電界強度

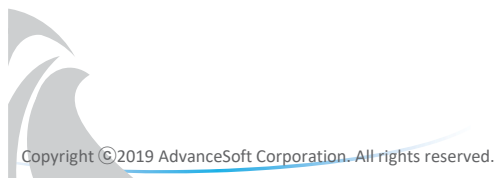


- ・ 空乏層の曲率が上がり表面電界が緩和している。
- ・ 電極とSiO₂の境界で電界が強まっているもののSi領域には影響を与えていない。

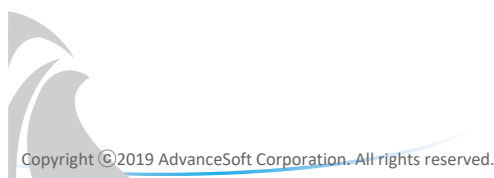
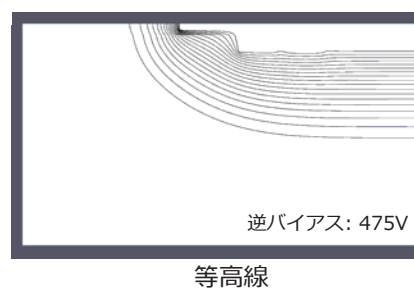
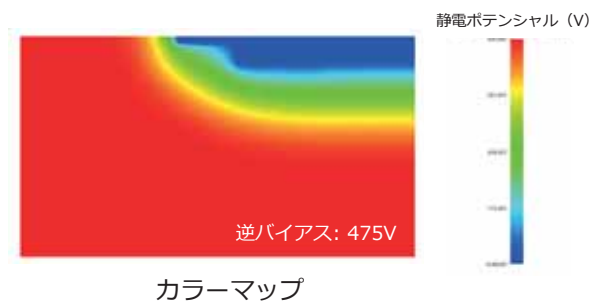
電子密度



逆バイアスを印加することで空乏層が形成される。臨界電界に達すると、インパクトイオン化によって電子が発生する。



ブレイクダウン時の静電ポテンシャル (参考)



まとめ

- ガードリング付きシリコンダイオードのブレイクダウン解析を行った.
- 複数のフローティング領域を設けることで耐圧が向上することを示した(事例1).
- 分圧されることで表面の最大電界強度が抑えられていることが分かった.
- フィールドプレートを付加し耐圧が向上することを示した(事例2).
- 空乏層の曲率が上がることで表面の電界が緩和されることが分かった.

今後は3次元デバイスシミュレーションによって活性領域&外周領域の解析を行う予定.

光・電磁波解析とTCADとの連成機能のご紹介

第1事業部 技術第6部 小瀬村 大亮

半導体デバイス3次元TCADシステムAdvance/TCAD

製品紹介セミナー

2019年8月28日（水）

アドバンスソフト株式会社



目次

1. 開発の背景
2. Advance/ParallelWaveの特徴
3. システム構成
4. 動作環境
5. 理論
6. 要素技術
7. TCADとの連成解析
8. 並列計算
9. GUI
10. 解析事例
11. まとめと今後の課題



開発の背景

- 1990年代中頃以降、電磁波解析に関する研究が盛んになるとともに、様々な電磁波解析ソフトウェアがリリースされています。
- これには、移動体通信の普及に伴って高周波デバイス分野でのニーズが増大したことや、電子機器のクロック周波数高速化に伴って電磁環境分野でのニーズが増大したことが背景にあります。
- さらに今日では、様々な電磁波解析技術の発展によりその応用分野は広がり、計算機性能の向上と相まってその適用範囲はますます拡大しています。
- 当社では、並列計算機での大規模解析を目的とした電磁波解析ソフトウェア Advance/ParallelWaveを開発しています。
- 本発表ではAdvance/ParallelWaveの特徴や要素技術について、解析事例を交えながら紹介します。



ParallelWaveの特長

- ◆ アドバンスソフトが開発した電磁波解析ソフトウェア
Maxwell方程式を3次元で解く
電磁波の透過、反射、吸収、干渉、回折などの現象を解析する
- ◆ FDTD法を採用
汎用的で効率的で高精度な解析を実施
- ◆ 大規模解析に対応
高効率な並列版ソルバーを用意
逐次版のライセンスで並列計算が可能
- ◆ TCADとの連携機能
TCADとシームレスな連成解析により光電変換を実施



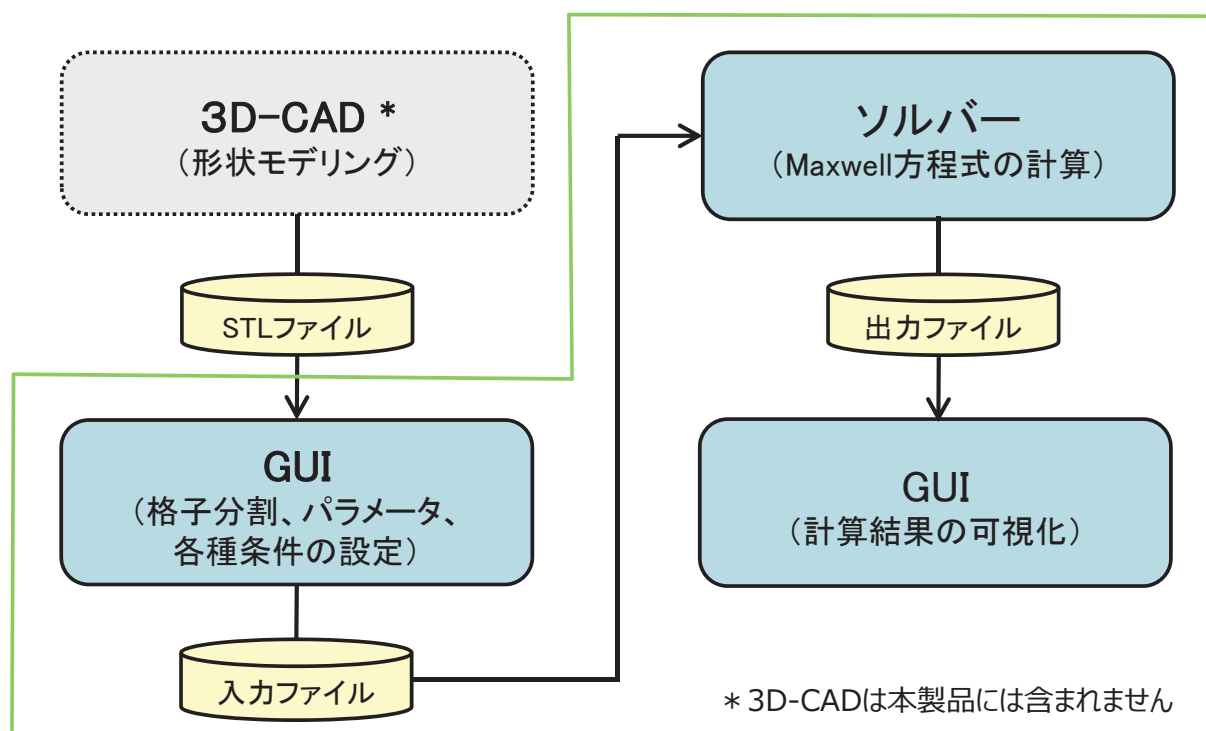
ParallelWaveの特長

◆ 幅広い適用対象

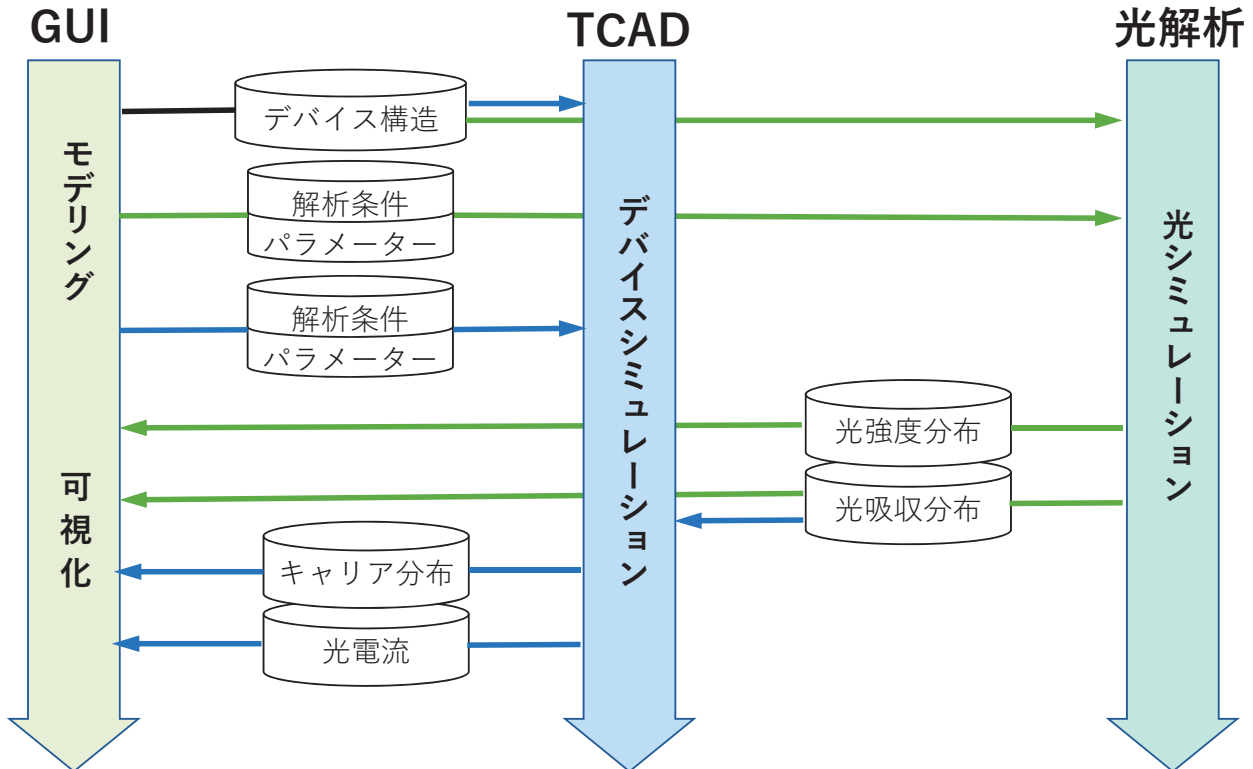
- ・ マイクロ波デバイスやアンテナの高周波特性
- ・ 電子機器からの漏洩電磁界
- ・ 電子機器への静電気放電
- ・ レーダの散乱断面積
- ・ 自動車や電車の周囲および内部の電磁界
- ・ 人体や生体の周囲および内部の電磁界
- ・ 落雷による過渡電磁界
- ・ 光の透過、反射、吸収、干渉、回折



システム構成



システム構成（TCADとの連成）



動作環境

Advance/ParallelWaveの動作環境

Windows OS	Windows 10
Linux OS ^{注1}	CentOS 6系、CentOS 7系

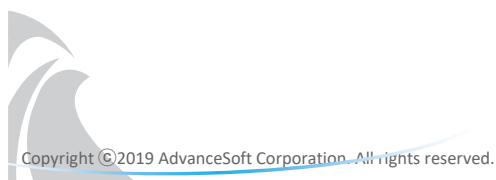
注1) Linux OSの場合、並列計算機能を使用することができます。
Windows OSについても並列計算機能を使用できるように対応予定です。

Advance/ParallelGridの動作環境

Windows OS	Windows 10
Linux OS	CentOS 6系 * CentOS 7系にも対応予定です。

目次

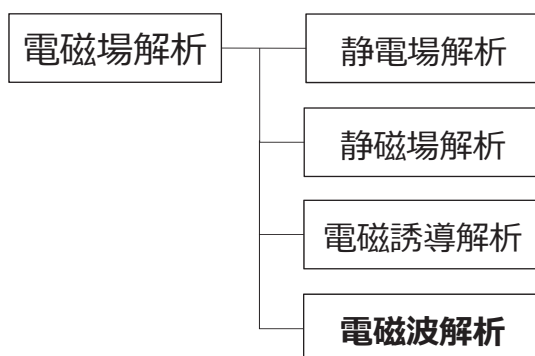
- 1. 開発の背景
- 2. Advance/ParallelWaveの特徴
- 3. システム構成
- 4. 動作環境
- 5. **理論**
- 6. 要素技術
- 7. TCADとの連成解析
- 8. 並列計算
- 9. GUI
- 10. 解析事例
- 11. まとめと今後の課題



電磁波解析とは



◆ Maxwell方程式を数値計算によって解く電磁場解析の一手法



◆ 主な電磁波解析の手法

	境界要素法	有限要素法	有限差分法
周波数領域	モーメント法	FEM	FDFD法
時間領域	——	——	FDTD法



◆ FDTD (Finite-Difference Time-Domain) 法を採用

- Maxwell方程式を直接解く手法
- 波動光学的なアプローチ
- 光の透過、反射、吸収、干渉、回折の現象を解析できる
- 空間の格子数に比例して計算コストが増加する

※ご参考

光線追跡法は・・・

- 幾何光学的なアプローチ
- 干渉や回折の現象は解析できない
- 光線数の増加にともなって計算コストが増加する

FDTD法の概要①

◆ 基礎方程式はMaxwell方程式の2つの回転の式

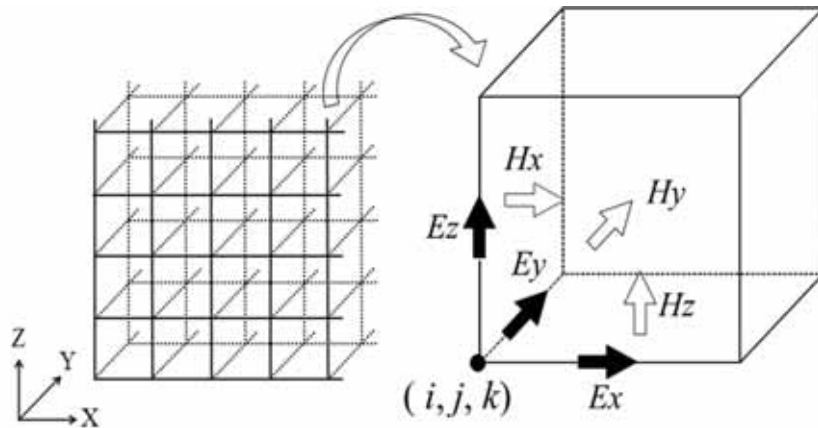
$$\varepsilon \frac{\partial \vec{E}(\vec{r}, t)}{\partial t} + \sigma \vec{E}(\vec{r}, t) = \text{rot } \vec{H}(\vec{r}, t)$$

$$\mu \frac{\partial \vec{H}(\vec{r}, t)}{\partial t} = -\text{rot } \vec{E}(\vec{r}, t)$$

\vec{E}	電界ベクトル
\vec{H}	磁界ベクトル
\vec{r}	空間座標
t	時刻、時間
ε	誘電率
σ	導電率 (電気伝導率)
μ	透磁率

- ◆ FDTD法は、これらの式を時間と空間について差分法で解く
- ◆ Maxwell方程式の2つの発散の式は自動的に満足される

- ◆ 差分法で解くために3次元空間を直交差分格子で分割
- ◆ 格子間隔は不均一でも構わない
- ◆ 電磁界成分を差分格子上にスタッガード配置 (Yee格子)
- ◆ 媒質定数 (誘電率、導電率、透磁率) は各格子に設定



$$\epsilon \frac{\partial \vec{E}(\vec{r}, t)}{\partial t} + \sigma \vec{E}(\vec{r}, t) = \text{rot } \vec{H}(\vec{r}, t) \Rightarrow \epsilon \frac{\partial E_x}{\partial t} + \sigma E_x = \frac{\partial H_z}{\partial y} - \frac{\partial H_y}{\partial z}$$

$$E_x^{n+1}(i+1/2, j, k) = \frac{2\epsilon(i, j, k) - \sigma(i, j, k)\Delta t}{2\epsilon(i, j, k) + \sigma(i, j, k)\Delta t} E_x^n(i+1/2, j, k) + \frac{2\Delta t}{2\epsilon(i, j, k) + \sigma(i, j, k)\Delta t} \left(\frac{H_z^{n+1/2}(i+1/2, j+1/2, k) - H_z^{n+1/2}(i+1/2, j-1/2, k)}{\Delta y(j)} - \frac{H_y^{n+1/2}(i+1/2, j, k+1/2) - H_y^{n+1/2}(i+1/2, j, k-1/2)}{\Delta z(k)} \right)$$

格子点(i+1/2, j, k)上の時刻n+1の電界が
 同じ格子点上の時刻nの電界と
 隣接する格子点上の時刻n+1/2の磁界により
 更新される

$$\mu \frac{\partial \vec{H}(\vec{r}, t)}{\partial t} = -\text{rot } \vec{E}(\vec{r}, t) \quad \Leftrightarrow \quad \mu \frac{\partial H_x}{\partial t} = \frac{\partial E_y}{\partial z} - \frac{\partial E_z}{\partial y}$$



$$Hx_{(i, j+1/2, k+1/2)}^{n+1/2} = Hx_{(i, j+1/2, k+1/2)}^{n-1/2} + \frac{\Delta t}{\mu} \left(\frac{Ey_{(i, j+1/2, k+1)}^n - Ey_{(i, j+1/2, k)}^n}{\Delta z^{(k)}} - \frac{Ez_{(i, j+1, k+1/2)}^n - Ez_{(i, j, k+1/2)}^n}{\Delta y^{(j)}} \right)$$

格子点(i, j+1/2, k+1/2)上の時刻n+1/2の磁界が
 同じ格子点上の時刻n-1/2の磁界の値と
 隣接する格子点上の時刻nの電界によって
 更新される



FDTD法の安定性（条件付き安定）

◆ FDTD法は陽解法のため下記のCFL条件の制約を受ける

$$\Delta t \leq \frac{1}{v \sqrt{(1/\Delta x_{\min})^2 + (1/\Delta y_{\min})^2 + (1/\Delta z_{\min})^2}}$$

Δx_{\min} 、 Δy_{\min} 、 Δz_{\min} はそれぞれ x、y、z 方向の最小格子間隔
 (v は電磁波の速度、真空中では光速)

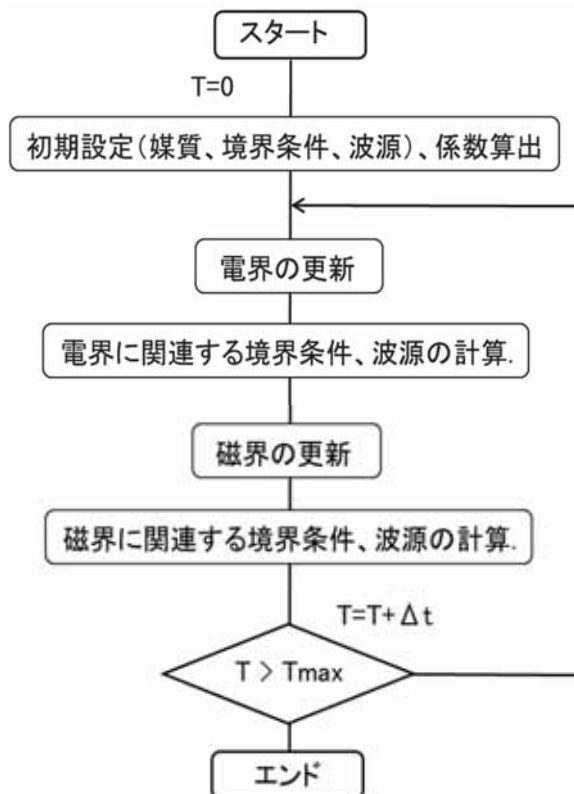


◆ 微細な差分格子があると Δt を小さくしなければならず
 計算時間が増加する

※ ADI-FDTD法（無条件安定）も発明されている

T. Namiki, "A new FDTD algorithm based on alternating-direction implicit method,"
 IEEE Trans. Microwave Theory Tech., vol. 47, pp.2003–2007, Oct. 1999.





目次

1. 開発の背景
2. Advance/ParallelWaveの特徴
3. システム構成
4. 動作環境
5. 理論
6. 要素技術
7. TCADとの連成解析
8. 並列計算
9. GUI
10. 解析事例
11. まとめと今後の課題

- ◆ 光源
- ◆ 境界条件
- ◆ 分散性媒質
- ◆ 斜め入射
- ◆ データ出力



光源

光源は、解析領域にある特定の位置の電界に時間変動を与えることで設定される。

◆ 形状

点、線、面形状の領域に光源を設定できる。特に、**面形状**の場合、強度分布や位相差を調整することで直線偏光や円偏光を発生させることができる。

◆ 種類

ハードな光源： $E_w(r, t) = E_0 \sin(\omega t)$
 $w = x, y, z$

ハードな光源では、差分格子上的の電界の値を直接的に変動させる。

ソフトな光源： $E_w(r, t) = E_w(r, t) + E_0 \sin(\omega t)$
 $w = x, y, z$

ソフトな光源では、差分格子上的の電界の値を付加的に変動させる。

◆ 波形

正弦波パルス、ガウスパルス、微分ガウスパルスが設定可能
* ユーザー定義の波形を設定できるように対応予定。



FDTD法は閉領域型解法（解析領域が有限）のため
解析領域終端面に適切な境界条件の設定が必要

完全導体境界条件

$$E_{//} = 0$$

$E_{//}$:境界面上の電界の接線成分

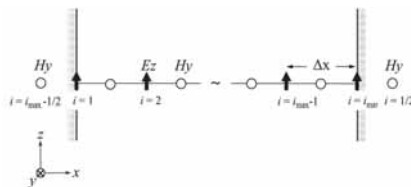
電氣的に対称な鏡像を形成する。
電磁波は表面で完全反射される。

$$H_{//} = 0$$

$H_{//}$:境界面上の電界の接線成分

電氣的に反对称な鏡像を形成する。
解析対象の対称性を利用して解析
領域を低減できる。

周期境界条件



x軸方向の周期境界条件の場合

終端面上にある電界 E_z ($i=1$) および E_z ($i=i_{max}$) を更新する際、それらの外側にそれぞれ H_y ($i=i_{max} - 1/2$) と H_y ($i=1/2$) があるものとして計算する

吸収境界条件

- 解析的吸収境界条件

近似的に領域終端で反射しないような微分方程式を用いる

⇒ Murの1次

- 媒質的吸収境界条件

領域終端の外側に仮想的な損失性媒質を設定する

⇒ PML (Perfectly Matched Layer)

分散性媒質

媒質の誘電率や導電率が周波数に依存する場合、
時間領域の解析では特別な対応が必要

$$\frac{\partial \vec{D}(r, \omega)}{\partial t} = \text{rot } \vec{H}(r, \omega) \quad \vec{D}(r, \omega) = \epsilon \vec{E}(r, \omega) + \vec{P}(r, \omega) \quad D: \text{電束密度、} P: \text{分極}$$

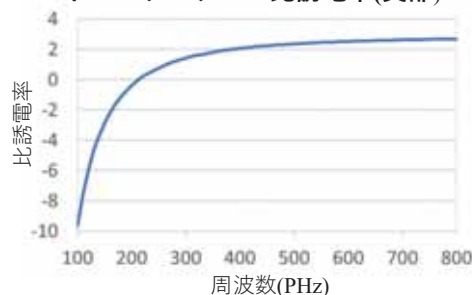
◆ ドルーデモデル

$$\vec{P}(r, \omega) = \epsilon_0 \frac{\omega_P^2}{-\omega^2 + j\omega\Gamma} \vec{E}(r, \omega)$$

◆ ローレンツモデル

$$\vec{P}(r, \omega) = \epsilon_0 \frac{\chi_0 \omega_0^2}{-\omega^2 + j\omega\Gamma + \omega_0^2} \vec{E}(r, \omega)$$

ドルーデモデルの比誘電率(実部)



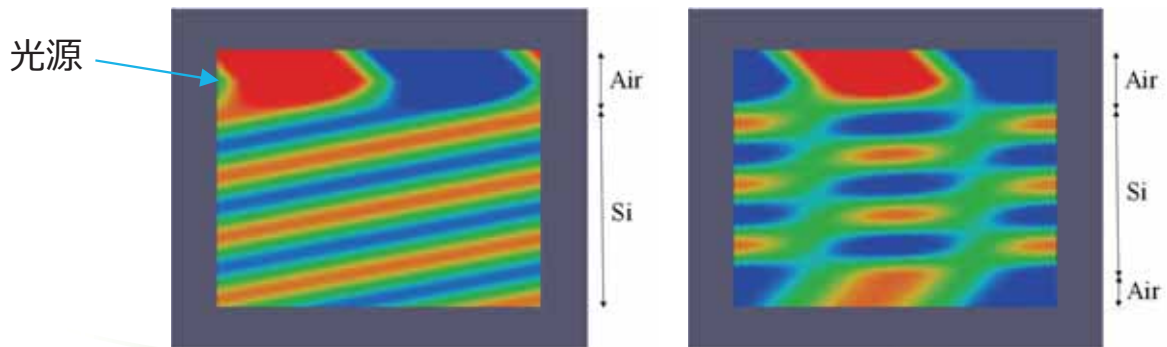
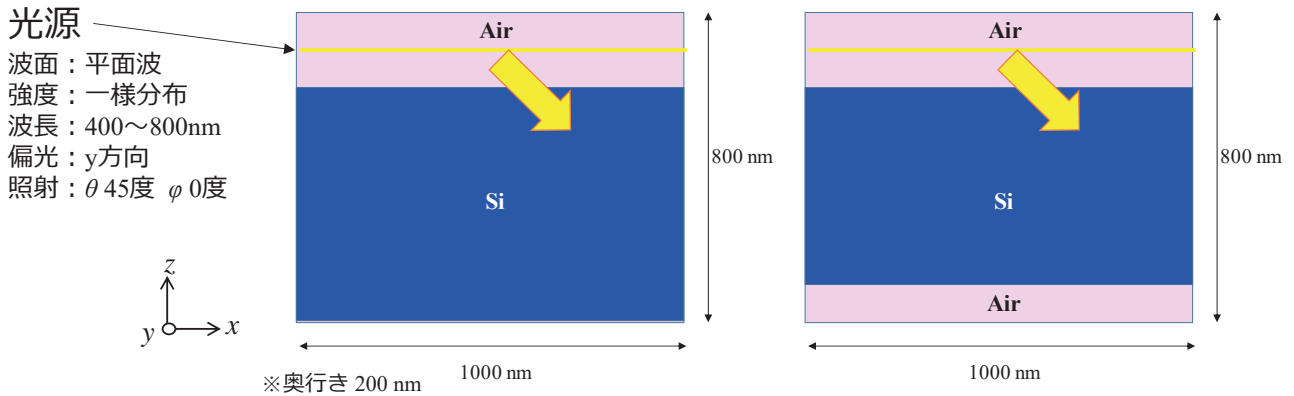
負の誘電率の媒質(金属)の
計算が可能になる

斜め入射

※領域終端の境界条件
 垂直方向：吸収境界
 水平方向：周期境界



<http://www.advancesoft.jp/>



23

Copyright ©2018 AdvanceSoft Corporation. All rights reserved.

データ出力



<http://www.advancesoft.jp/>

時間的に正弦波振動する電界 E の定常解

$$E(r, \omega) = \frac{1}{T} \int_0^T \{ E(r, t) e^{-j\omega t} \} dt$$

r : 座標、 ω : 角周波数、
 T : 正弦波の周期、 Δt : 時間刻み幅



$$E(r, \omega) = \frac{1}{T} \sum_{n=0}^N \{ E(r, t) e^{-jon\Delta t} \} \quad (N = T/\Delta t)$$

◆ 光強度

$$|E(r, \omega)|^2$$

◆ 光吸収 (光損失)

$$\sigma |E(r, \omega)|^2 \quad (\sigma = 2nk\omega \epsilon_0)$$

σ : 導電率、 ϵ_0 : 真空の誘電率、
 n : 屈折率、 k : 消衰係数

◆ 電界の時系列値

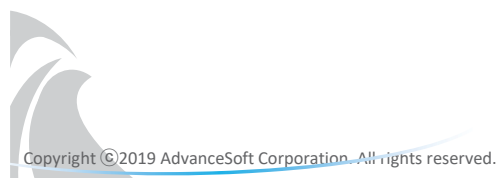
全解析領域または指定した面や点における電界の時系列値

24

Copyright ©2018 AdvanceSoft Corporation. All rights reserved.

目次

1. 開発の背景
2. Advance/ParallelWaveの特徴
3. システム構成
4. 動作環境
5. 理論
6. 要素技術
7. TCADとの連成解析
8. 並列計算
9. GUI
10. 解析事例
11. まとめと今後の課題



光解析オプションの概要

◆ 解析対象

CCD/CMOSイメージセンサーや太陽電池などの受光デバイス

◆ 解析概要

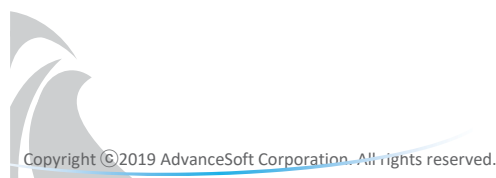
受光デバイスに照射された光のシミュレーション

⇒ 光電変換とデバイスシミュレーションにより、
発生する光電流を算出可能

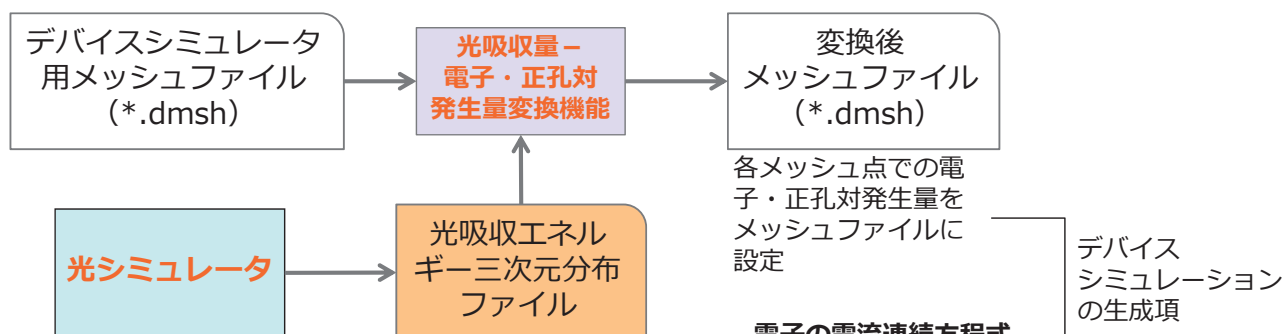
◆ 解析手法

FDTD(Finite-Difference Time-Domain)法を採用

⇒ Maxwell方程式を時間と空間について差分法で解く手法



連成解析の流れ



※変換した電子・正孔対発生量のメッシュファイルへの設定は、値をそのまま設定するモードと既定値に加算するモードが選択可能。

電子の電流連続方程式

$$\frac{\partial n}{\partial t} = \frac{1}{q} \nabla \cdot \mathbf{J}_n - R = 0$$

正孔の電流連続方程式

$$\frac{\partial p}{\partial t} = -\frac{1}{q} \nabla \cdot \mathbf{J}_p - R = 0$$

ポアソン方程式

$$-\nabla \cdot (\epsilon \nabla \psi) = q(-n + p + N_D - N_A)$$



変換プログラム

- プログラム1: 光吸収エネルギーによる電子・正孔対発生量設定機能
- プログラム2: ユーザー指定による電子・正孔対発生量設定機能

プログラムの機能	入出力ファイルと拡張子	ファイルの内容
プログラム1	入力ファイル1: *.dmsh	デバイスシミュレータのメッシュファイル。
	入力ファイル2: *.vtk	光シミュレータが出力する光吸収エネルギー分布ファイル。
	出力ファイル: *.dmsh	光吸収エネルギーから変換した電子・正孔対発生量分布が追記されたデバイスシミュレータのメッシュファイル。
プログラム2	入力ファイル: *.dmsh	デバイスシミュレータのメッシュファイル。
	出力ファイル: *.dmsh	ユーザーが指定した電子・正孔対発生量分布が追記されたデバイスシミュレータのメッシュファイル。

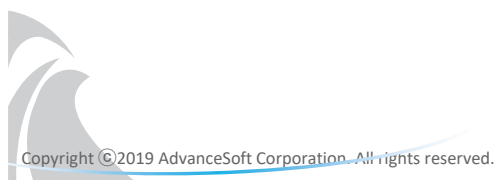
プログラム1の実行例:

```
$ predevice -convphoto -ivtk abs_data.vtk -idsh test1.dmesh -odmsh test1.conv.dmesh
```

プログラム1を使用 光吸収データ 入力となるメッシュデータ 出力となるメッシュデータ

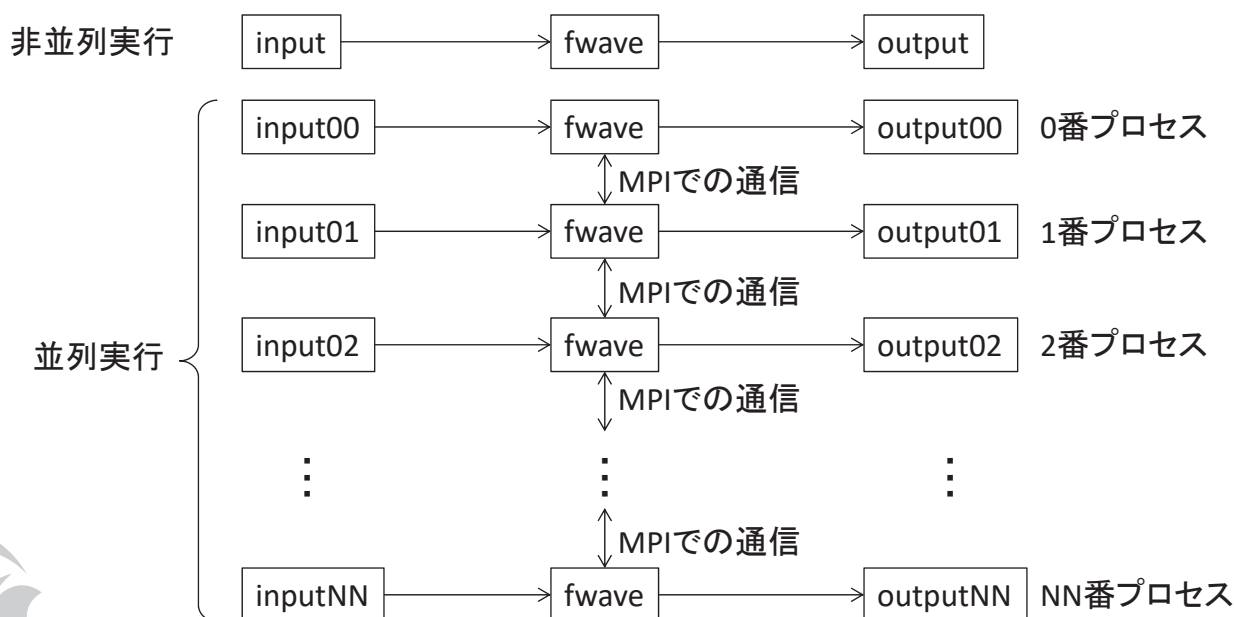
目次

1. 開発の背景
2. Advance/ParallelWaveの特徴
3. システム構成
4. 動作環境
5. 理論
6. 要素技術
7. TCADとの連成解析
8. 並列計算
9. GUI
10. 解析事例
11. まとめと今後の課題



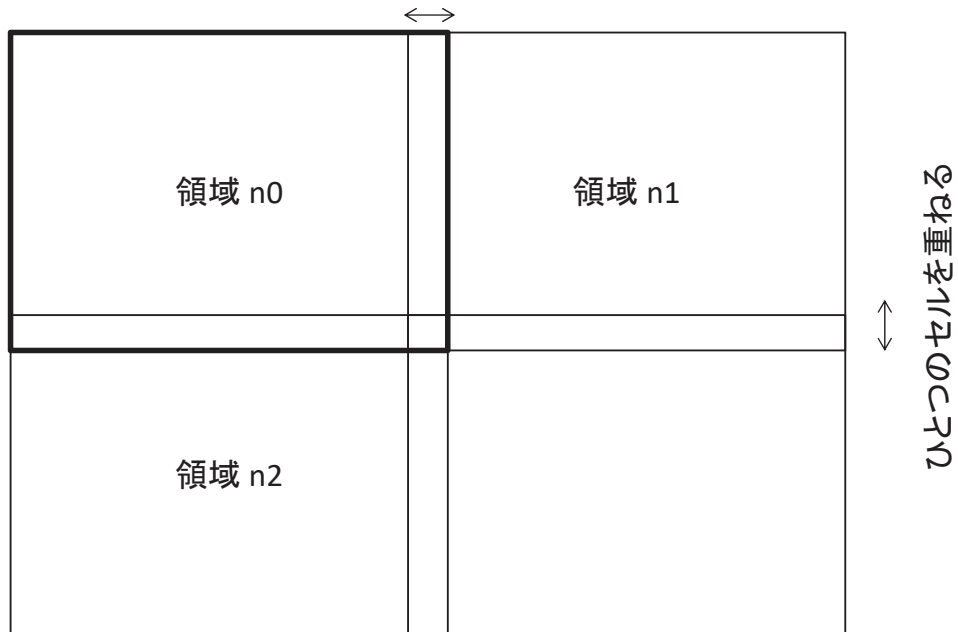
並列計算

- SPMD (Single Program Multiple Data)方式の並列化を行った。
- 指定したプロセス数で解析領域が自動分割される。その分割された領域が1領域となる。
- プログラム内部では、1プロセスが1領域を担当し、隣接する領域間で必要な電磁界の通信を行う。



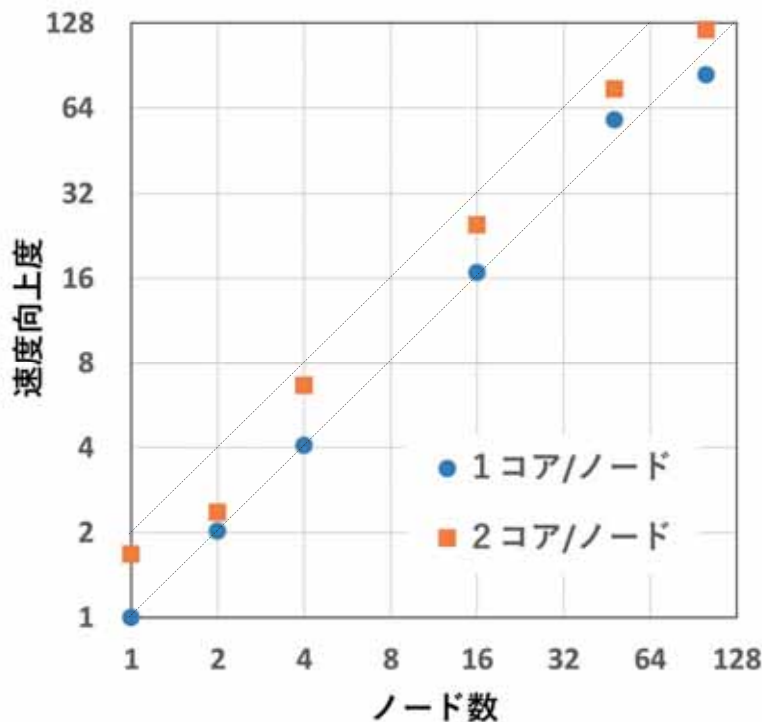
並列計算における通信

ひとつのセルを重ねる



- FDTD法では、電界は隣接する4つの磁界から計算され、同様に磁界は隣接する4つの電界から計算される
- 従って、各プロセスでは、担当する領域よりもx, y, zの正負方向に一つのセル分だけ余計にデータを持つようにする(袖領域)。

並列計算性能



* 点線は速度向上度の傾きが"1"の線

計算モデル

差分格子数 : 1000 × 1000 × 1000

計算機環境

CPU : Xeon D-1541-2.1GHz

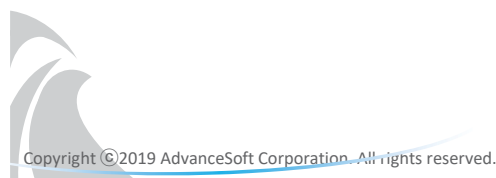
NW : シャーシ間 40Gbs

シャーシ内ノード間 10Gbs×2
(34ノード/シャーシ)

※ ご協力 計算科学振興財団 様

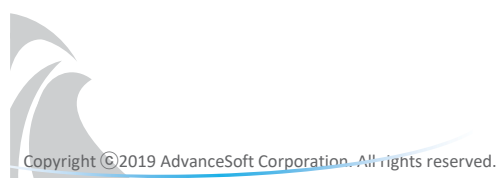
並列計算

- 分割された領域間の通信量はFDTD法による電磁波解析の場合少ないので、高い並列化効率が得られる。
- 10億メッシュのモデルに対して、256コアまで高い速度向上を確認した(但し、今回は簡単なモデルを使用している)
- 本計算では、コア数に対する速度向上度の傾きが”1”を超える場合があった。これは、並列数が多くなったために1プロセスの割り当て領域が小さくなったことに因ると考えられる。つまり、演算時と通信の前処理・後処理とでキャッシュミスが減少して高速化された。
- 並列計算はLinux OSで実行可能です。並列計算ライブラリとして、MPICHなどのMPI (Message Passing Interface)のフリーソフトを使用することができます(Windows OSでも対応予定です)。



目次

1. 開発の背景
2. Advance/ParallelWaveの特徴
3. システム構成
4. 動作環境
5. 理論
6. 要素技術
7. TCADとの連成解析
8. 並列計算
9. GUI
10. 解析事例
11. まとめと今後の課題



GUIの特長

◆ STLファイルのインポート

3D-CADソフト^[1]で作成したSTLファイル^[2]をインポートしてオブジェクトとします。
このため、複雑な形状のモデルでも容易に作成することができます。

◆ TCADモデルのインポート

Advance/TCADで作成したモデルをインポートしてオブジェクトとします。

◆ オブジェクトごとのパラメータ設定

オブジェクトごとに材料特性や物理量などのパラメータを設定できます。

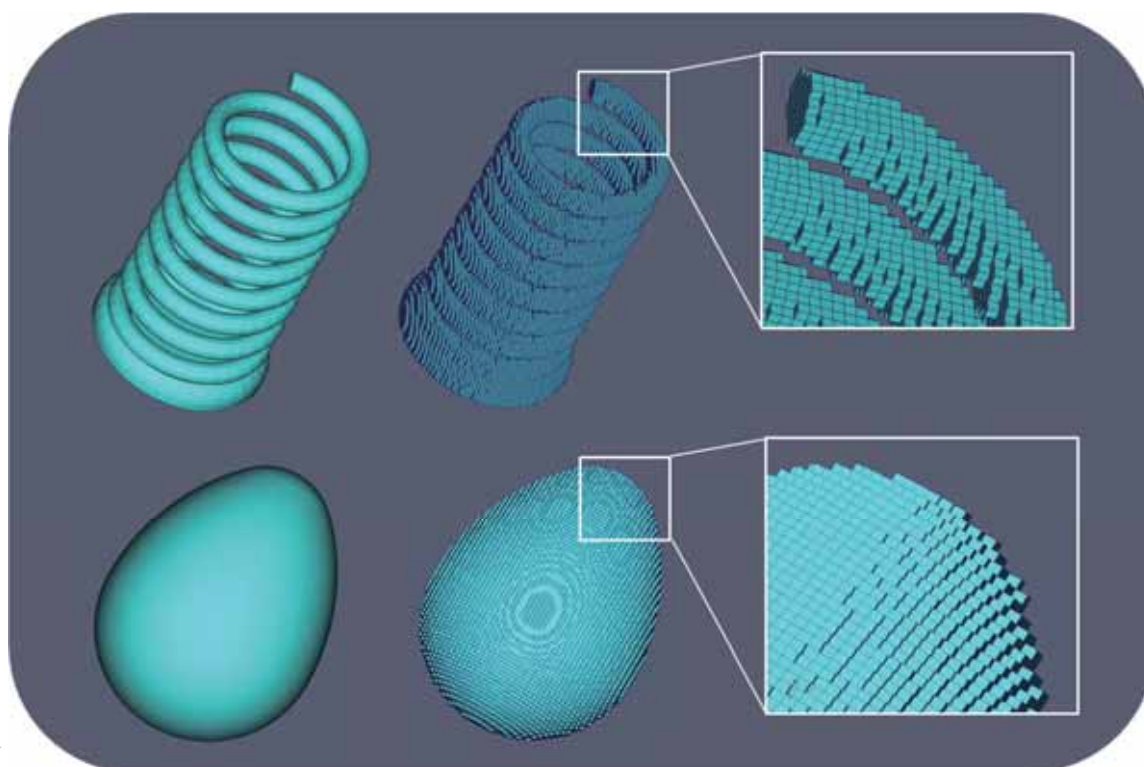
◆ 均一および不均一格子の生成

任意の区間ごとに格子の分割数を設定でき、不均一な格子も容易に生成できます。
格子サイズが著しく異なる場合は、等比サイズ設定機能により、急激な格子サイズの変化を抑制できます。

[1] 3D-CADソフトをお持ちでない場合は、フリーの3D-CADのご利用を推奨します。

[2] STLは、3D-CADソフトの標準ファイルフォーマットの一つです。ほとんどの3D-CADソフトが対応しています。

格子分割の例



結果ファイルの表示

結果ファイルはVTK形式を採用しています。

フリーソフトウェアParaView⁽¹⁾でもデータの描画が可能です。

(1) ParaView: <https://www.paraview.org/>



Copyright ©2019 AdvanceSoft Corporation. All rights reserved.

37

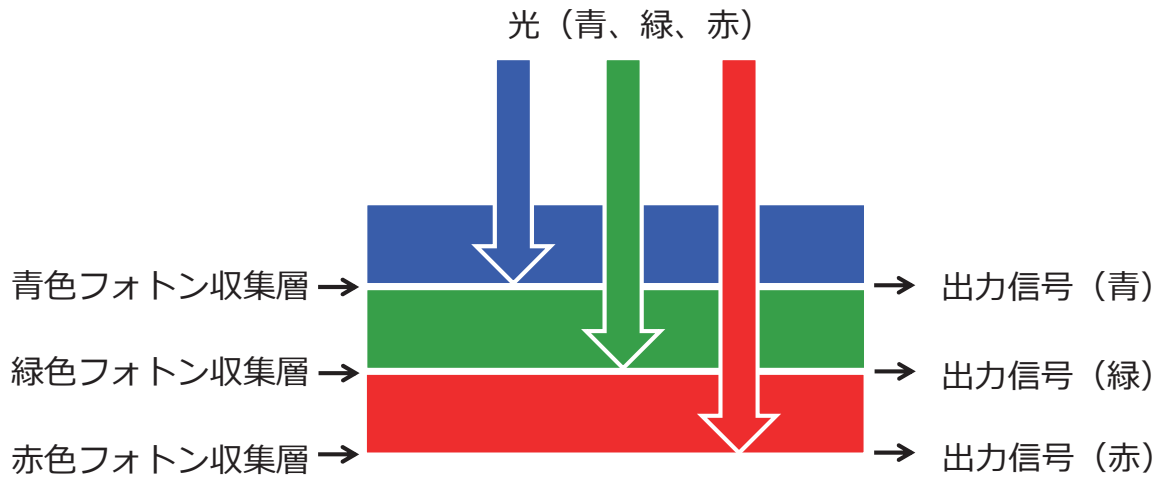
目次

1. 開発の背景
2. Advance/ParallelWaveの特徴
3. システム構成
4. 動作環境
5. 理論
6. 要素技術
7. TCADとの連成解析
8. 並列計算
9. GUI
10. 解析事例
11. まとめと今後の課題

Copyright ©2019 AdvanceSoft Corporation. All rights reserved.

38

垂直色分離型センサー

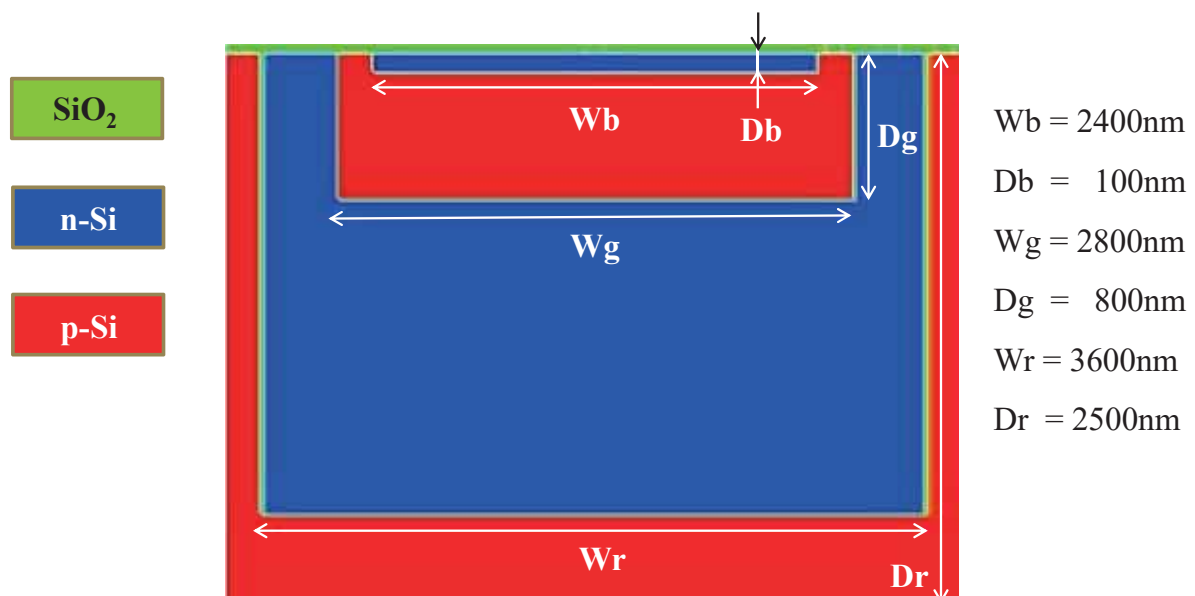


United States Patent, No. 5,965,875, "COLOR SEPARATION IN AN ACTIVE PIXEL CELL IMAGING ARRAY USING A TRIPLE-WELL STRUCTURE", Oct. 12, 1999

Si垂直色分離センサーに青、緑、赤の光を照射し発生する光電流をシミュレーションする



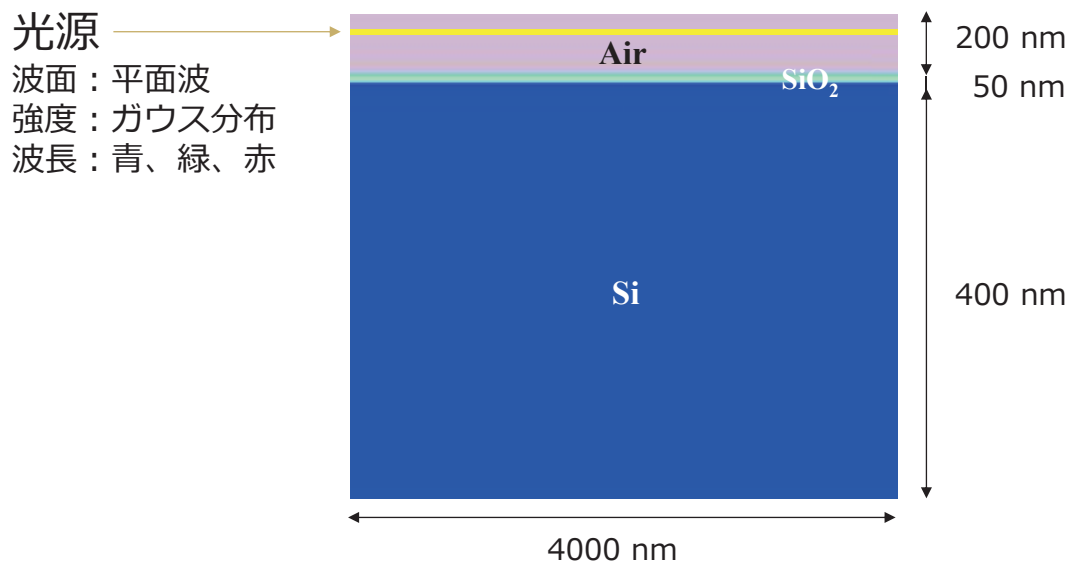
計算モデル (デバイスシミュレーション用)



United States Patent, No. 5,965,875, "COLOR SEPARATION IN AN ACTIVE PIXEL CELL IMAGING ARRAY USING A TRIPLE-WELL STRUCTURE", Oct. 12, 1999



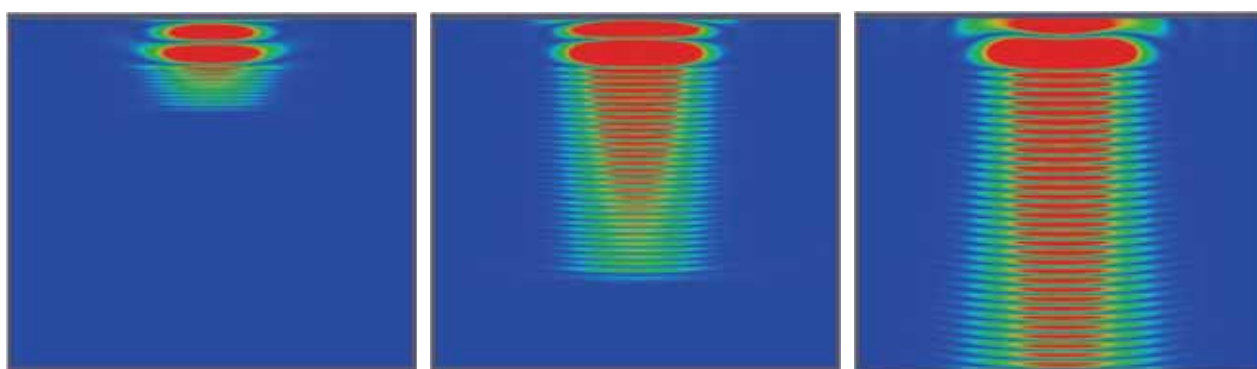
計算モデル（光シミュレーション用）



※領域終端の境界条件
垂直方向：吸収境界
水平方向：周期境界

※奥行き 4000 nm

光の伝搬



青色光

緑色光

赤色光

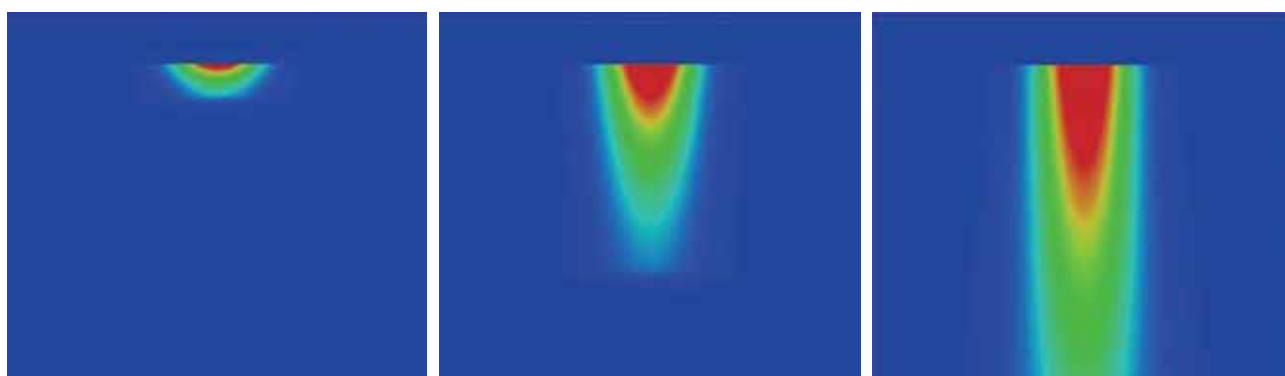
λ	437 nm
n	4.831
k	0.185

λ	546 nm
n	4.089
k	0.044

λ	700 nm
n	3.778
k	0.012

※ λ : 光の波長、 n : Si の屈折率、 k : Si の消衰係数

光の吸収分布 (定常値)



青色光

緑色光

赤色光

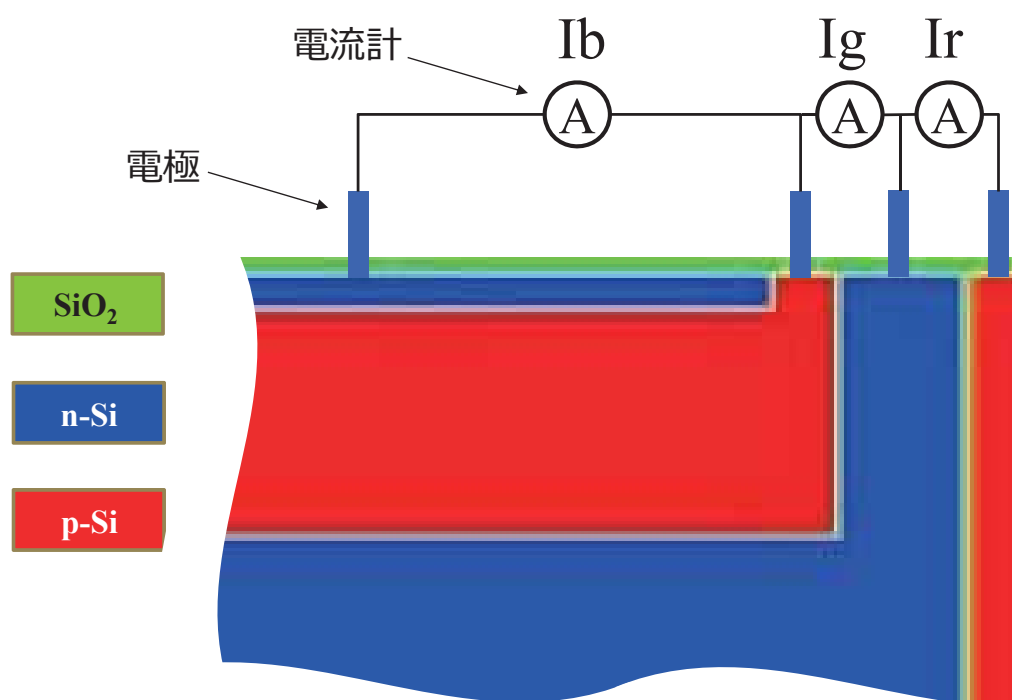
λ	437 nm
n	4.831
k	0.185

λ	546 nm
n	4.089
k	0.044

λ	700 nm
n	3.778
k	0.012

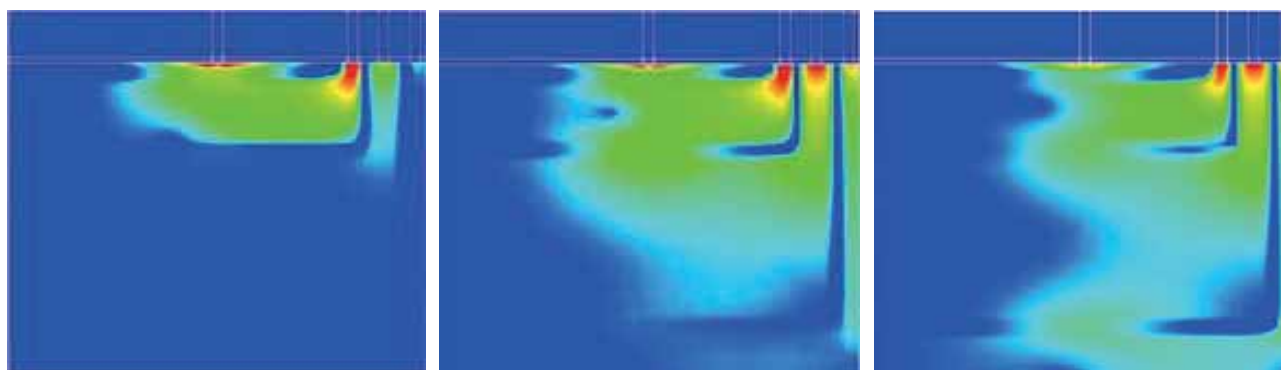
※ λ : 光の波長、 n : Si の屈折率、 k : Si の消衰係数

計算モデル (デバイスシミュレーション用)



United States Patent, No. 5,965,875, "COLOR SEPARATION IN AN ACTIVE PIXEL CELL IMAGING ARRAY USING A TRIPLE-WELL STRUCTURE", Oct. 12, 1999

Si内部の電流密度と発生した光電流



青色光

Ib	3.800×10^{-17}
Ig	0.180×10^{-17}
Ir	0.012×10^{-17}

緑色光

Ib	2.300×10^{-17}
Ig	2.600×10^{-17}
Ir	0.640×10^{-17}

赤色光

Ib	0.770×10^{-17}
Ig	1.500×10^{-17}
Ir	1.500×10^{-17}

まとめと今後の課題

- 当社の電磁波解析ソフトウェアAdvance/ParallelWaveの開発の背景を示し、同ソフトウェアの特徴、システム構成、要素技術、GUIなどについて紹介しました。
 - 特に、要素技術として、光源(点、線、面)、境界条件(完全導体、周期境界、吸収境界)、分散性媒質、斜め入射などの機能について紹介しました。
 - 並列計算性能として、10億メッシュのモデルに対して、256コアまで高い速度向上度が得られたことを紹介しました。
 - 光とTCADとの連成解析として、垂直色分離センサーの事例を紹介しました。
- 光とTCADとの連成解析として、今後、IoT、5G向け半導体デバイス(センサー、通信用デバイス)の事例を充実していきたいと考えています。
 - 連成解析において、受光素子だけではなく発光素子への応用を視野に入れて開発を進めていく予定です。
 - EMC (Electromagnetic Compatibility)を見据えて、回路からの放射電磁界解析、ノイズ伝搬シミュレーションなどの解析技術に関する知見を蓄積していく予定です。



ご清聴ありがとうございました。



価格および関連サービスのご案内

営業部 佐藤 琴美

半導体デバイス 3次元TCADシステム
Advance/TCAD製品紹介セミナー
2019年8月28日（水）
アドバンスソフト株式会社

アドバンスソフトの開発・解析サービス

お客さまのご要望に応じて科学技術計算ソフトウェアの
新規開発、機能追加、受託解析等のサービスをおこないます。



1. 流体・構造・ナノ関連など幅広い分野のソフトウェアを開発し、解析経験がある技術者がお客様のご要望をお伺いいたします。

2. 最適な解析方法をご提案いたします。

3. お客様のご了解が得られましたら、モデリングを行い、解析を実施いたします。

4. 解析結果を可視化し、解析結果の評価や考察を行なって報告書を作成いたします。



ご清聴ありがとうございました。

お問い合わせ先: 営業部 佐藤まで
TEL:03-6826-3971 FAX:03-5283-6580
E-mail:office@advancesoft.jp



警告

このレポートに収録されている文章および内容については、ご自身のために役立つ用途に限定して無料配布しています。このレポートを、販売、オークション、その他の目的で利用するには、著作権者の許諾が必要になります。このレポートに含まれている内容を、その一部でも著作権者の許諾なしに、複製、改変、配布を行うことおよびインターネット上で提供する等により、一般へ送ることは法律によって固く禁止されています。