

# アドバンス・シミュレーション 第2回 ・セミナー 2023

2023年 5月19日(金) 離

## プログラム

1. アドバンスソフト株式会社についてと、先生のご紹介 ..... 1

### 招待講演

2. 「半導体デバイスの歴史と展望」 ..... 3

IEEE LIFE FELLOW 広島大学

名誉教授 角南 英夫 様

3. アドバンスソフトからの情報提供 ..... 61

## 講演概要

### 「半導体デバイスの歴史と展望」

IEEE LIFE FELLOW 広島大学 名誉教授 角南 英夫 様

第二次世界大戦の終戦後まもなく 1948 年に固体による増幅素子の発明としてトランジスタが発表された。この素子は当時の電子機器を構成していた真空管を徐々に置き換え始め、特に 1970 年代初頭に発売された集積回路としての汎用プロセッサ、メモリ、撮像素子はその後著しい発展を遂げ、あらゆる電子機器を高性能化させ続けている。この「産業の米」とも称される半導体デバイス発展の原動力は素子の微細化でもたらされる高集積化・大規模化である。一方高電圧・大電力を制御するパワー素子の用途も拡大し続けている。それと同時に、素子の最適化と性能予測を行うシミュレーションの重要性も増している。

本セミナーはそれらのトレンドを俯瞰し、将来を展望する。



アドバンスソフト株式会社 セミナー事務局

〒101-0062 東京都千代田区神田駿河台四丁目3番地 新お茶の水ビルディング 17階西

TEL: 03-6826-3971 FAX: 03-5283-6580

URL: <http://www.advancesoft.jp/> E-mail: [office@advancesoft.jp](mailto:office@advancesoft.jp)

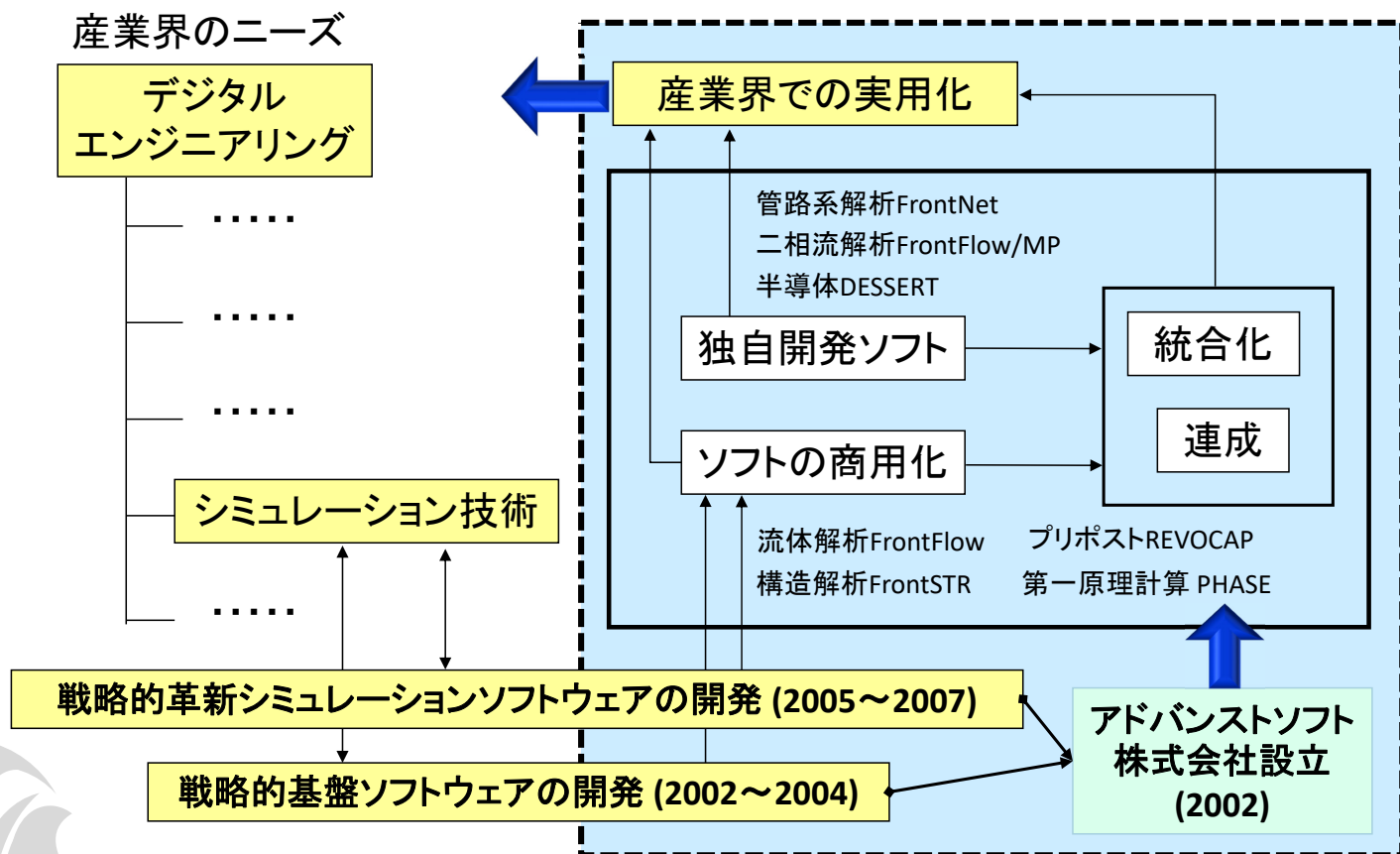


# アドバンスソフト株式会社についてと 先生のご紹介

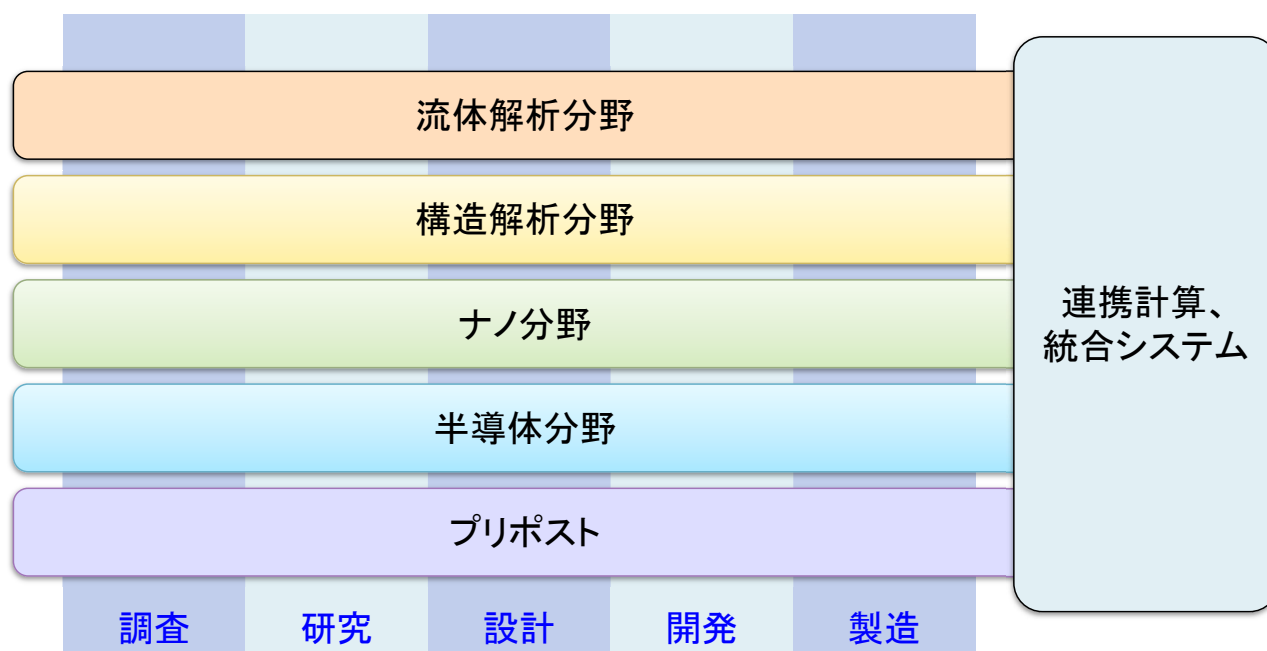
第2回 アドバンス・シミュレーション・セミナー  
(IEEE LIFE FELLOW 広島大学 名誉教授 角南 英夫 様)

2023年5月19日 (金) 開催  
アドバンスソフト株式会社

## アドバンスソフトとは



# 事業分野



産業の主要な分野のあらゆるフェーズで直面する課題に対し、  
科学技術計算によるソリューションをご提供します。

# 角南 英夫 先生 のご紹介

## ご経歴・ご研究内容

1969年	東北大学 工学部 電子工学専攻 修士課程修了。
1969～1998年	日立製作所勤務。
1973～1974年	米国スタンフォード大学 客員研究員。
1980年	東北大学より工学博士授与。
1998年	広島大学 ナノデバイス・システム研究センター 教授。
2007年	広島大学 名誉教授。
2016年	IEEE Life Fellow。

その他の詳細・研究内容については、ホームページ参照。

<http://www.sunacc/>

アドバンス・シミュレーション・セミナー 2023

# 半導体デバイスの歴史と展望

2023年5月19日

Advancesoft 顧問  
広島大学名誉教授  
IEEE LIFE FELLOW

角南 英夫

2023-6-2 : p.36, p.112 修正

## 目次

	頁
1. 本セミナーの概要 .....	2
2. 時代の背景 .....	11
3. 半導体の基本 .....	20
4. コンピュータ .....	27
5. マイクロプロセッサ .....	33
6. メモリ .....	38
6.1 DRAM .....	43
6.2 EEPROM .....	54
7. 微細加工・集積化技術 ...	62
8. パワーデバイス .....	82
9. MEMS .....	88
10. 今後の展望 .....	92
11. 終わりに .....	113

# 1. 本セミナーの概要

3

## ■トランジスタの発明と集積回路のあくなき大規模化

第二次世界大戦の終戦後まもなく 1948 年に固体による増幅素子の発明として**トランジスタ**が発表された。この素子は当時の電子機器を構成していた真空管を徐々に置き換え始め、特に 1970 年代初頭に開発された集積回路としての**汎用プロセッサ**、**メモリ**、**撮像素子**はその後著しい発展を遂げ、あらゆる電子機器を高性能化させ続けている。

この「産業の米」とも称される半導体デバイス発展の原動力は素子の微細化でもたらされる**高集積化・大規模化**である。いっぽう、EV に代表される高電圧・大電力を制御する**パワー素子**の用途も拡大し続けている。これらの動向に沿い、素子の最適化と性能予測を行うシミュレーションの重要性も増している。本セミナーはそれらのトレンドを俯瞰し、将来を展望する。

4

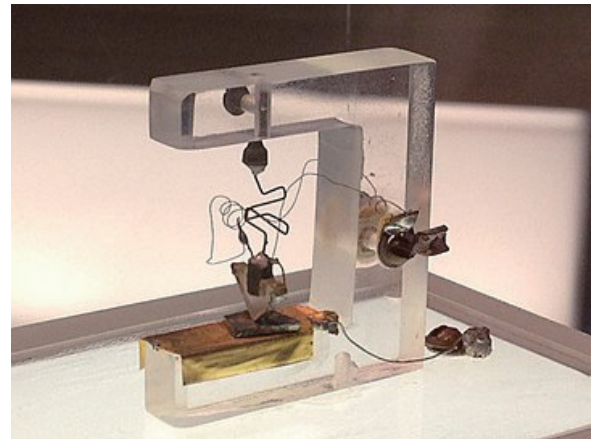
# トランジスタの発明

一般には実用化につながった 1947-1948 年の、ベル研究所による発見および発明がトランジスタの始祖とされる。しかし、それ以前に増幅作用を持つ固体素子についての考察がよく知られているものでも何件がある。1925 年、ユダヤ人物理学者ユリウス・エドガー・リリエンフェルトが、現在の電界効果トランジスタ (FET) に近い発明の特許をカナダで出願した。1934 年にはドイツの発明家オスカー・ハイルが同様のデバイスについて特許を取得している。

1947 年、ベル研究所の理論物理学者ジョン・バーディーンと実験物理学者ウォルター・ブラッテンは、半導体の表面における電子的性質の研究の過程で、高純度のゲルマニウム単結晶に、きわめて近づけて立てた 2 本の針の片方に電流を流すと、もう片方に大きな電流が流れるという現象を発見した。最初のトランジスタである点接触型トランジスタの発見である（右下に図示）。固体物理学部門のリーダーだったウィリアム・ショックレーは、この現象を増幅に利用できる可能性に気づき、その後数か月間に大いに研究した。

この研究は、固体による増幅素子の発明として、1948 年 6 月 30 日に 3 人の連名で発表された。この 3 人は、この功績により、1956 年のノーベル物理学賞を受賞している。

transistor という用語はジョン・R・ピアースが考案した。物理学者で歴史家のロバート・アーンズによれば、ベル研究所の特許に関する公式文書には、ショックレーらが、前述のリリアンフェルトの特許に基づいて動作するデバイスを作ったことが書かれているが、それについて後の論文や文書は全く言及していないという。  
 < Wikipedia より >

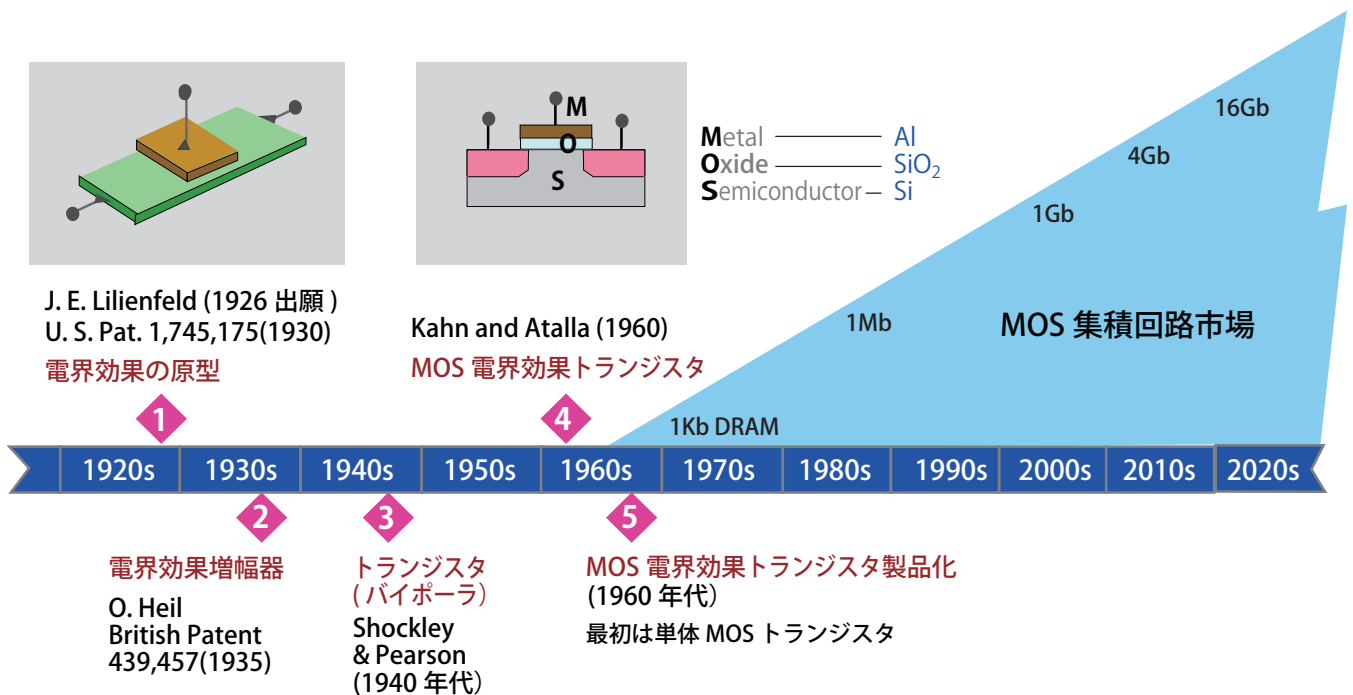


世界最初のトランジスタの実物

5

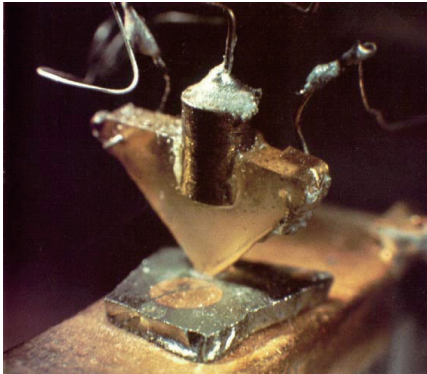
## 早すぎた電界効果トランジスタ特許出願

< 出願から 20 年、登録から 15 年有効 >



6

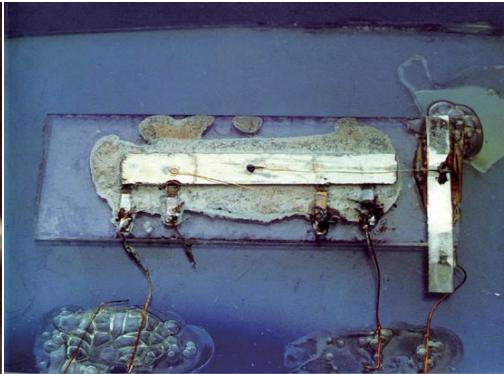
1947 年



最初のトランジスタ  
(ベル研究所)  
バーディーン、ブラッテン  
ショックレー

Ge

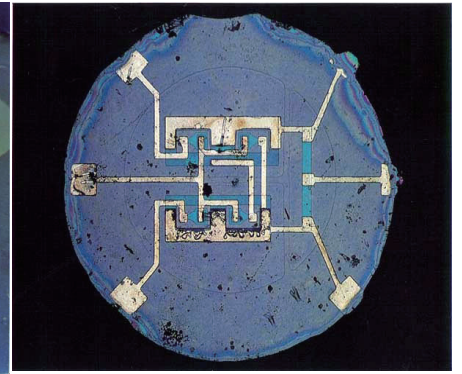
1958 年



最初の集積回路  
(テキサス・インスツルメンツ社)  
キルビー

Ge

1961 年



最初のプレーナ集積回路  
(フェアチャイルド社)  
ノイス、グローブ

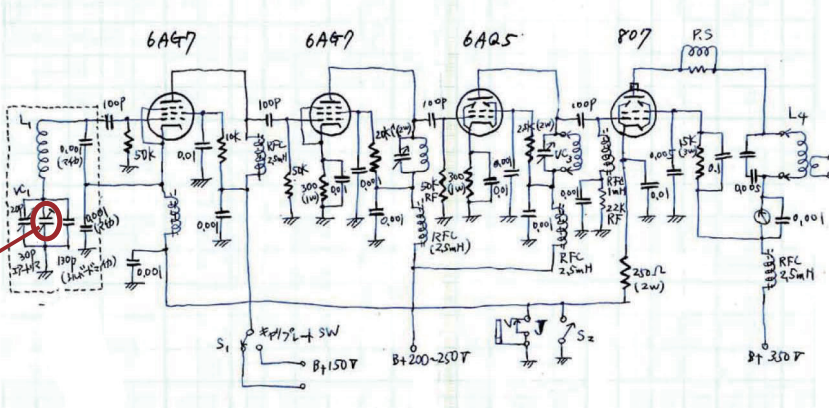
Si

1960 年代、短波受信機・送信機自作

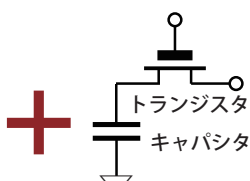
<趣味から"駒"で、トレンチセル発明>

<高二で自作の 807 送信機 (1960 年) >

1960.5.8

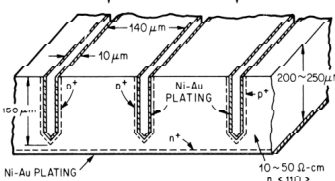


トリマー  
コンデンサー



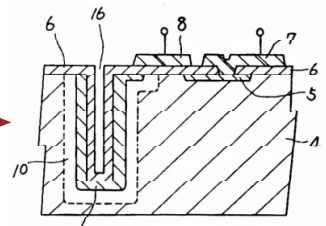
DRAM 1-T セル  
1970 年

1969 年 就職



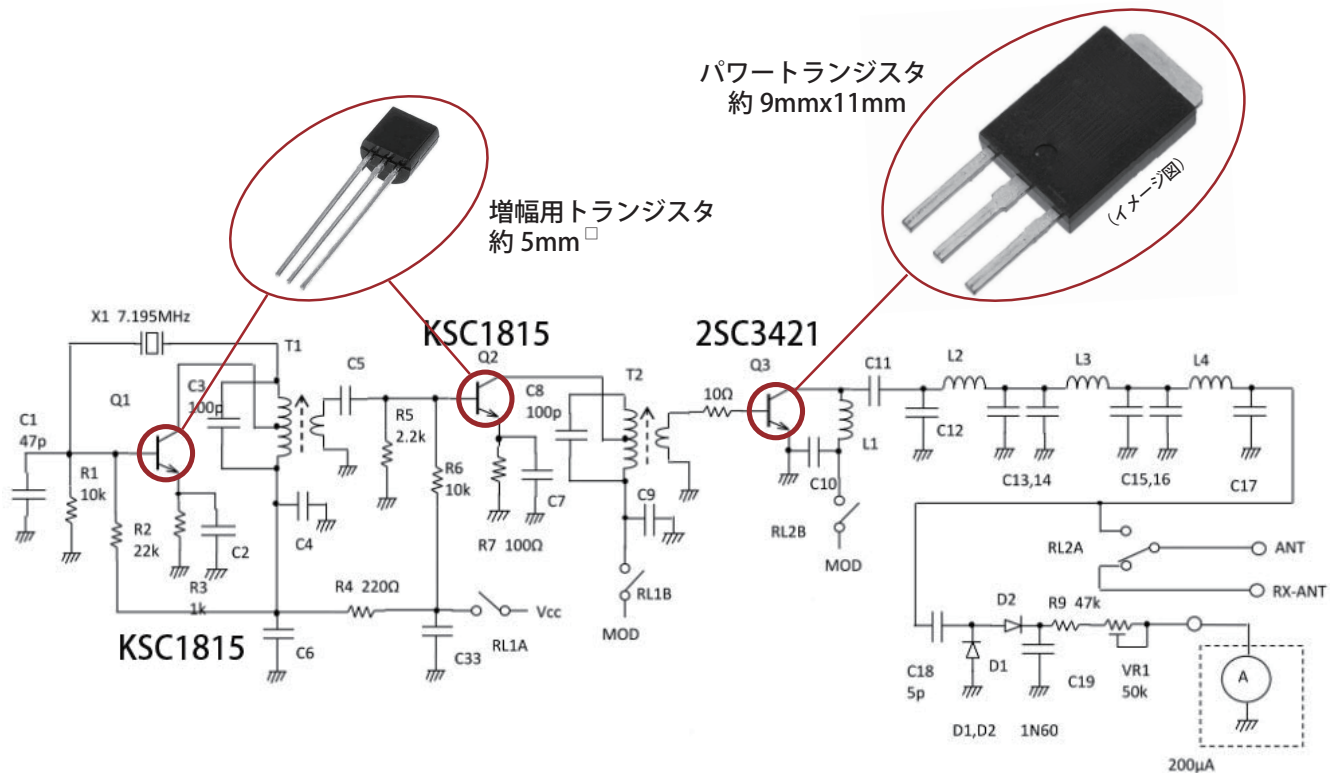
トレンチ太陽電池  
1974 年

(当時、垂直溝を形成する方向性  
ドライエッチングは未開発)



トレンチキャパシタセル  
1975 年 特許出願

# 現在、送信機でさえトランジスタで代替さる



## 民生の電子機器

<本講演ではプロセッサ, DRAM, フラッシュ, パワー Tr, MEMS について述べる>

### 電子機器

#### 計算機関連

- ◆ パーソナル・コンピュータ
- ◆ ゲーム・マシン

#### 映像機器

- ◆ TV
- ◆ VTR
- ◆ デジタルカメラ
- ◆ LD プレーヤー
- ◆ DVD プレーヤー

#### オーディオ機器

- ◆ LP プレーヤー
- ◆ オーディオカセットプレーヤー
- ◆ CD プレーヤー
- ◆ MD プレーヤー
- ◆ MP3 プレーヤー

#### 無線・有線通信機器

- ◆ 無線送受信器
- ◆ 光通信システム
- ◆ スマートフォン

#### 民生ロボット

- ◆ 介護・家事ロボット

### 電子デバイス

#### 演算装置

- ◆ **汎用プロセッサ**
- ◆ 信号処理プロセッサ: DSP

#### 記憶装置

- ◆ 磁気ディスク・ドライブ
- ◆ 光ディスク・ドライブ
- ◆ 光磁気ディスク・ドライブ
- ◆ 磁気バブルメモリ
- ◆ 半導体メモリ
  - DRAM
  - SRAM
  - EEPROM(フラッシュ)
  - NVRAM(強誘電体)
  - ROM
- ◆ ホログラム・メモリ

#### 光通信装置

- ◆ ケーブル
- ◆ 送信・受信装置

### 単体デバイス

#### 撮像素子

- ◆ CCD
- ◆ MOS 型

#### 表示パネル

- ◆ CRT
- ◆ 液晶ディスプレイ
- ◆ プラズマディスプレイ
- ◆ EL
- ◆ LED パネル

#### 増幅・演算素子

- ◆ **パワートランジスタ**
- ◆ 化合物トランジスタ
- ◆  $\mu$ 波, ミリ波ダイオード

#### 発光 / 受光素子

- ◆ LD
- ◆ LED
- ◆ 太陽電池
- ◆ PD
- ◆ 光モジュレータ

#### センサー / アクチュエータ

- ◆ 圧電素子
- ◆ 各種センサー, **MEMS**  
(音響, 光, 温度, 圧力, 流量, 加速度, イオン...)

MEMS : Micro Electro Mechanical Systems



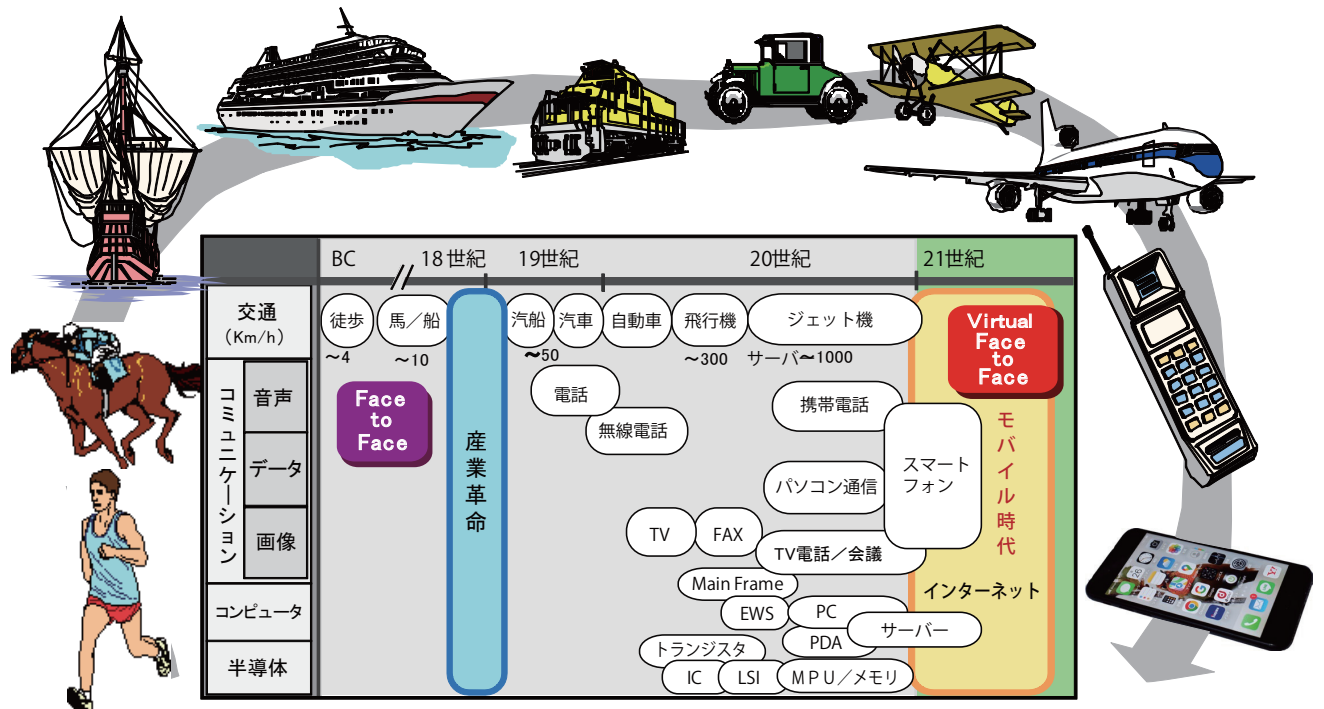
## 2. 時代の背景

### IT 技術を支える半導体デバイス

“人”の社会を動かしているのは“人”自身ではあるが、その道具として IT (Information Technology) : **情報技術** の発展が目覚ましい。中でも AI (Artificial Intelligence) : 人工知能の適用は人間の思考により近い結果を提供している。身近な例としては、インターネット環境の充実、スマートフォンの多機能化があげられよう。4G から 5G への移行はさらに多くの恩恵をもたらすであろう。(4G: 1Gbps, 5G : 20Gbps)

これらのソフトウェア面を支えるのはハードウェアとしての半導体デバイスである。とくに素子の微細化を伴った高集積化デバイス (集積回路) であり、主に **プロセッサ** と **メモリ** がそれに相当する。AI といえども、プロセッサとそれを動かす OS / アプリケーションソフトの作業に外ならない。とくにプロセッサの高機能化は軍事的 / 産業的優位性に直接関わるので、地政学上の問題とからんで大国間の軋轢を生んでいる。

# 人類のコミュニケーションの歴史



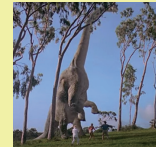
スマートフォンの進化は、単純な音声、データ、画像通信などを超えて、ムービー、ゲームマシン、はてはリアルタイム通訳の役までこなし始めた。また、それらを支えるインフラストラクチャとしてのインターネットの充実も見逃せない。

## メタバースの世界

ストリートビュー



アバター



ジュラシックパークの世界



出典：大日本印刷株式会社  
合同会社AKIBA 観光協議会



## EV を筆頭とする電動化の流れ

他方、地球温暖化の弊害が声高に叫ばれるようになり、国際的な SDGs (Sustainable Development Goals) のかけ声の下、様々な取り組みが始まっている。

化石燃料を使わずに自然のエネルギーで電力を生み出し、その電力で自動車を動かす EV 化は世界的に大きな取り組みの一つである。この電力を制御するのは **パワー半導体** であり、より高電圧、より大電力へのトレンドを生み出している。

未だ集積回路が Si に限定されているのに比べると、パワー半導体では **SiC**、**GaN** など、より高温、高電圧に強い材料が使われ始めた。集積回路とは異なる方向へトレンドを伸ばしている。

---

EV も多様化

**BEV** : Battery EV    **HV** : Hybrid Vehicle    **PHV** : Plug-in HV    **FCV** : Fuel Cell Vehicle

17

## 2000 年代のカー・エレクトロニクス

2000 年代の自動車ではアプリケーションソフトを組み込んだ専用処理を行うマイクロコントローラーを **100 個**ほど積んでいる。

さらに 2020 年代の車は電動化に加えて、車外の障害物を検出する **物体認識**、インターネットを通じて様々なやりとりをする機能 **IoT**(Internet of Things) などを組み込み、高級乗用車では **1000 個**ほどの半導体デバイスを用いる。昨今、半導体デバイスの供給が不十分で、乗用車そのものの生産が抑制されている状況が半導体デバイスの重要性を物語っている。

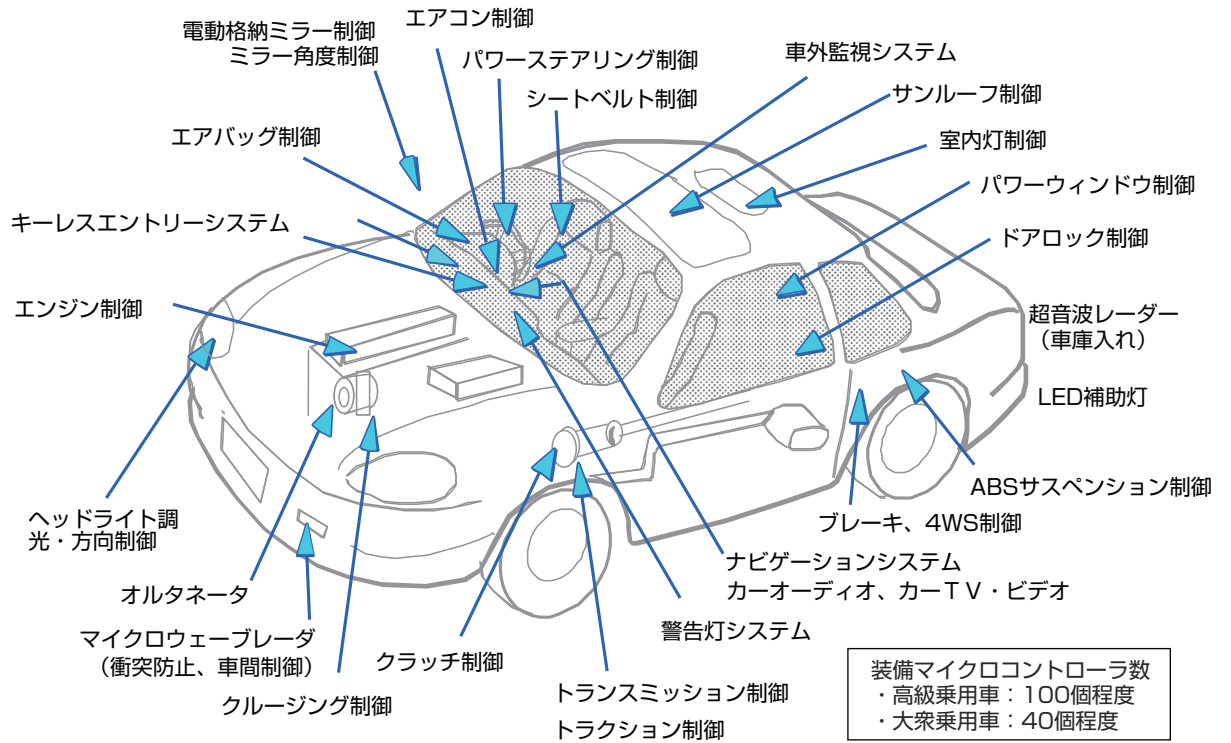
ただ、車の EV 化は多くの課題<sup>脚注)</sup>に直面しているのも事実で、今後その解決に多大な努力が必要だろう。

---

注) 過疎地へも充電インフラの整備、30 分を超える充電時間、ガソリン自動車の 2~2.5 倍の製造エネルギー、限られた Li 資源、Li 電池の廃棄処理など様々な課題が再認識され、ガソリン代替の合成燃料(e-fuel)が見直されている。これは廃棄される CO<sub>2</sub> と H<sub>2</sub> を合成して生成するので、実質 C フリーなる。すでに航空機では使用され始めているが、価格がネックとなっている。

18

# 2000年代のガソリン自動車のエレクトロニクス

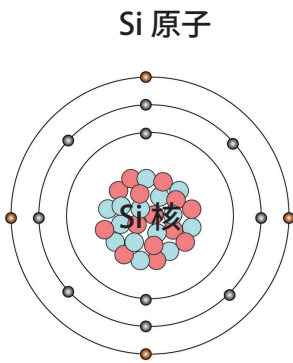


2020年代の高級乗用車は **1000** 個ほどの半導体デバイスを積んでいる。

## 3. 半導体の基本

# 半導体とは

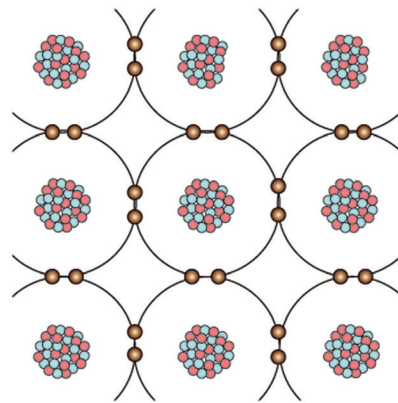
＜電流が流れる導体と電気を通さない絶縁体の中間の性質＞



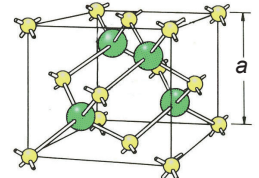
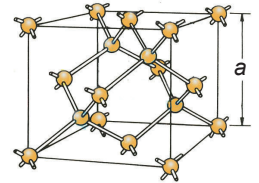
Si 核： 14 個の陽子  
14 個の中性子  
電子： 14 個 (最外殻： 4 個)

**共有結合**  
最外殻の 4 個の電子を隣同士の Si 核が共有し極めて強い結合を形成

## Si 結晶 (ダイヤモンド構造)



## ダイヤモンド構造 (C, Ge, Si ....)



(GaAs, GaP....)

## 閃亜鉛鉱型構造 (ジンクブレンド)

最外殻の 4 個の電子を隣同士の Si 核が共有し極めて強い結合 (**共有結合**) を形成しているので、自由に動き回れる電子 (**自由電子**) が存在せず、不純物を含まない純粋な結晶は電流が流れない絶縁体となる。

また、強固な結合は機械的にも強く、一般に共有結合の結晶は硬い。良い例は、地球上でもっとも硬いダイヤモンド (炭素の結晶) である。

格子常数 $a$ (Å)	
Si	5.431
Ge	5.675
GaAs	5.654

# n 型半導体 / p 型半導体

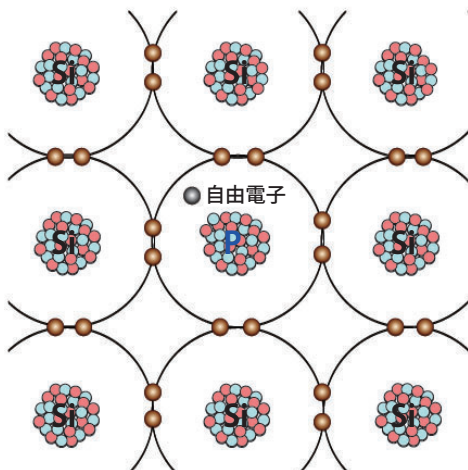
＜不純物を添加しないと機能しない半導体＞

共有結合で強固に電子が束縛されている半導体のみでは電流が流れず、半導体デバイスにできない。

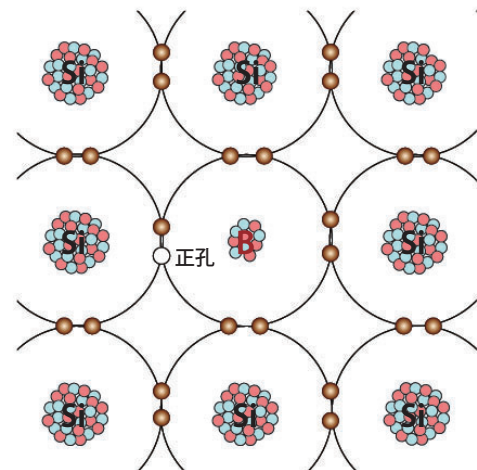
そこで、最外殻が 5 個の電子を持つ第五族元素 ( 燐:P あるいはヒ素:As) を添加する (doping) と余った 1 個の電子 (**electron**) が生じ、電流とすることができる → **n 型半導体**。添加元素を**不純物**という。

いっぽう、最外殻が 3 個の電子を持つ第三族元素 ( ホウ素 : B) を添加すると電子が 1 個不足し、ここが電子の受容部となる。この部分を**正孔 (hole)** と名付け、電子と逆の動きをする → **p 型半導体**。

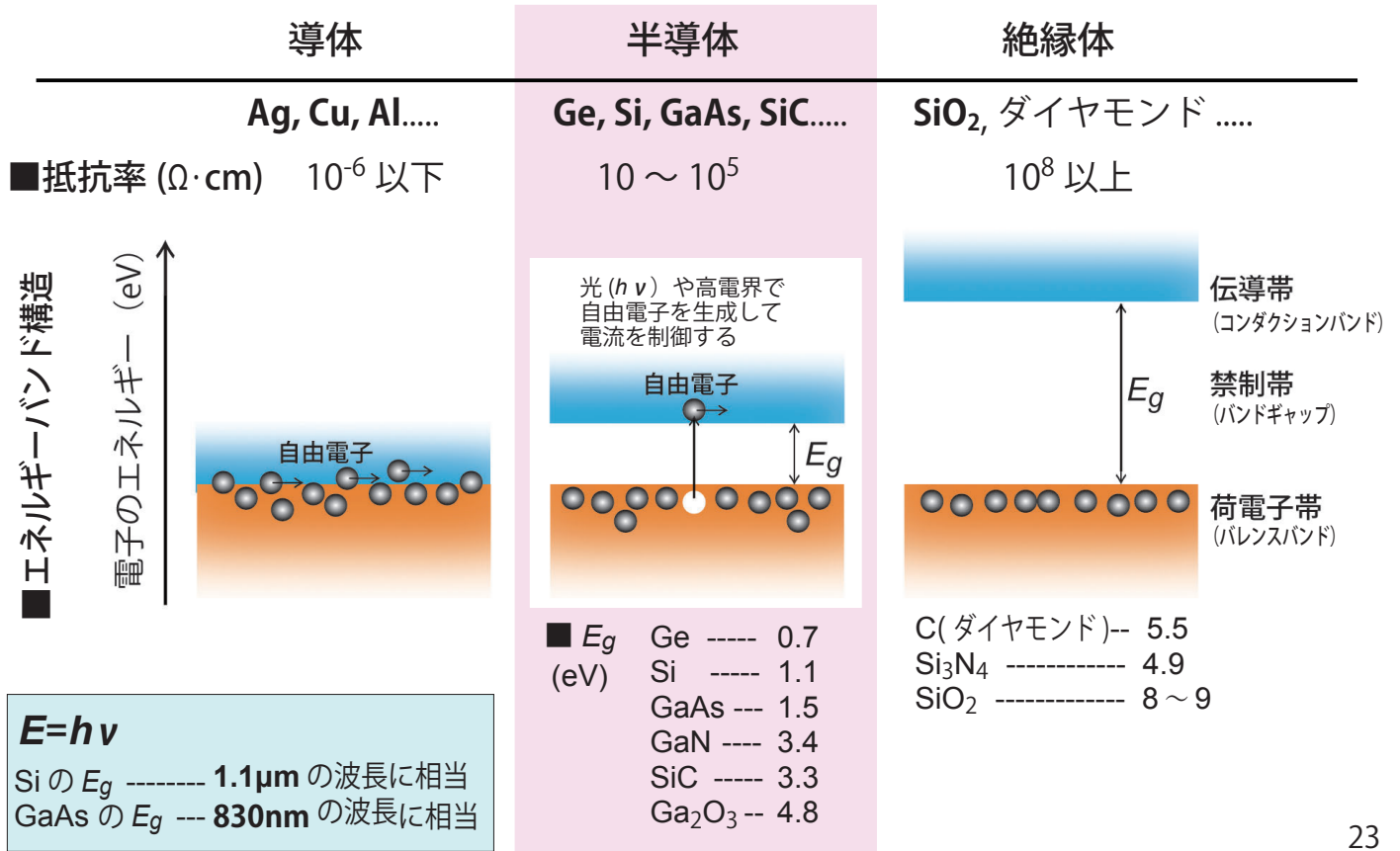
半導体デバイスはこれらの **n 型**、**p 型** および添加しない**真性 (intrinsic) 半導体** で構成する。



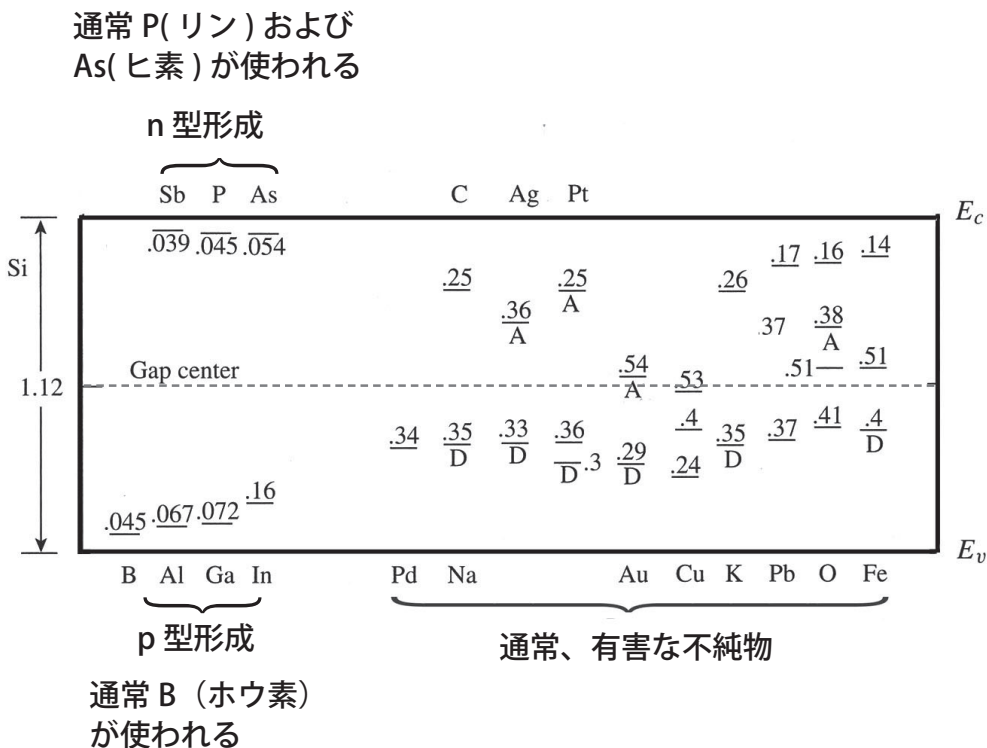
**n 型半導体**



**p 型半導体**



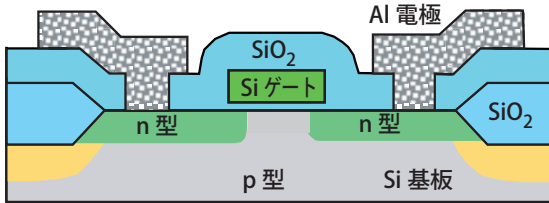
n型、p型シリコンを形成する不純物



# 超々高純度シリコン

<純度 99.99999999% [11N(nine)] の必要性>

## ■典型的な n チャンネル MOS トランジスタ



”地殻構成の三大元素 (O, Si, Al) で形成”

## ■クラーク数 (水圏下 16km までの地殻中の元素比)

順位	元素	質量 %
1	O	49.5
2	Si	25.8
3	Al	7.56
4	Fe	4.70
5	Ca	3.39
6	Na	2.63
7	K	2.40
8	Mg	1.93
9	H	0.83
10	Ti	0.46
⋮		
14	C	0.08
⋮		

## ■ Si の精製

- ・珪石の還元 → 純度 98% (金属グレード)
- ・太陽電池グレード → 99.9999% (6N)
- ・半導体グレード → 99.99999999% (11N)

Si に特に有害な物質

アルカリ金属 (Na, K, Li ...)

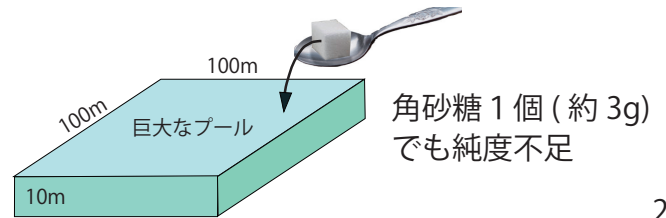
重金属 (Au, Ni, Cu, Pb, Fe ...)

→ 伝導電子の消滅、意図しない生成

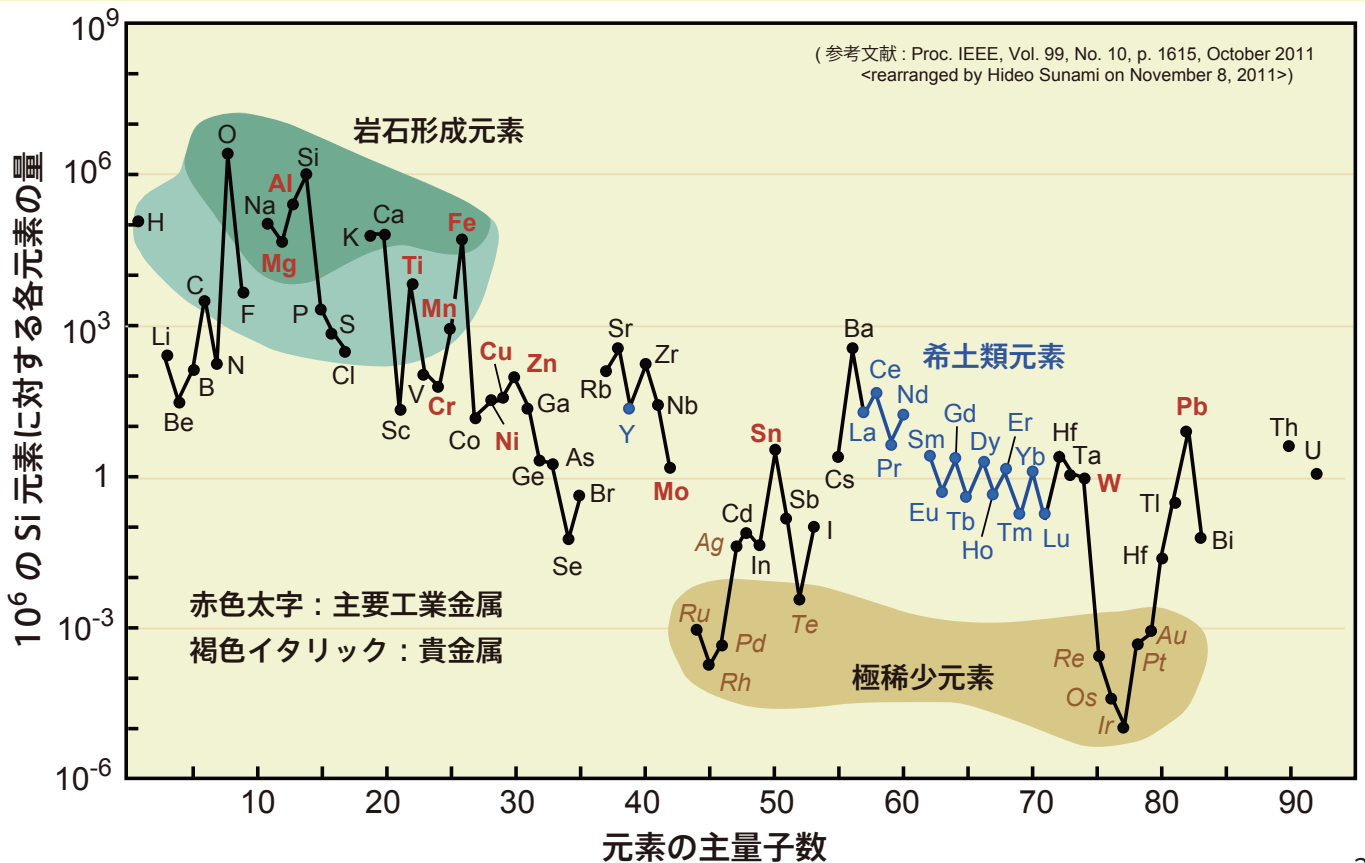
## ■ 99.99999999% (11N) の超絶性

$$\frac{1}{10^{11}} = \frac{10^{11} \text{ 個の Si 原子}}{1 \text{ 個の不純物原子}}$$

$$10^{11} \text{g} \rightarrow 10^8 \text{kg} \rightarrow 10^5 \text{t} \rightarrow 10^5 \text{m}^3 \rightarrow 100\text{m} \times 100\text{m} \times 10\text{m}$$



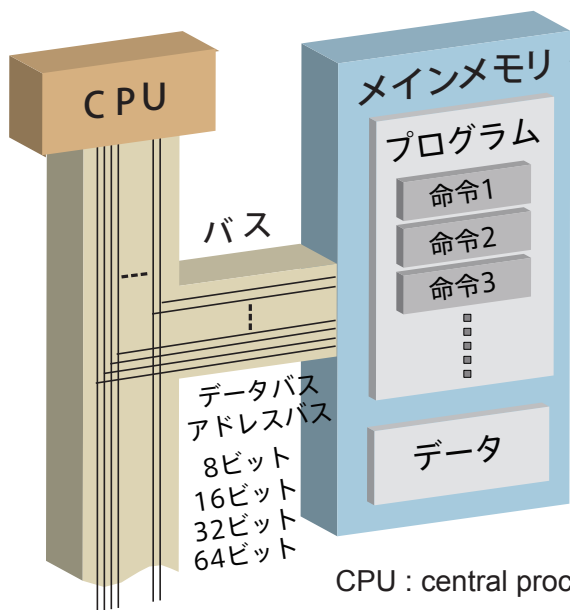
# 地球の地殻上層部に存在する元素量の相対比較



# 4. コンピュータ

## ノイマン型コンピュータ

<現在のほぼ全てのデジタルコンピュータの形式>



メインメモリはワークメモリとも呼び、一般にはDRAMが用いられるが、スーパーコンピュータなど、速度を優先する場合はSRAMが用いられる。

プログラム内蔵方式

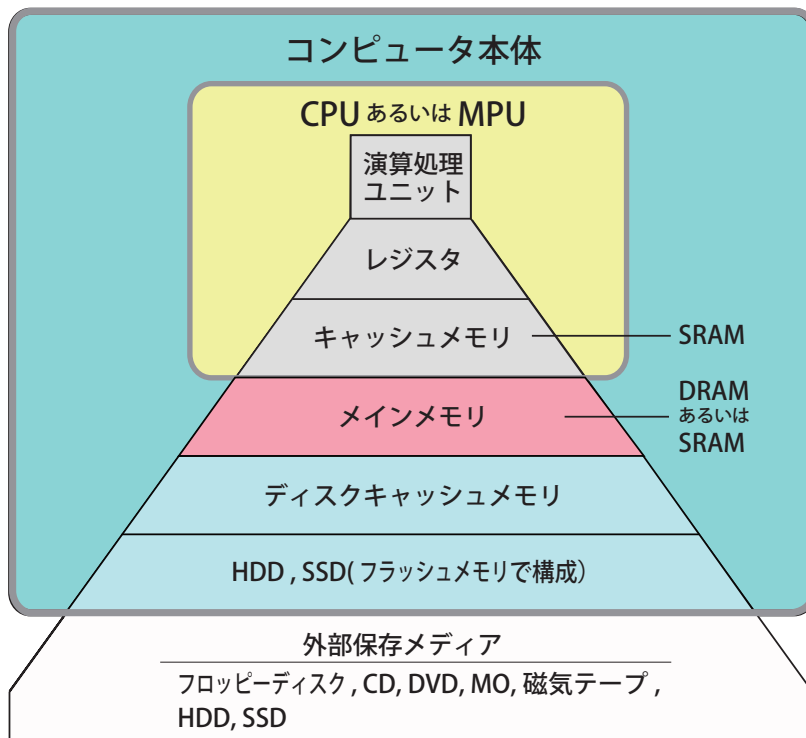
プログラムとデータを記憶装置に内蔵

逐次処理

命令を順番に読み取って実行

プロセッサとしてのCPUとメインメモリ（ワークメモリ）に加えて、電源を切ってもファイルを保存しておくファイルメモリが必要。従来は磁気ディスクで構成したHDD（ハード・ディスク・ドライブ）が用いられていたが、機械的振動に強く、高速動作するフラッシュメモリで構成するSSD（ソリッド・ステート・ドライブ）に移行しつつある。

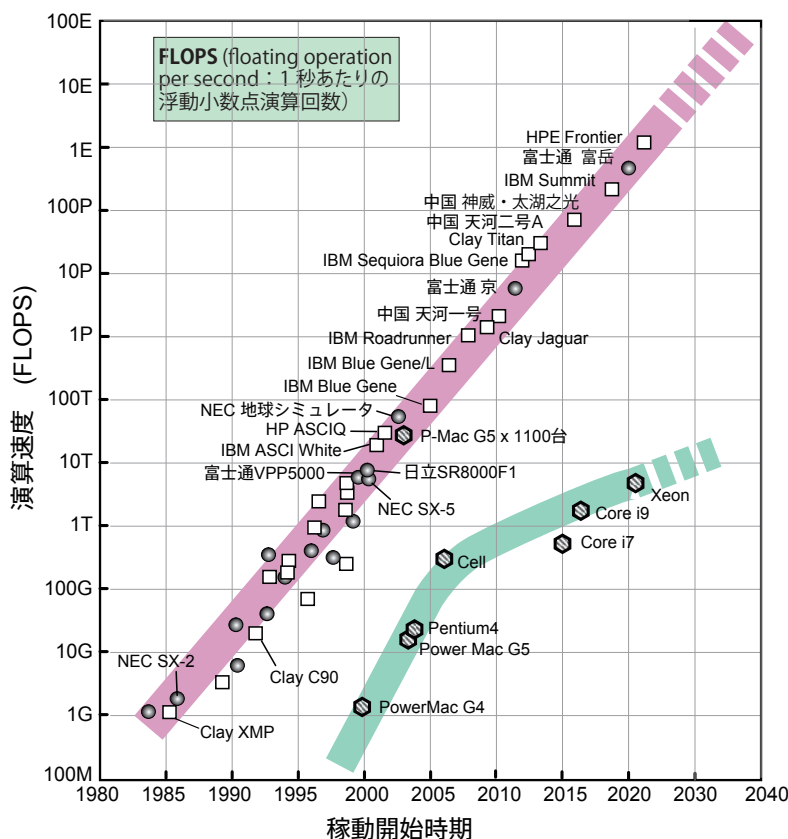
# 現代の計算機の演算処理とメモリの階層構造



CPU : Central Processing Unit  
 MPU : Micro Processing Unit  
 SRAM : Static Random Access Memory  
 DRAM : Dynamic Random Access Memory  
 HDD : Hard Disk Drive  
 SSD : Solid State Drive  
 CD : Compact Disk  
 MO : Magneto-Optical Disk  
 DVD : Digital Versatile Disk

# スーパーコンピュータの演算速度

<浮動小数点演算性能>



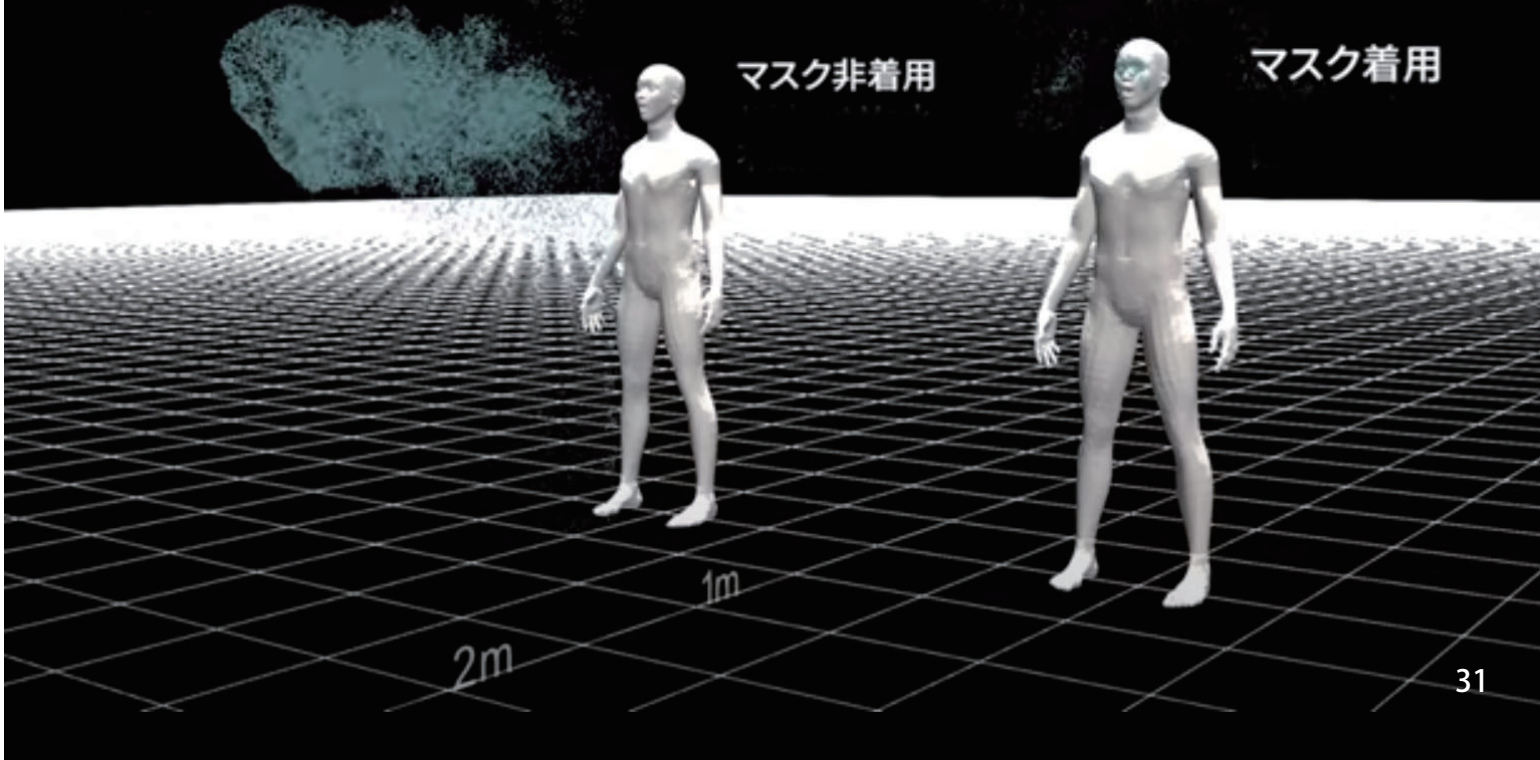
スーパーコンピュータ性能ランキングのTOP500はランキング最新版(2022年11月)を公開した。

1位は、米オークリッジ国立研究所とHPEの「Frontier」(1102PFLOPS〈ペタフロップス〉)、2位は理化学研究所と富士通の「富岳」(442PFLOPS)だった。



「富岳」は7nmノードのMPUを開発

「咳の場合」

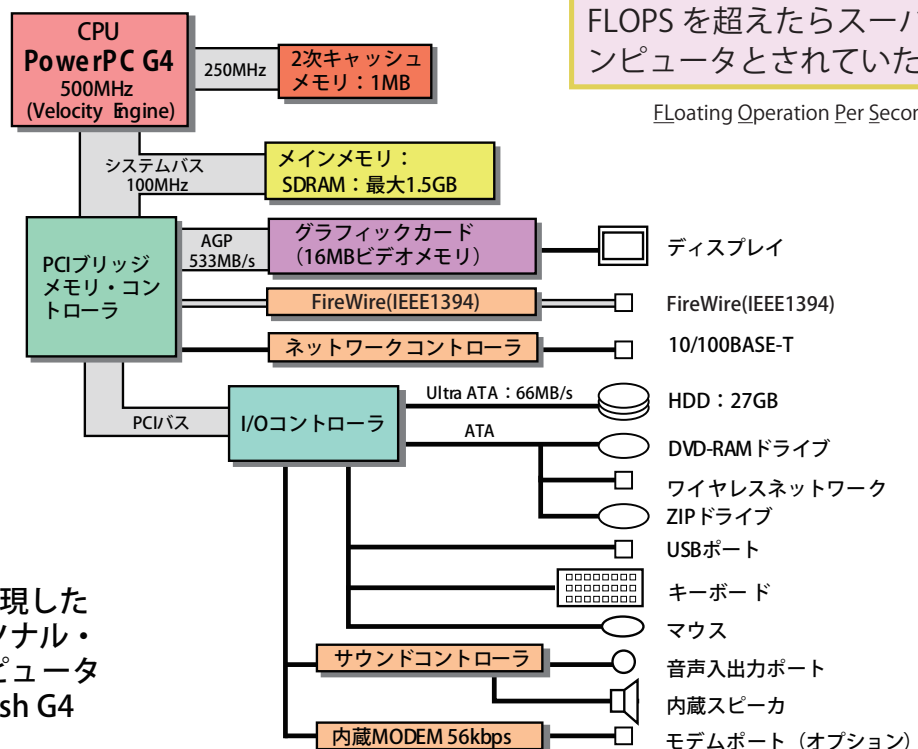


初めてのパーソナル・スーパーコンピュータ

1999年発売



1-G FLOPSを実現した  
初めてのパーソナル・  
スーパーコンピュータ  
PowerMacintosh G4



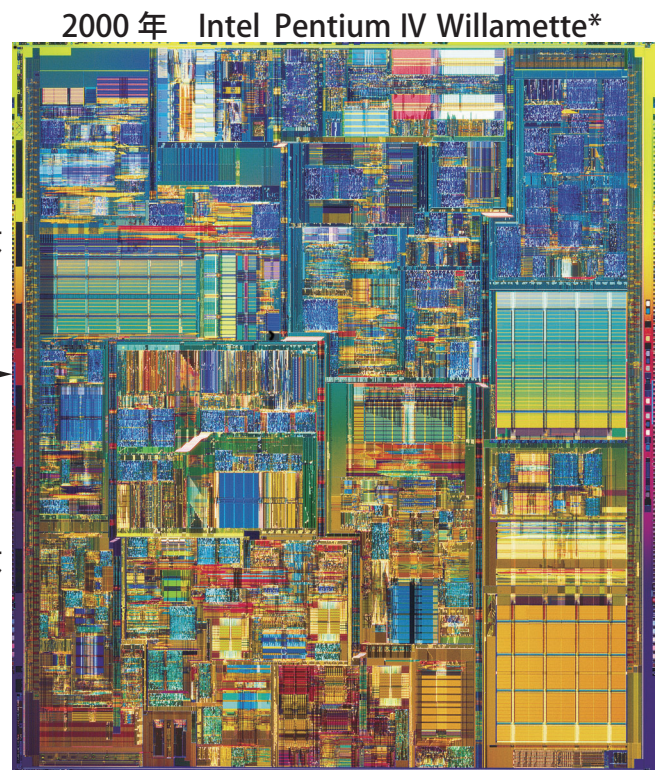
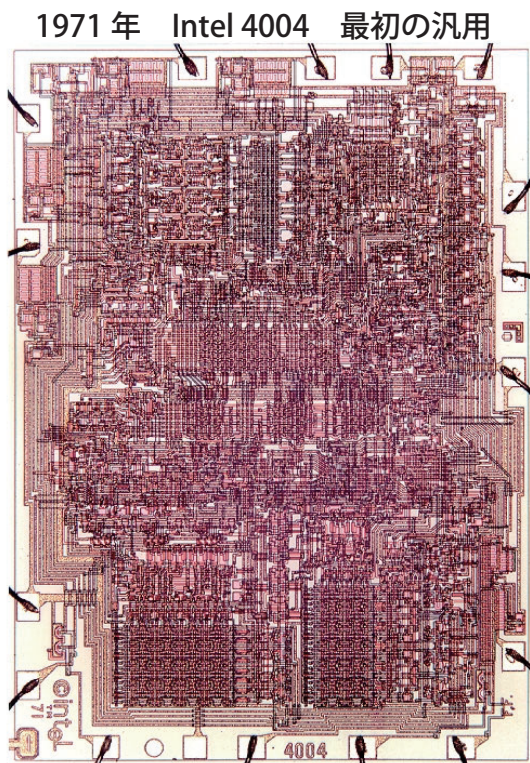
2000年当時、処理能力が1G FLOPSを超えたらスーパーコンピュータとされていた。

Floating Operation Per Second

# 5. マイクロプロセッサ

## マイクロプロセッサの進化

< 1970年から2020年へ、2億5千万倍の大規模化 >

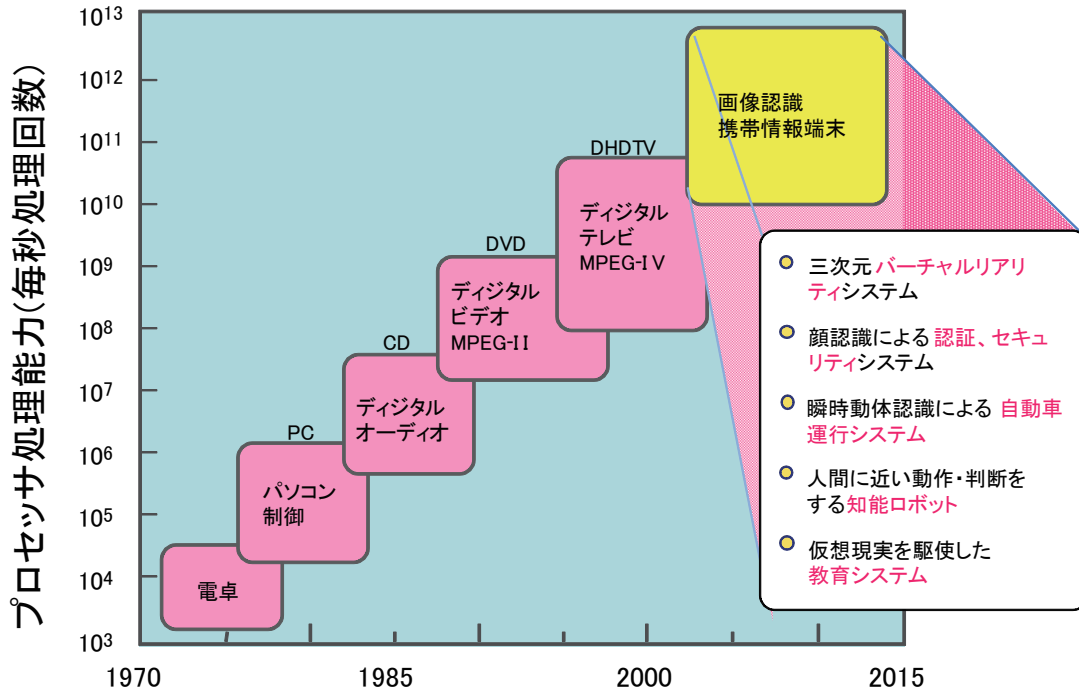


- トランジスタ数  
21,000倍
- 加工寸法  
1/55倍
- クロック周波数  
2600~7600倍

2025 トランジスタ  
10 μmノード  
500kHz クロック

(\*Pentium IV は Willamette の後、Norwood (55M/130nm)、Prescot (125M/90nm)、Cedar Mill (188M/65nm) と進化

4,200万トランジスタ  
180nm ノード  
1.3-3.8GHz クロック



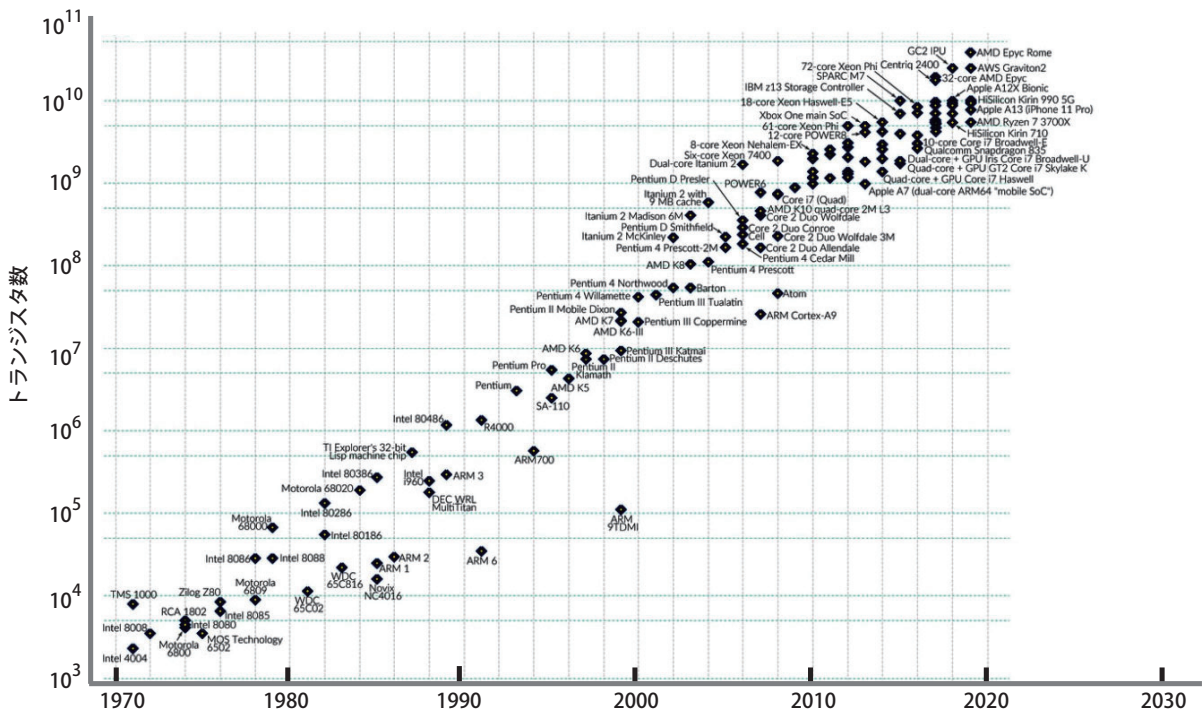
20年後の現在をかなり言い当てている!!

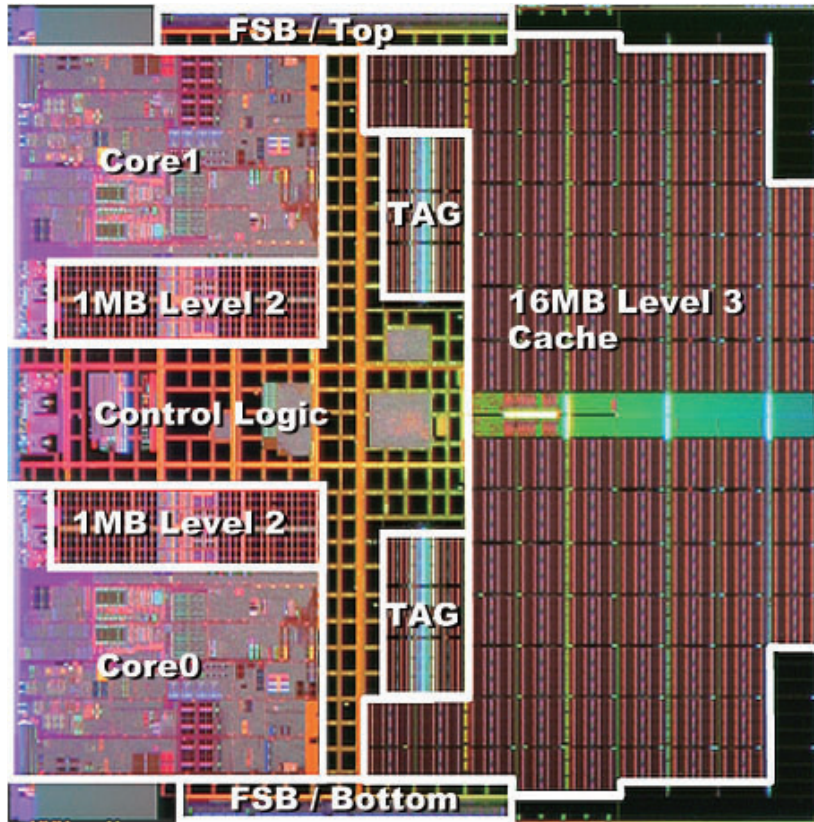
## マイクロプロセッサの大規模化

2023-6-2 修正

### <ムーアの法則>

フェアチャイルドの創始者の一人ゴードン・ムーアは、1965年に**集積回路あたりの部品数が毎年2倍**になると予測し、この成長率は少なくともあと10年は続くと予測した。1975年には、次の10年を見据えて**2年ごとに2倍**になるという予測に修正した。彼の予測は1975年以降も維持され、それ以来「法則」として知られるようになった。(Wikipediaより)





- ・製造技術：65nm ノード  
8 層 Cu 配線
- ・トランジスタ数：13 億
- ・コアトランジスタ数：1.21 億
- ・チップ面積：435mm<sup>2</sup>
- ・L2 キャッシュ：1MB
- ・L3 キャッシュ：16MB
- ・動作周波数：3.4GHz
- ・FSB：800MHz
- ・電源電圧：1.25V
- ・消費電力：150W ピーク  
110W 平均

## 6. メモリ

# メモリ動作させる物理量とメモリデバイス

物理量	メモリデバイスの名称
》 電荷 ……………	DRAM、EPROM、EEPROM
》 電位 ……………	SRAM
》 強誘電体分極 ……	強誘電体メモリ (FeRAM)
》 磁気 ……………	磁気メモリ (MRAM)
》 相変化 ……………	相変化メモリ (PRAM/PCM)
》 抵抗 ……………	抵抗メモリ (ReRAM)
》 スピン ……………	スピンメモリ (SPRAM)

赤字：大規模生産／橙字：小規模生産／青字：特殊用途

本講演では  
経済的規模  
の大きな  
DRAMと  
EEPROM  
(フラッシュ)  
のみ記述

## 製品および提案されているメモリの性能比較

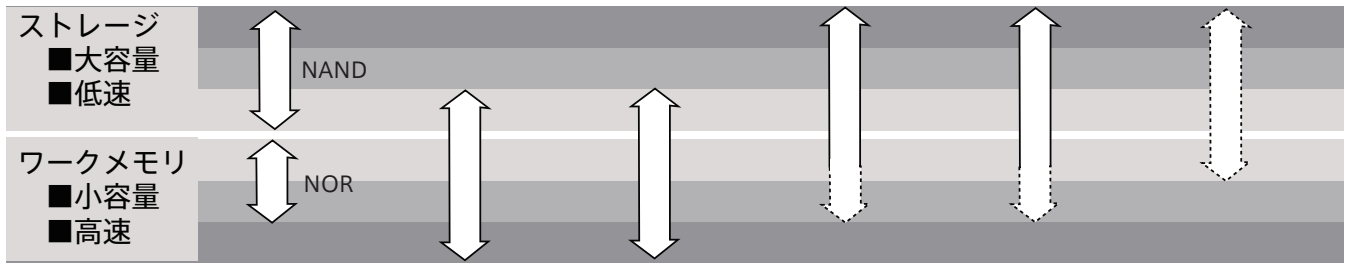
種類 機能	DRAM	SRAM	フラッシュ (NAND)	フラッシュ (NOR)	FeRAM	MRAM (スピン注入)	PCM /PRAM	ReRAM
記憶の物理現象	キャパシタ 充放電	フリップフロップ	電荷捕獲	電荷捕獲	強誘電体 分極反転	強磁性体 TMR 効果	カルコゲナイド 相転移	強相関電子系 CER 効果
メモリセル等価回路								
セルサイズ (F <sup>2</sup> )	6 - 8	50 - 100	2 - 6	10 - 20	16 - 40	6 - 8 <sup>1)</sup>	6 - 20	6 - 8
不揮発性	×	×	◎	◎	◎	◎	◎	◎
ランダムアクセス性	◎	◎	×	○	◎	◎	◎	◎
書き換え回数	> 10 <sup>15</sup>	> 10 <sup>15</sup>	10 <sup>5</sup>	10 <sup>5</sup>	> 10 <sup>12</sup>	> 10 <sup>15</sup>	> 10 <sup>12</sup>	10 <sup>6</sup>
読み出し時間	10 ns	2 ns	25 μs	70 ns	20 ns	10 n	10 ns	10 ns
読み出し電圧	100-200 mV	100-200 mV	パルス	パルス	100-200 mV	20-40% 抵抗	10-1000X 抵抗	10-100X 抵抗
書き込み時間	10 ns	2 ns	300 μs	10 μs	20 ns	5 ns	200 ns	10 ns
プログラム電力	中程度	中程度	大	大	中程度	中程度	低い	低い
CMOS ロジック互換性	△(キャパシタ)	◎	△(高電圧要)	△(高電圧要)	△(耐還元性)	○	○	○
材料への要求	high-k 膜	—	—	—	強誘電体膜	トンネル磁気膜	カルコゲナイド	強相関電子系
放射線耐性	弱い	弱い	強い	強い	強い	強い	強い	強い
スケーリング限界	キャパシタ	セル面積	セル間干渉	高駆動電圧	キャパシタ	高電流密度	セル間干渉	セル間干渉
主な用途	メインメモリ	キャッシュ	携帯など多数	携帯など多数	IC カード	高信頼用途	フラッシュ代替	フラッシュ代替
製品の規模 (2007 年時点)	2 Gb	64 Mb	8 Gb	512 Mb	32 Mb	4 Mb	64 Mb	(開発中)

1) 磁界書き込み方式は 16 - 40

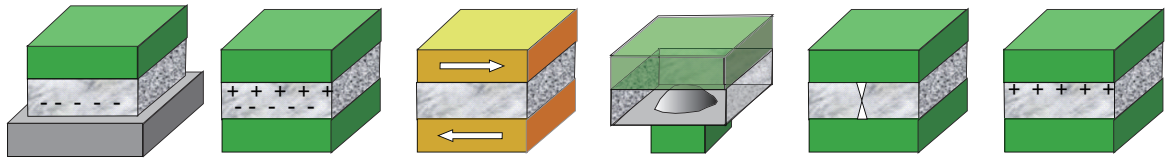
◎: 優秀 ○: 良好 △: 可 ×: 不可

# 不揮発性メモリ記憶素子

<用途>



メモリ種類： フラッシュ FeRAM MRAM PRAM ReRAM 固体電解質



記憶機構： 電荷捕獲 分極反転 (強誘電体) TMR 効果 (強磁性体) 結晶相変化 (カルコゲナイド) CER 効果 (強相関電子系) イオン移動 (固体電解質)

TMR : Tunnel Magneto Resistance (トンネル磁気抵抗効果)  
 CER : Correlated Electron Resistance (強相関電子抵抗)

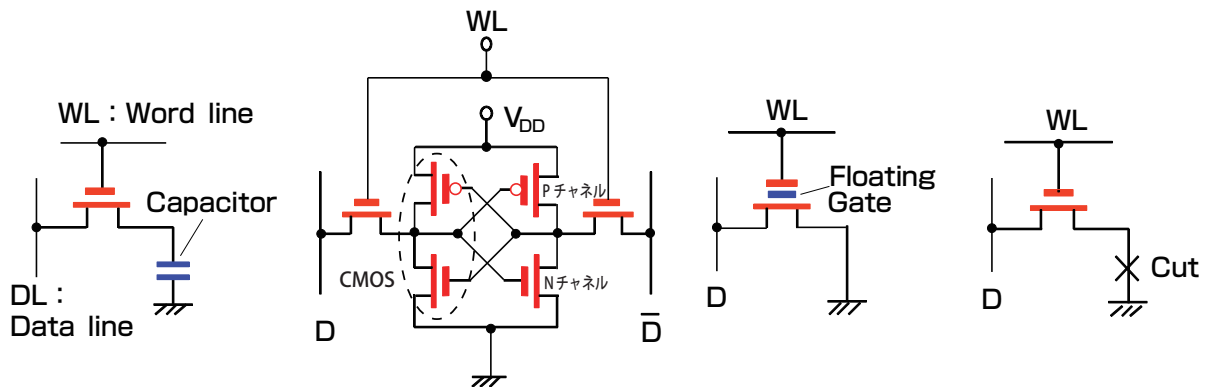
# 各種メモリの等価回路

ほとんどのコンピュータのワークメモリ (メインメモリ)

超高速コンピュータのワークメモリ (メインメモリ)

いわゆるフラッシュメモリでファイルメモリとして用いる

書き換えしない固定したファイルメモリ



(a) DRAM

Dynamic Random Access Memory

(b) SRAM

Static Random Access Memory

(c) EPROM, EEPROM

Electrically Programmable Read Only Memory  
 Electrically Erasable and Programmable **Read Only** Memory

(d) Mask ROM

Mask Read Only Memory

CMOS : PチャネルとNチャネル MOS トランジスタのペアでスイッチ回路を構成

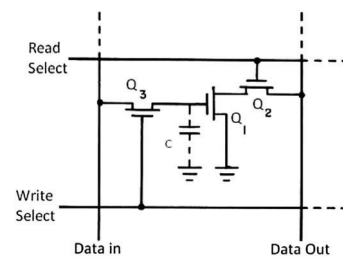
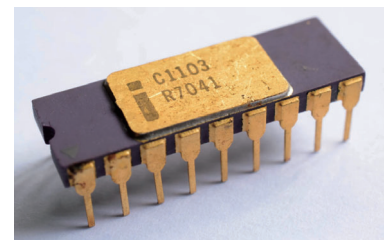
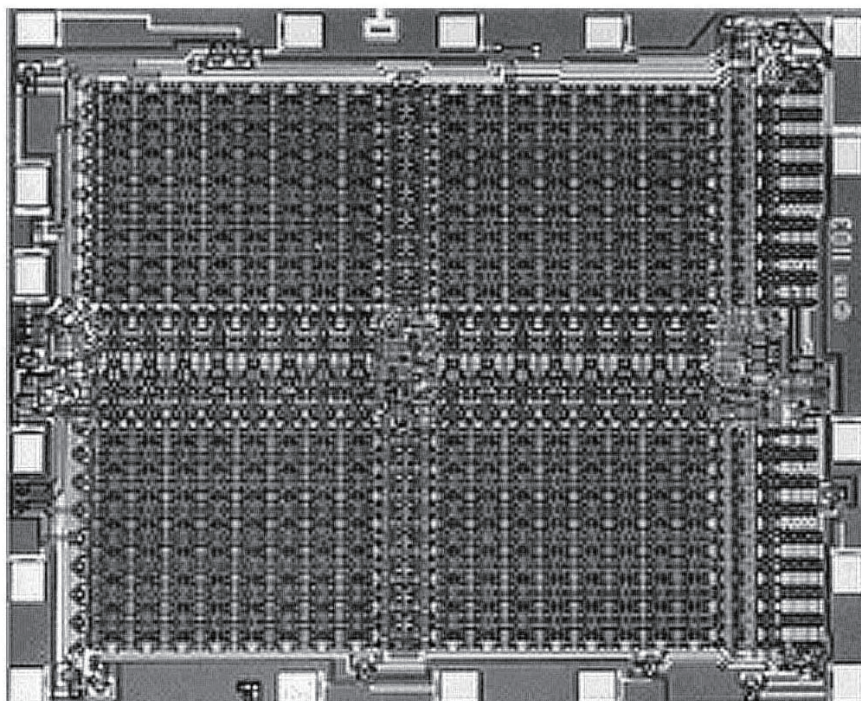
# 6.1 DRAM

## Dynamic Random-Access Memory

最初の DRAM

1970 年 10 月

< 1K ビット DRAM : インテル i1103 >



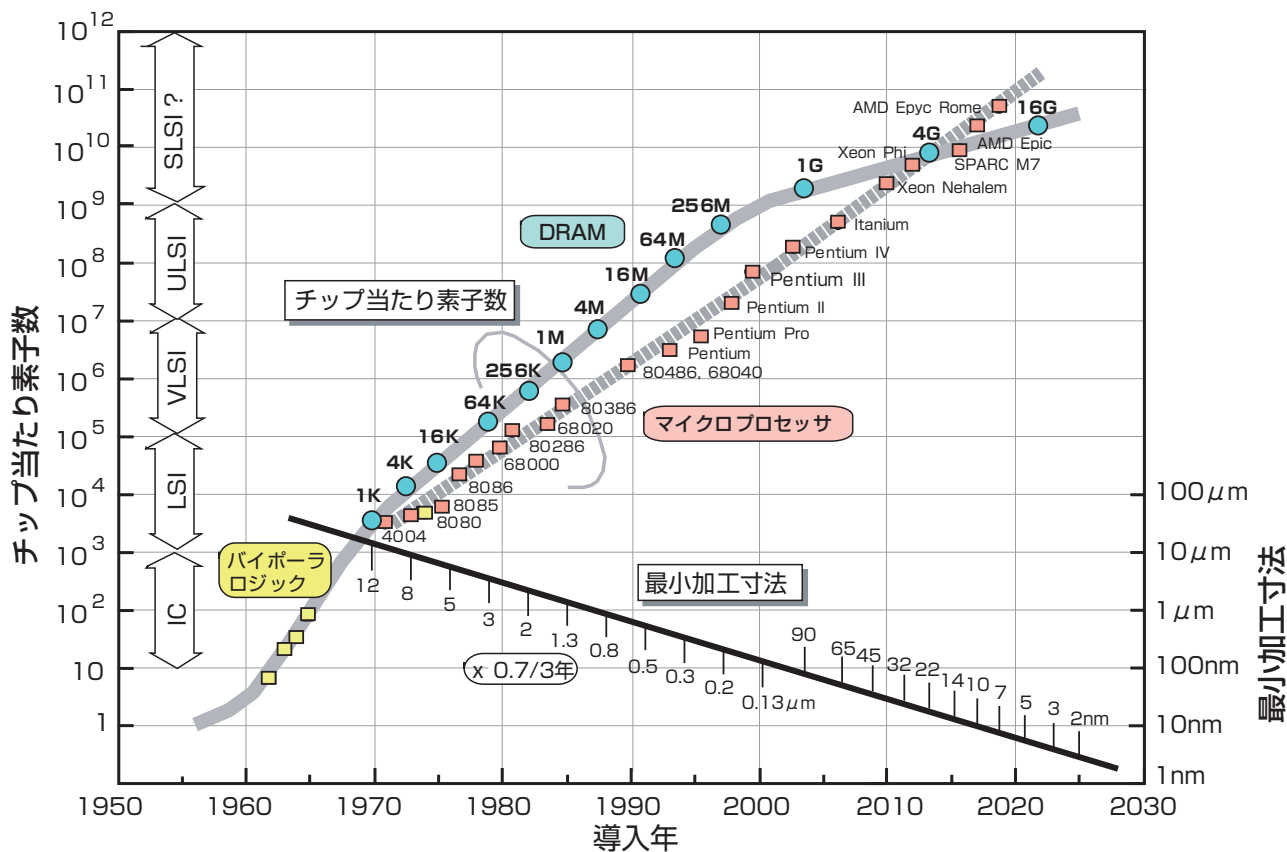
メモリセル等価回路  
< 3T セル >

最初の DRAM

1K ビット DRAM : インテル i1103

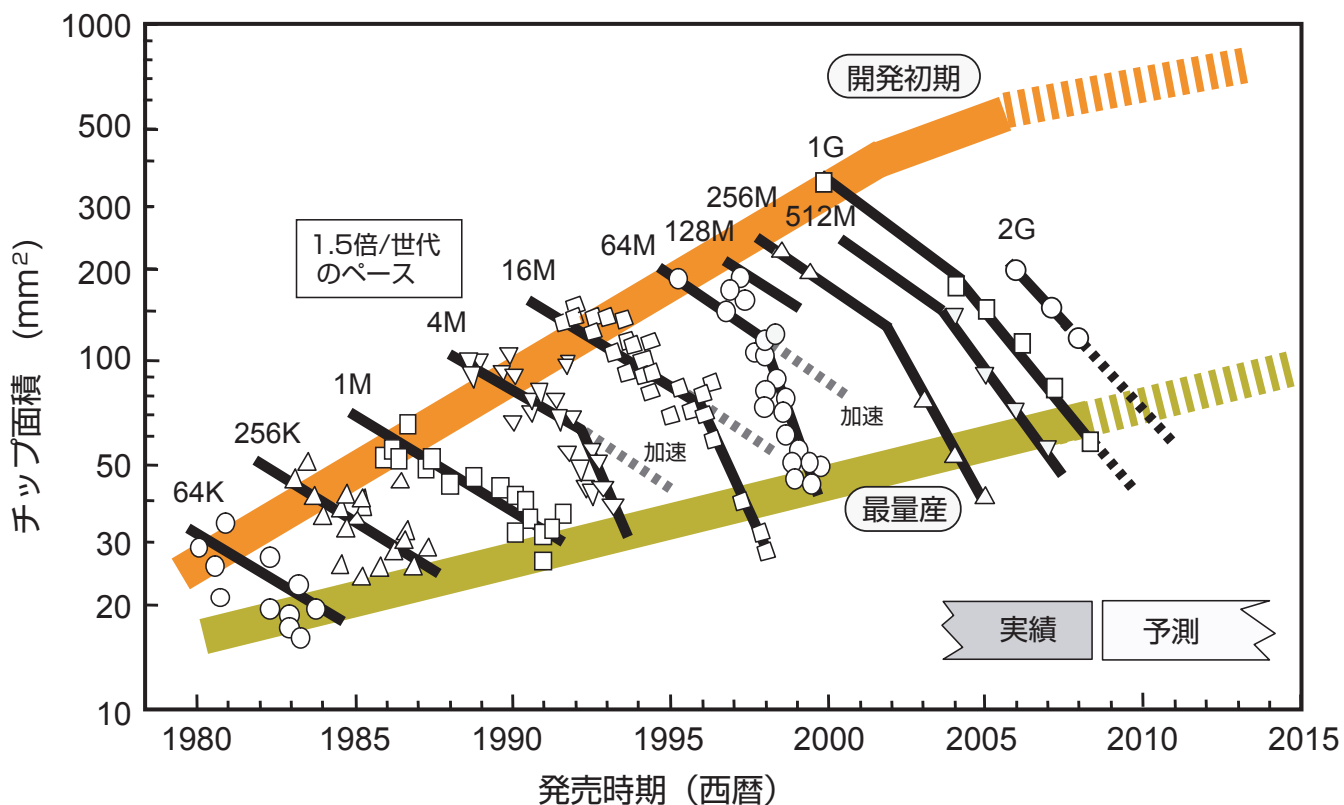
# 集積回路の素子数のトレンド

<素子の微細化と集積回路の大規模化>

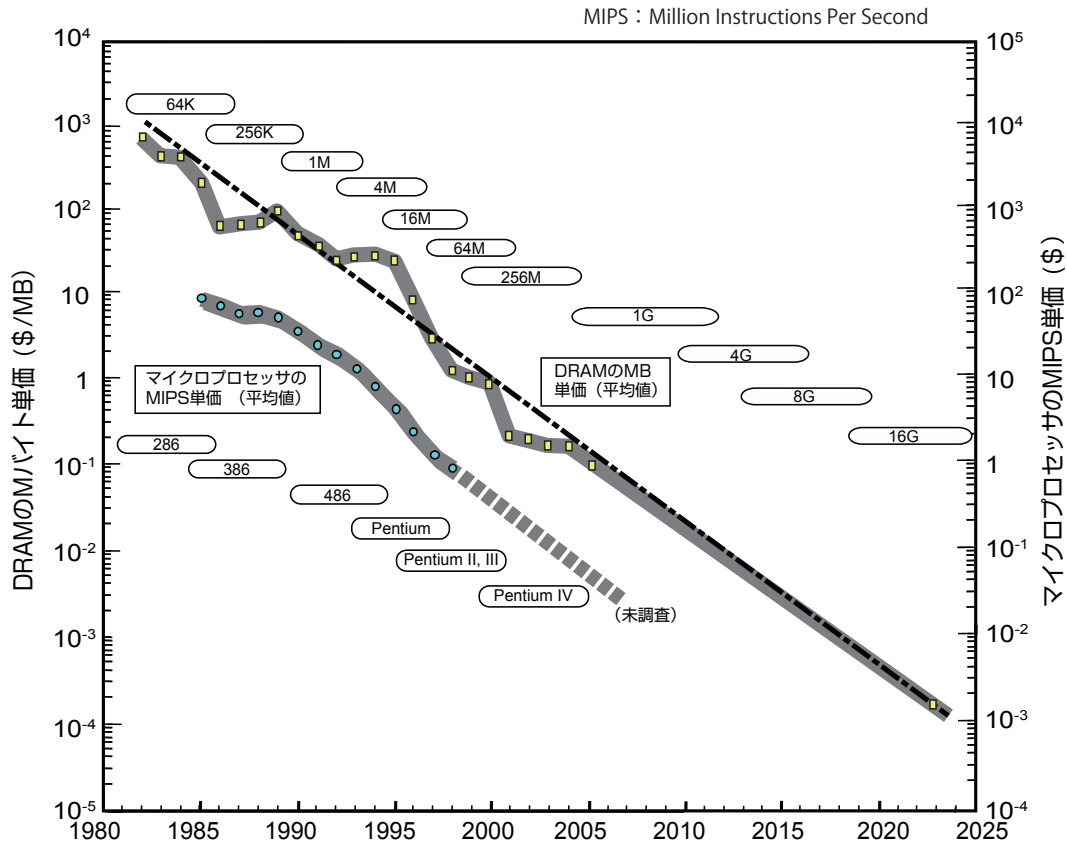


# DRAM 製品のチップサイズ縮小トレンド

< 2008 年時点 >

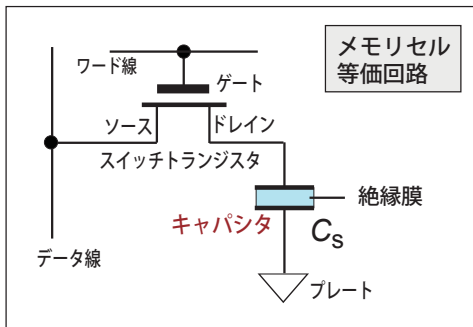


# DRAM のメガバイト単価とマイクロプロセッサの MIPS 単価



## DRAM セルの課題

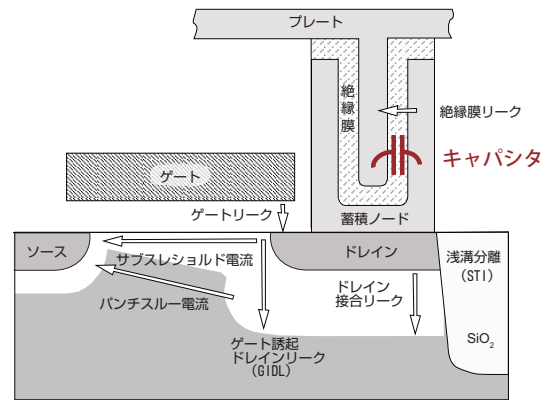
### Dynamic Random-Access Memory



信号電荷量

$$Q_s = C_s V_s = \frac{\epsilon_i A V_s}{t_i}$$

- $Q_s$  : 信号電荷量
- $C_s$  : 蓄積容量
- $V_s$  : 信号電圧
- $\epsilon_i$  : 絶縁膜誘電率
- $t_i$  : 絶縁膜厚
- $A$  : キャパシタ電極面積



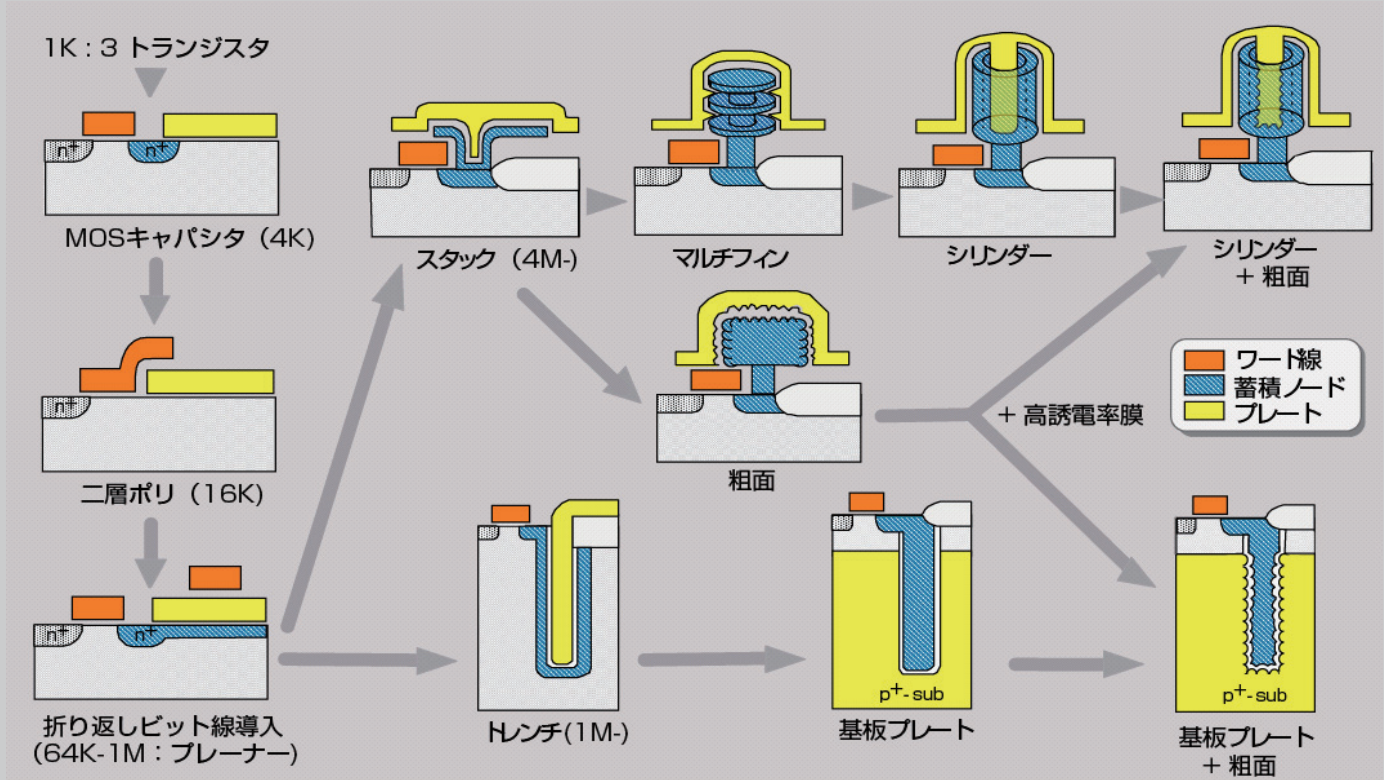
記憶した情報（電荷）を消失する様々なリーク電流

- 通常、記憶電荷は **1秒もたたずに消失**
- ⇒ 64ms 毎に記憶を再生：**リフレッシュ**動作
- ⇒ "**ダイナミック**" と呼ばれる所以

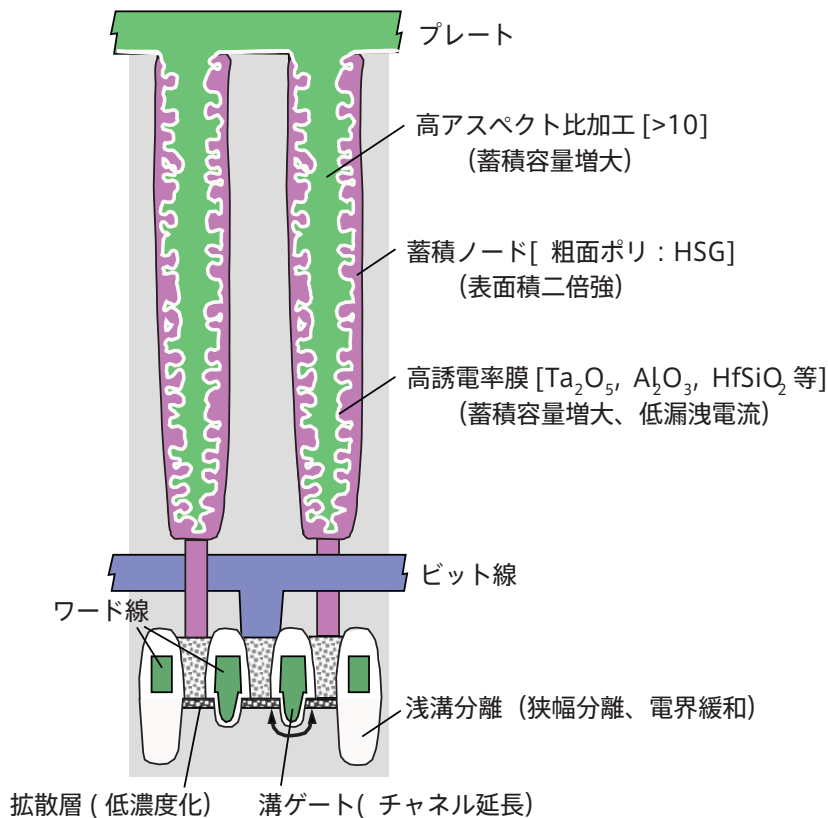
安定して高速な動作をするためには信号電荷量を増し、リーク電流を減少させる。そのためには、

$$C_s \uparrow \quad V_s \uparrow \quad \epsilon_i \uparrow \quad t_i \downarrow \quad A \uparrow$$

# DRAM セルの課題を克服するためのセル構造の進化



## 典型的なギガビット級メモリセル構造



- 高い円筒キャパシタ
- 粗面電極



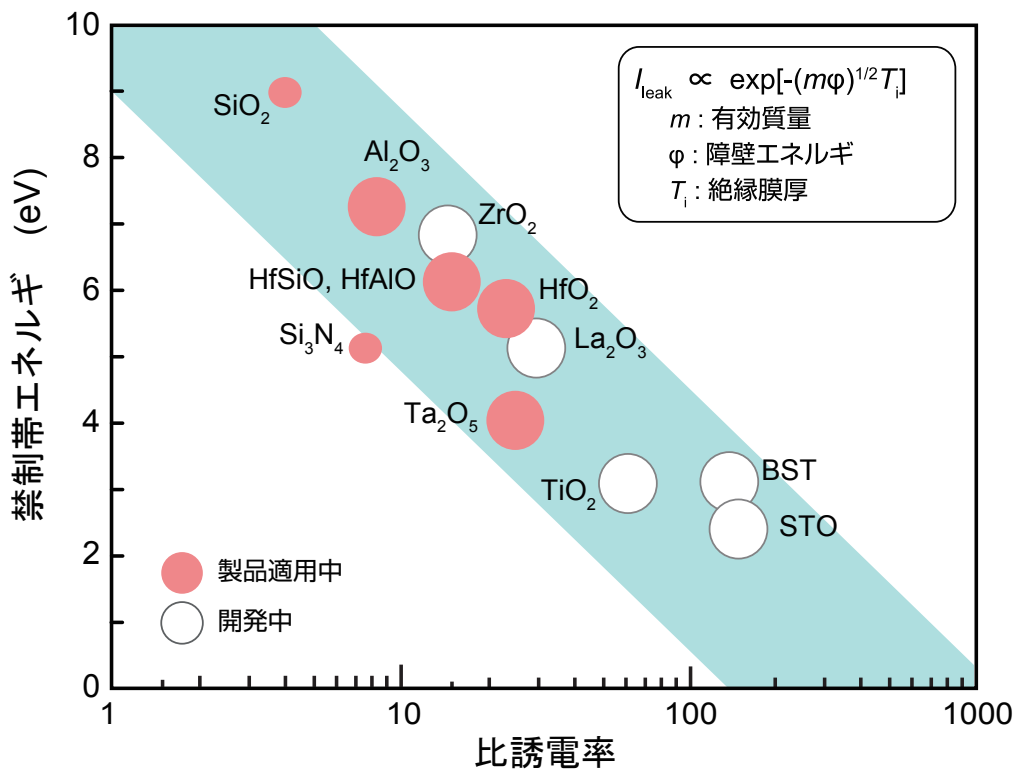
$$Q_s = C_s V_s = \frac{\epsilon_i A V_s}{t_i}$$

電極面積 **A** の増大

[課題]

- 形成の難しさ
- リーク電流の増大

# 記憶キャパシタ容量増大 → 誘電率 $\epsilon$ の向上



$$Q_s = C_s V_s = \frac{\epsilon_i A V_s}{t_i}$$

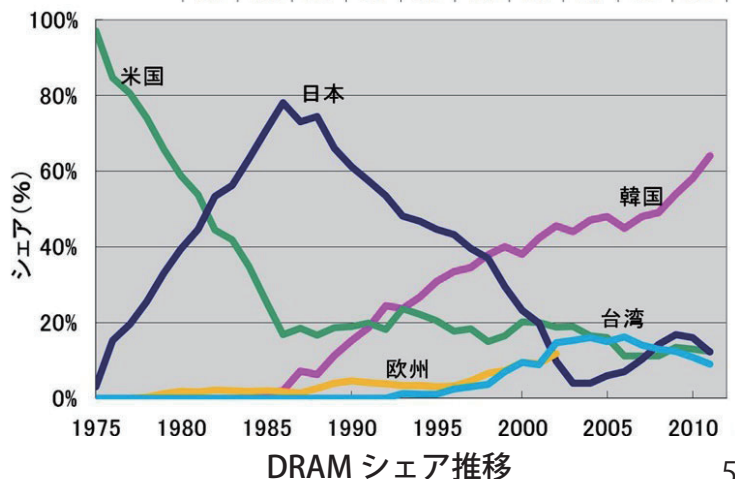
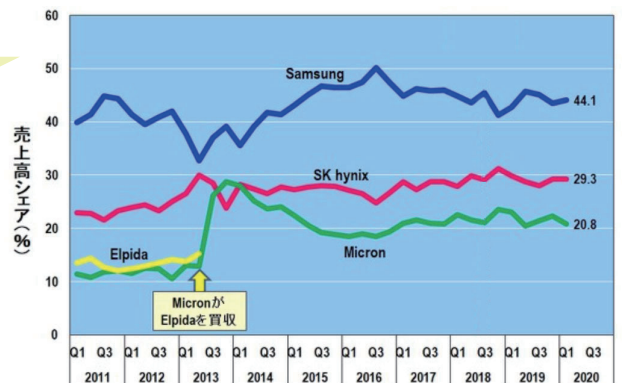
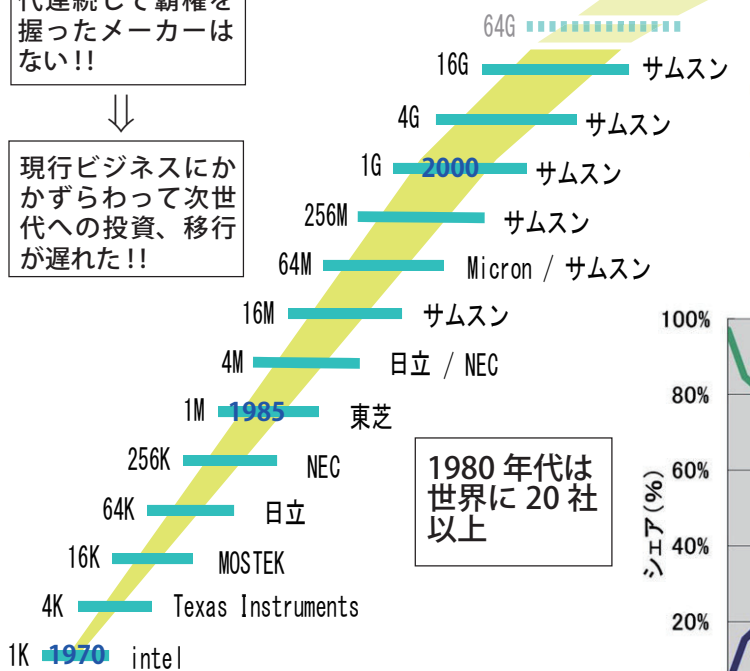
- [課題]
- ・膜形成の難しさ
  - ・リーク電流の増大 (ジレンマ)

# DRAM 覇権交代

<2013 年以降、世界に三社のみ生き残り>

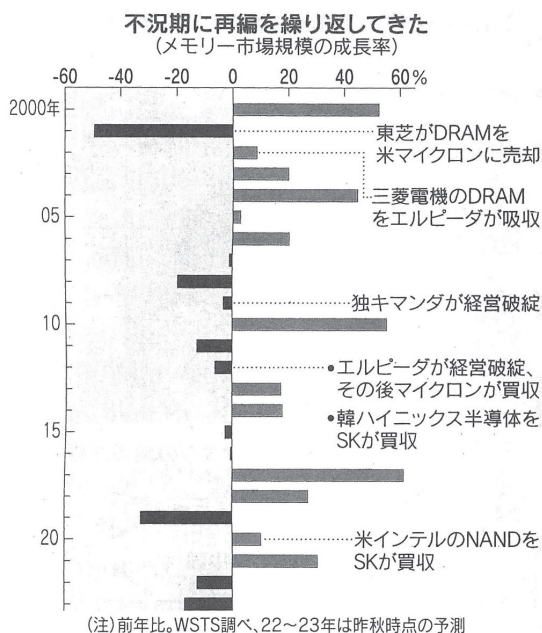
16M までは二世  
代連続して覇権を  
握ったメーカーは  
ない!!

現行ビジネスにか  
かずらわって次世  
代への投資、移行  
が遅れた!!



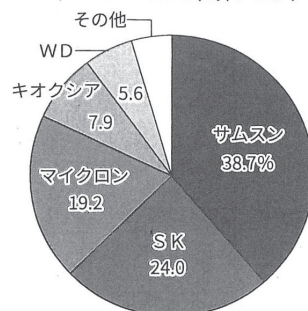
DRAM シェア推移

# 半導体メモリー 回復遠く



半導体メモリーの市況悪化が続いている。世界シェアの39%を握るサムスン電子の半導体部門も14年ぶりに営業赤字となった。かつてはスマートフォンやデータセンターの需要増が市況回復に導いたが、今回はけん引役が見当たらない。主要なメモリー企業はいずれも赤字に陥っており、何度も繰り返されてきた「不況期の再編」につながる可能性もある。

首位サムスンですら赤字に  
(DRAM+NANDの世界シェア)



(出所) 英オムディア  
2022年、出荷金額は1387億ドル

シェア4割サムスン、部門赤字  
スマホ後けん引役不在

## 6.2 EEPROM

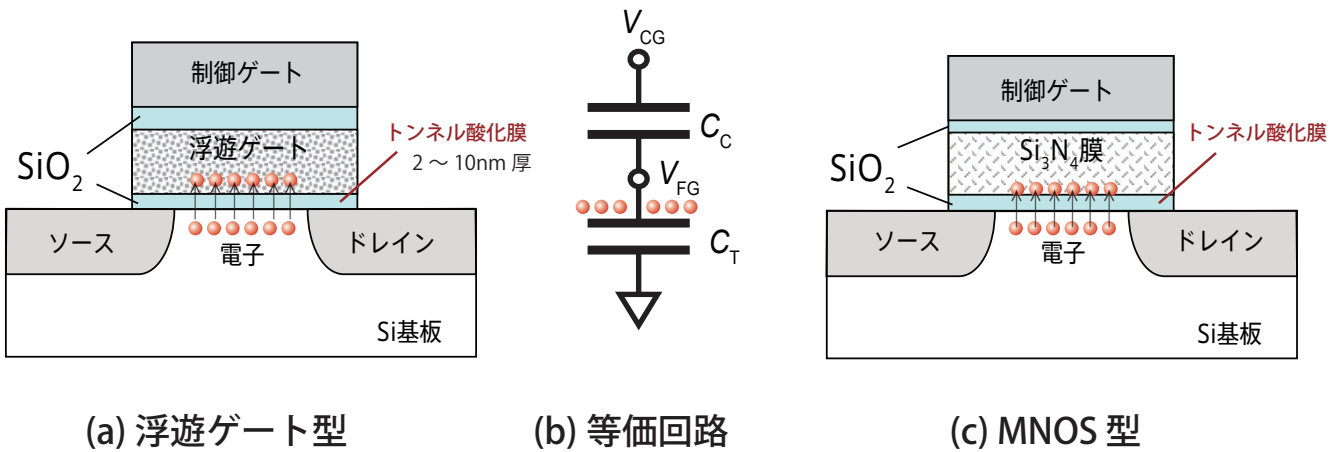
Electrically Erasable  
and Programmable  
Read-Only Memory

電氣的消去・書き込み可能な ROM

(現在ではとくに断らない限りフラッシュメモリを指す)

# EEPROM (電氣的消去・書き込み可能な ROM)

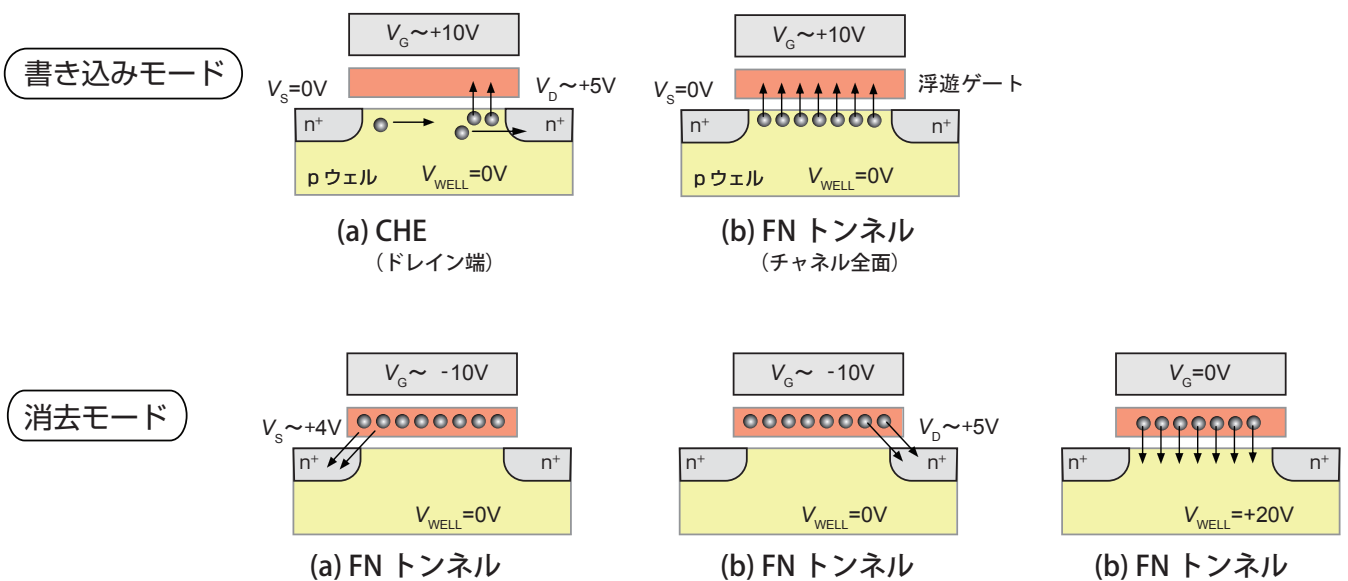
＜一括消去できる EEPROM をフラッシュメモリと呼ぶ＞



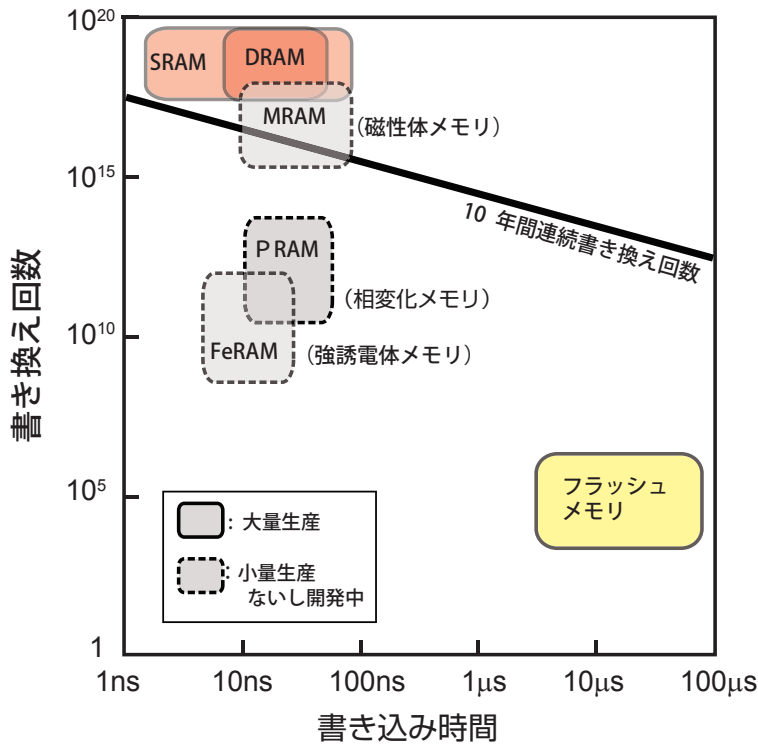
本来電流が流れない極薄 SiO<sub>2</sub> 膜を通して電荷の充放電を行う。強い電界を印加しトンネル現象にて電流を流すので、原理的には SiO<sub>2</sub> 膜を破壊しない。しかし、現実には書き込み回数の制限が生じることから、確率的に破壊しているといえる。したがってフラッシュメモリは常時書き込みをするような用途には向いていない。

MNOS : Metal-Nitride-Oxide Semiconductor 55

## フラッシュメモリの書き込み・消去動作モード

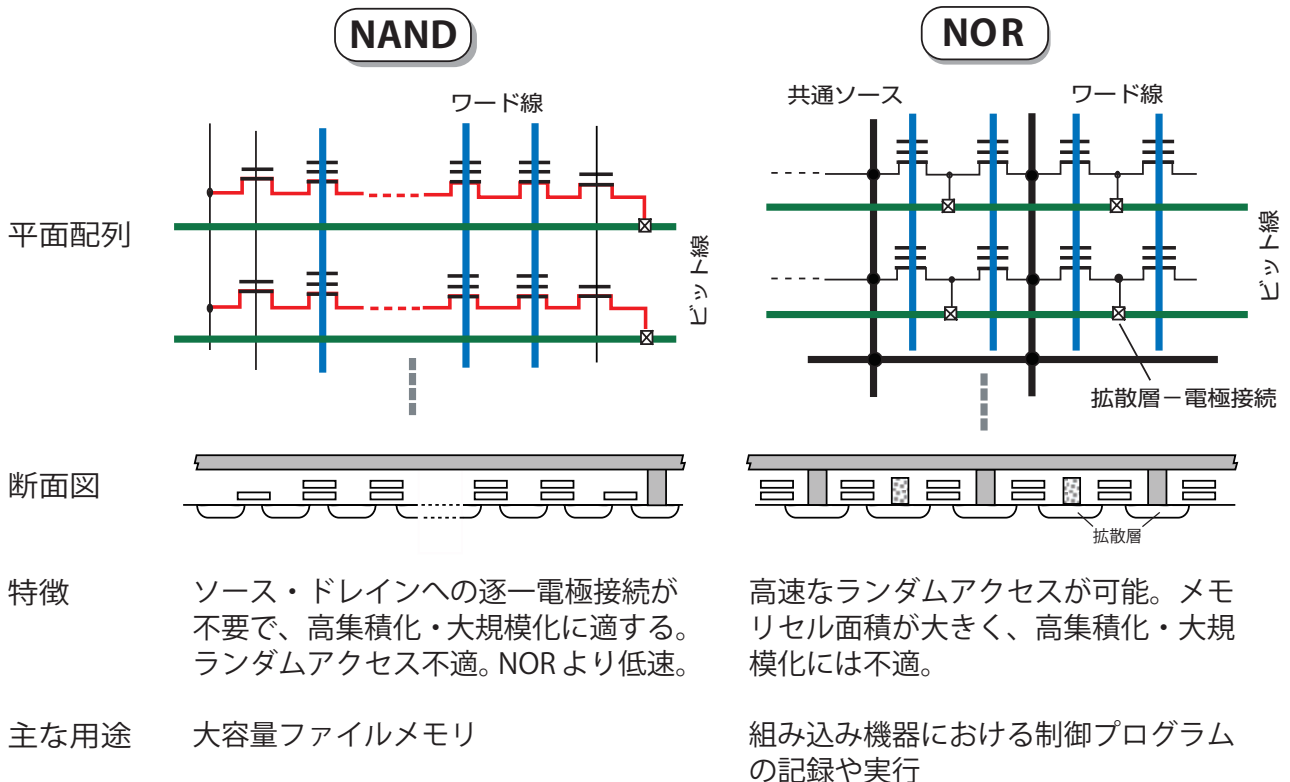


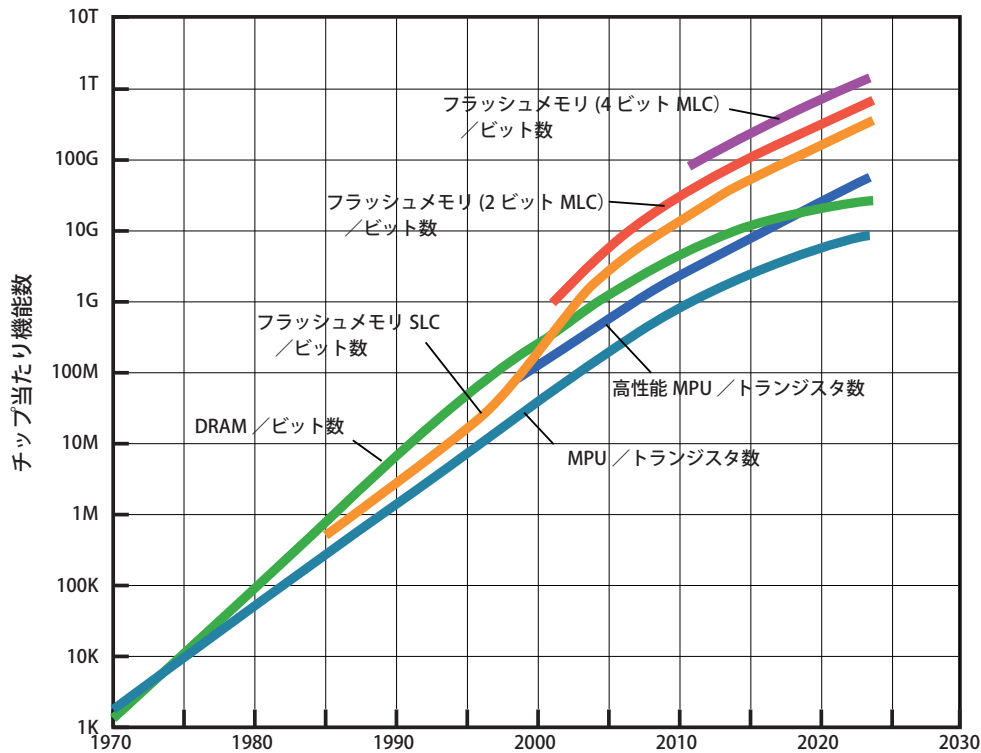
CHE (channel hot electron) : チャネル・ホットエレクトロン  
 FN (Fowler Nordheim) : ファウラー・ノードハイム



その後、フラッシュメモリの書き換え保証回数  $10^5$  は延長できただろうか？

フラッシュメモリのアレー構成方式

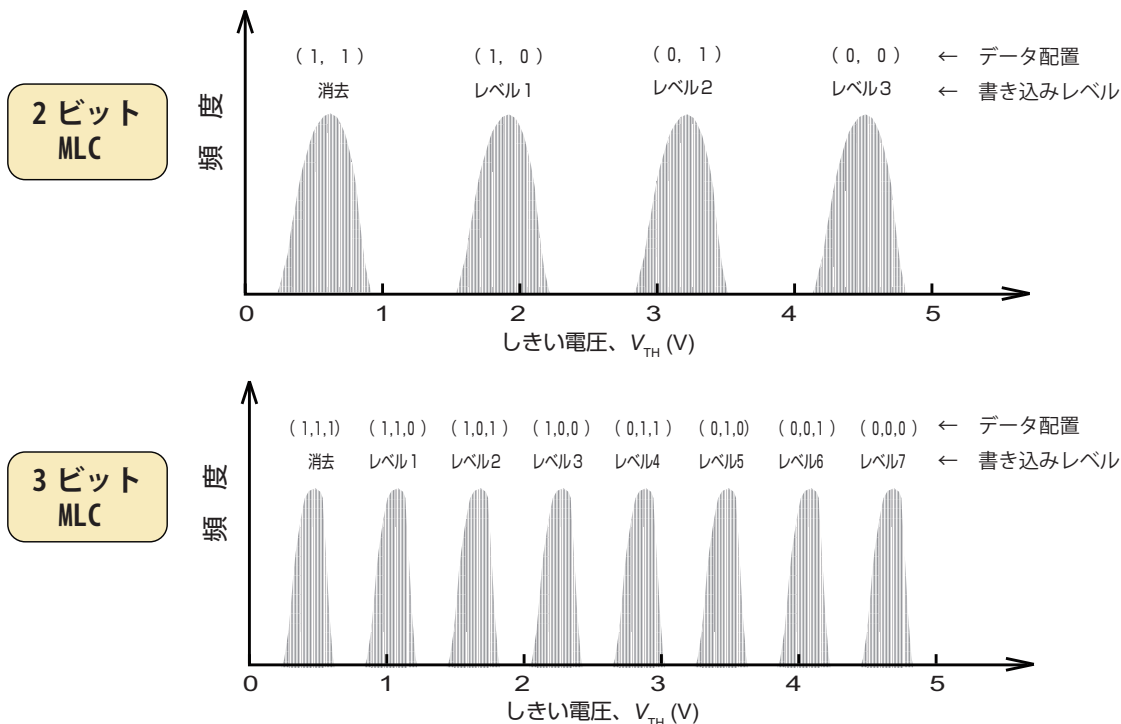




MLC(multi-level cell) を導入したフラッシュの伸びが大きい

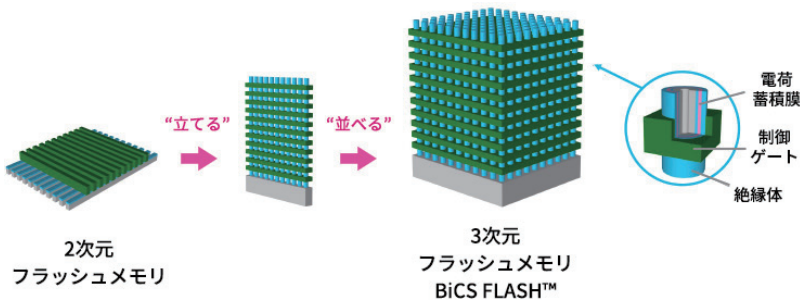
## フラッシュメモリのメモリ規模拡大策（その1） MLC

一つのセルに複数のしきい電圧を設定し、多値レベルセル MLC(Multi-level Cell) とする。動作マージンは狭くなるので、SLC(Single-level Cell) に比べて信頼性は低下する。

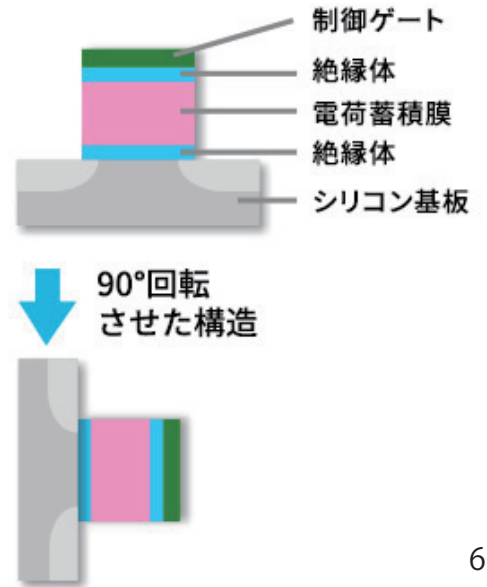
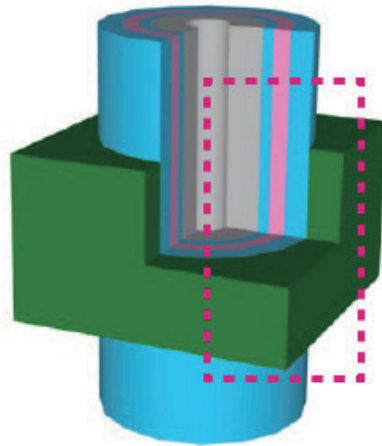


# フラッシュメモリのメモリ規模拡大策（その2）三次元化

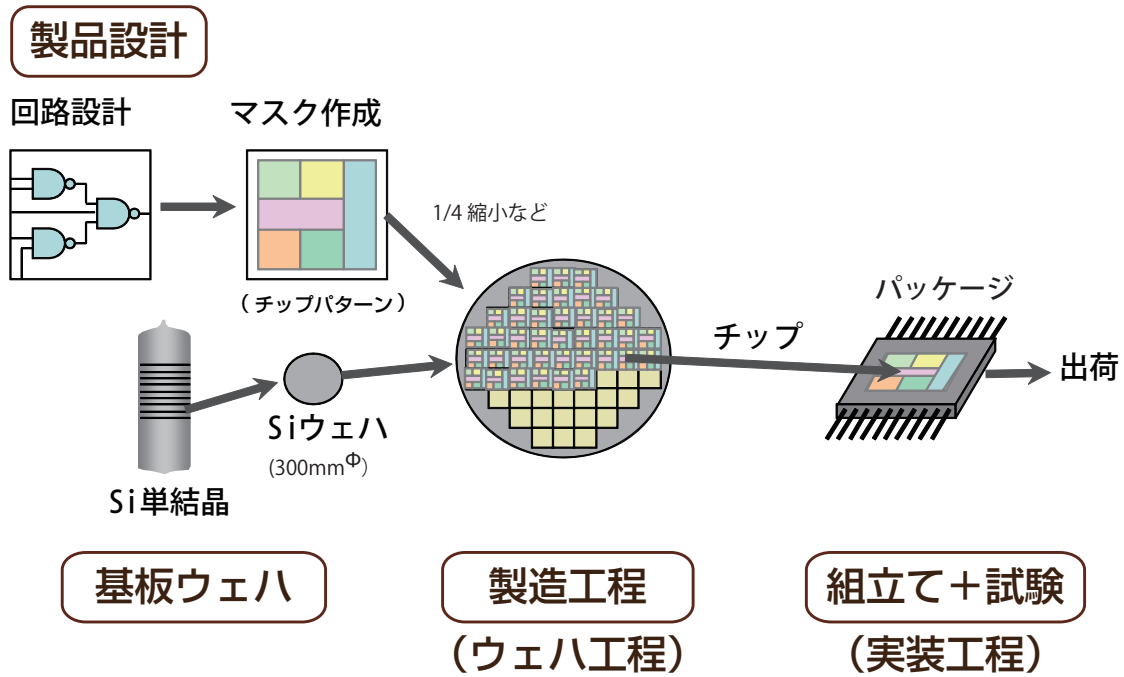
< KIOXIA ウェブサイトより抜粋 >



構造図からフラッシュトランジスタはフローティングゲート型ではなくMNOS型と推測される。

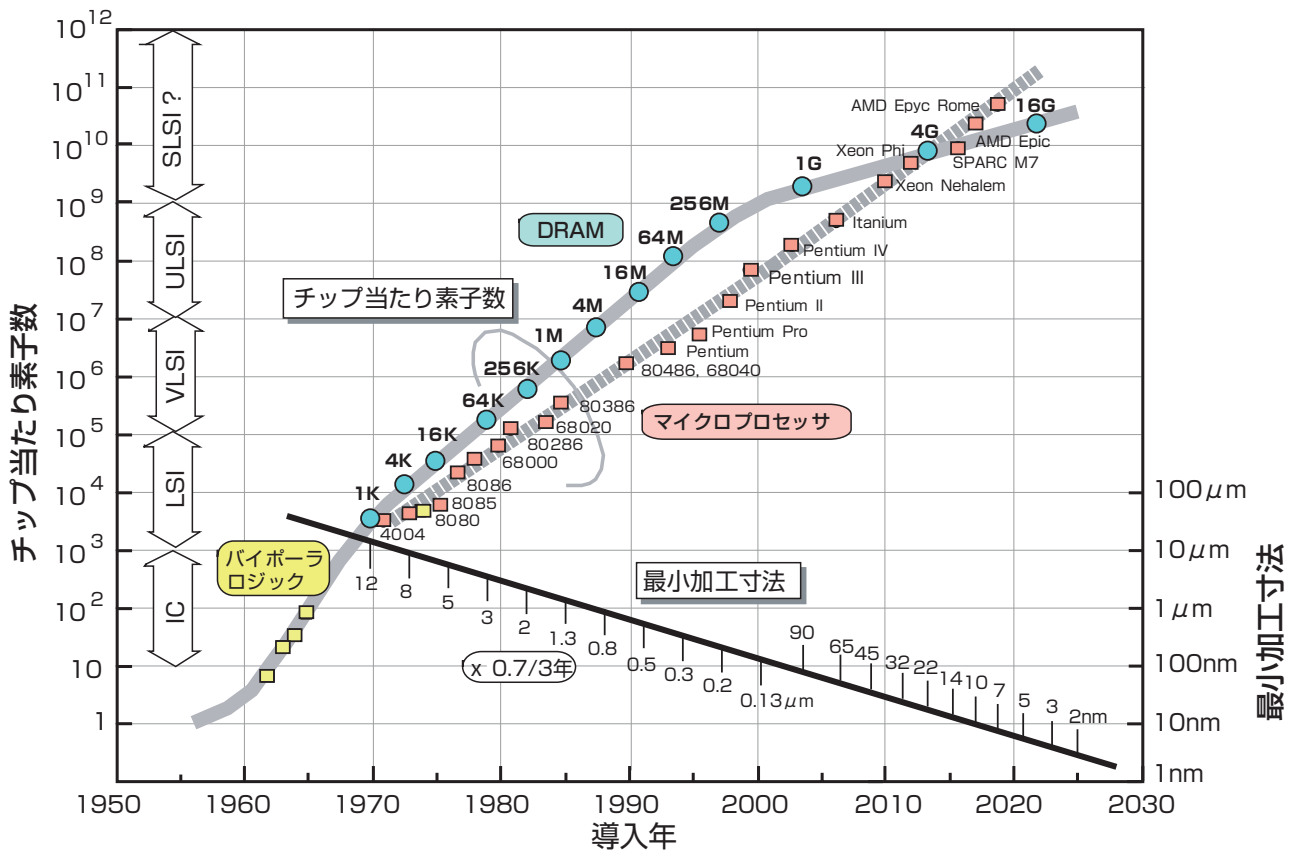


## 7. 微細加工・集積化技術



## 集積回路の素子数のトレンド

<素子の微細化と集積回路の大規模化>



# 集積回路のデバイス・プロセスのトレンド

< X : 時期尚早の推測 >

	1970	1980	1990	2000	2010	2020										
技術ノード (mm)	12	85	32	1.30	0.5	0.3	0.2	0.13	0.09	0.065	45nm	22nm	10nm	5nm	3nm	
DRAM容量 (ビット)	1K	4K	16K	64K	256K	1M	4M	16M	64M	256M	1G	4G	8G	16G	24G	
DRAMセル	構造	3Tr.		1Tr, プレーナ		スタック or トレンチ					新 <del>1</del> リ?					
	等価絶縁膜厚 (nm)	120	100	50	35	20	10	85	43	2	1	0.5	円筒キャパシタ・スタック			
	電源電圧 (V)	20	12		5		内部3.3		3.3	2.51	.5					
	トランジスタ	pMOS		nMOS		CMOS					歪 三 <del>次</del> 元					
	ドレイン構造	単ードレイン		二重ドレイン		LDD	HDD	伸張	ハロー	90 <del>!</del>		FINFET				
	酸化膜厚 (nm)	120	100	75	50	35	25	20	15	12	85	32	FINFET			
	チャンネル長 (μm)	85		32		1.3	0.80	0.8	.5	0.30	.2	0.13	0.09	0.065	13nm?	5nm?
	接合深さ (μm)	1.50	.8	0.50	.350	.3	0.25	0.20	.150	.120	.1	0.08	0.05	0.03		
	リソグラフィ	コンタクト	1/1投影 <sup>1/10</sup> ステッパ		1/5ステッパ (線)		(線)		KrF スキャナ	ArF	ArF液浸		EUV(7nmノード~)			
	エッチング	溶液		プラズマ, RIE		ECR		HDP	ICP							
	素子分離	プレーナ	LOCOS		改良LOCOS		リセス	浅溝	深溝		FINFET		GAA			
	ゲート材料	Al	ポリSi	二層ポリSi		ポリサイド		W/ポリSi	シリサイド		金属					
	配線金属	Al		Al-SiA		I-Si-Cu (TiW, TiN)		W	Cu							
	ウエハ (mm <sup>φ</sup> )	50	60	75	100	125	150	200	300	400?						

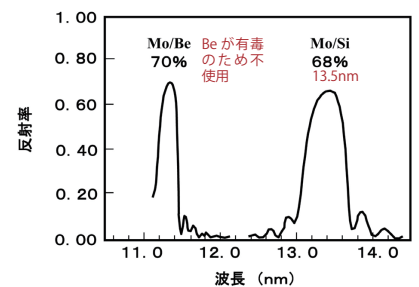
2006年に作成した2010年までの予測

(角南英夫: VLSI工学-製造プロセス編-, コロナ社 (2006))

集積回路製造のトレンドは **微細加工とそれに伴う構造・材料の革新** である。  
 ドライビングフォースは、

- ①集積度向上 (チップ面積縮小→低コスト)
- ②高速化 (大容量処理)
- ③低消費電力化 (小電源、放熱容易)

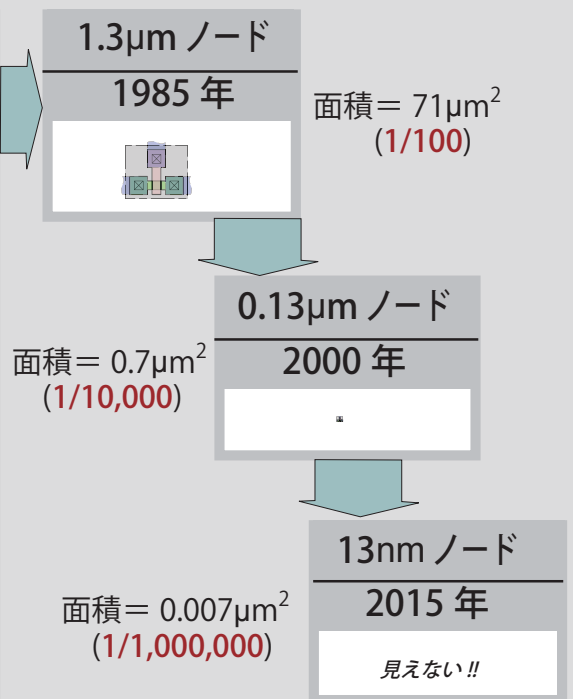
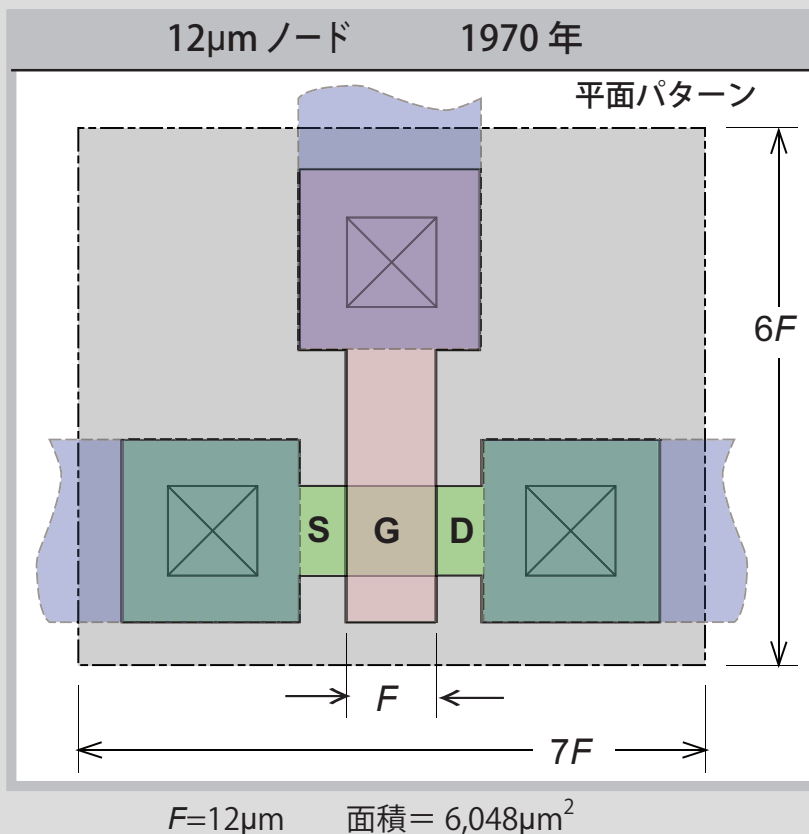
である。要は微細加工を司るリソグラフィの露光装置 (ステッパ、スキャナ)。  
 現在最小加工を実現する EUV(Extreme Ultra-Violet) 露光装置はオランダ ASML 一択。



EUV 光源・多層膜の反射率分布 65

## MOS トランジスタ面積の縮小

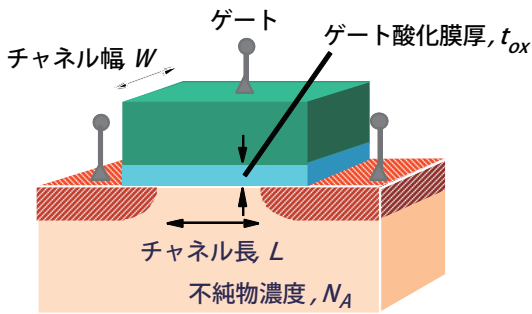
小さくするほど、高速、低消費電力、低コスト



< 技術ノード ≈ F (feature size) >

# MOS トランジスタのスケーリング則（比例縮小則）

MOS トランジスタ構造



電流,  $I \propto \frac{\epsilon_{ox} W V}{t_{ox} L}$

デバイスおよび回路パラメータ

スケーリングファクター

デバイス寸法  $t_{ox}, L, W$   $1/k$

不純物濃度  $N_A$   $k$

電圧  $V$   $1/k$

電流  $I$   $1/k$

静電容量  $\epsilon A / t_{ox}$   $1/k$

遅延時間/回路  $VC / I$   $1/k$

消費電力/回路  $VI$   $1/k^2$

電力密度  $VI / A$   $1$

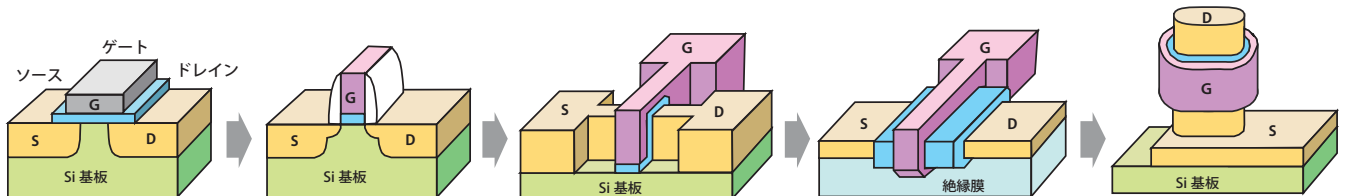
(A:面積、 $\epsilon$ :誘電率、C:静電容量)

MOS トランジスタは微細化にきわめて適する性質を備える → 縮小により高速、低消費電力

(ただし、スケーリングできない因子（サブスレッショルド電流、温度、ビルトインポテンシャルなど）があり、微細化には工夫を要す。おもにトランジスタ構造の革新で対処している。)

# MOS トランジスタ構造の改革

チャンネル長が短くなるに伴い、ソースドレイン間を流れる電流をゲートで制御することが困難になる。この課題を軽減する構造が開発されてきた。



(a) Al ゲート

(b) LDD

(c) FINFET

(d) GAA (Nanosheet)

(e) VTFET (Nanosheet)

Aluminum gate

Lightly-Doped Drain

Fin Field-Effect Transistor

Gate All-Around

Vertical Transport Field-Effect Transistor

1960 年代～

1990 年代～

2010 年代～

2020 年代中頃～

2020 年代後半? ～ (特殊用途?)

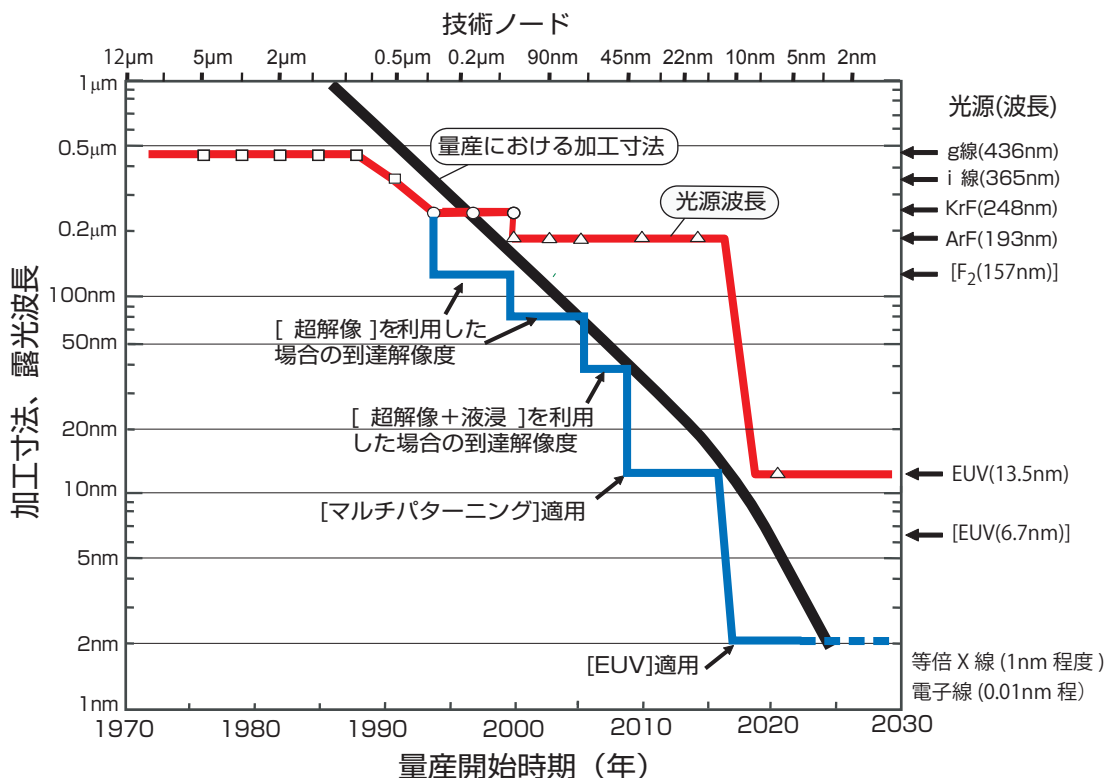


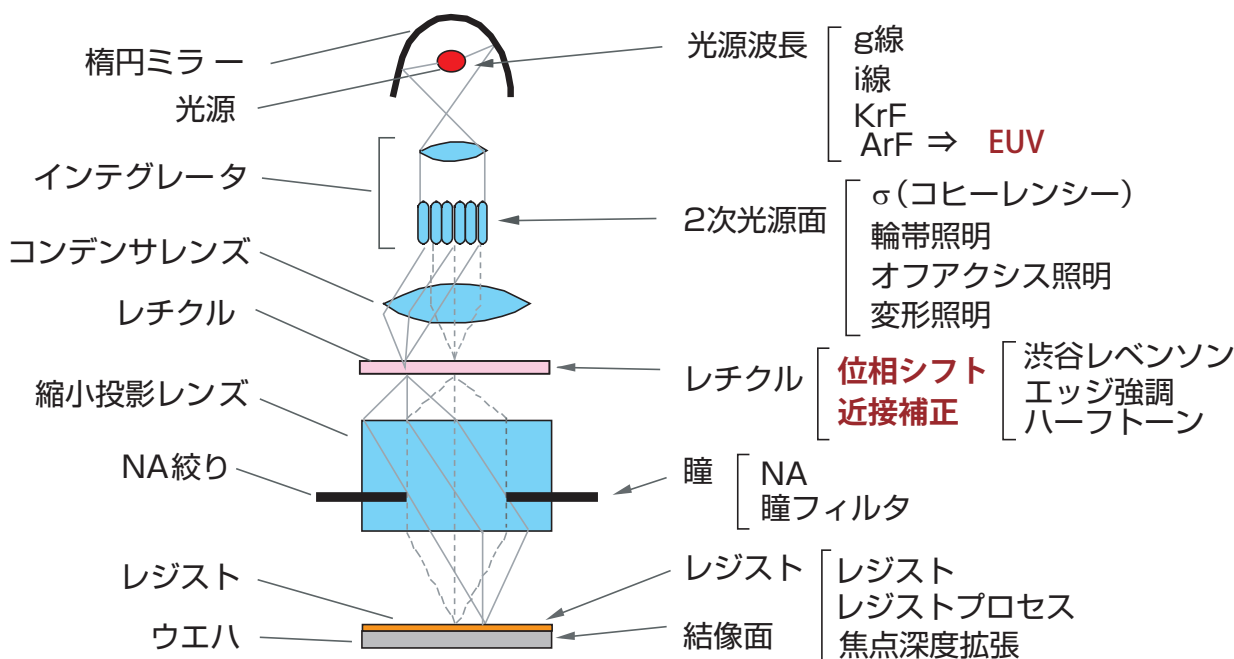
## 学習曲線 (Learning Curve)

学習曲線とは、学習や訓練に費やした労力 (時間や試行回数など) と、対象とする知識や能力の獲得、習熟度合いの関係を図示したもの。< Wikipedia より >  
集積回路製造にも当てはまり、生産規模が大きいほど歩留まりが向上し、コストが下がる。

# リソグラフィ：フォトエッチング (写真食刻法) の革新

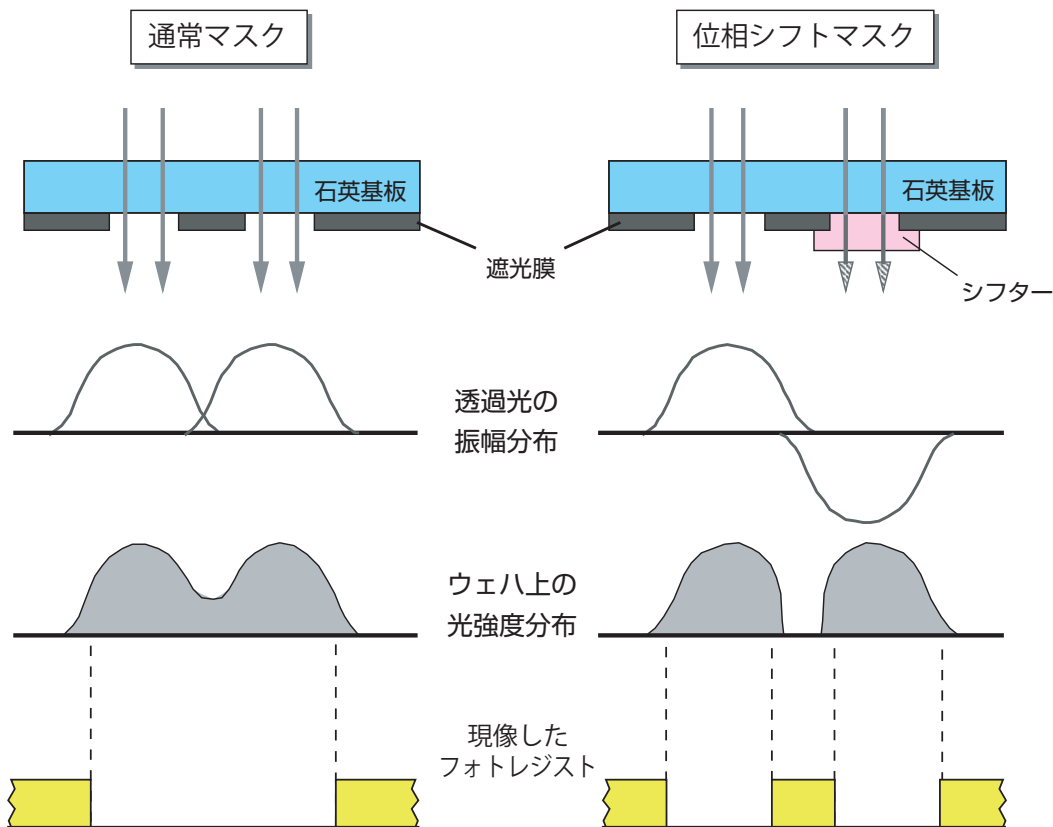
LSI 上にパターンを焼き付けるには、写真触技術を利用する。焼き付ける光の波長に応じて最小加工寸法が定まるため、用いる光源は下の図に示すように世代を追うごとに短波長化してきた。





## 位相シフトの解像度向上の原理

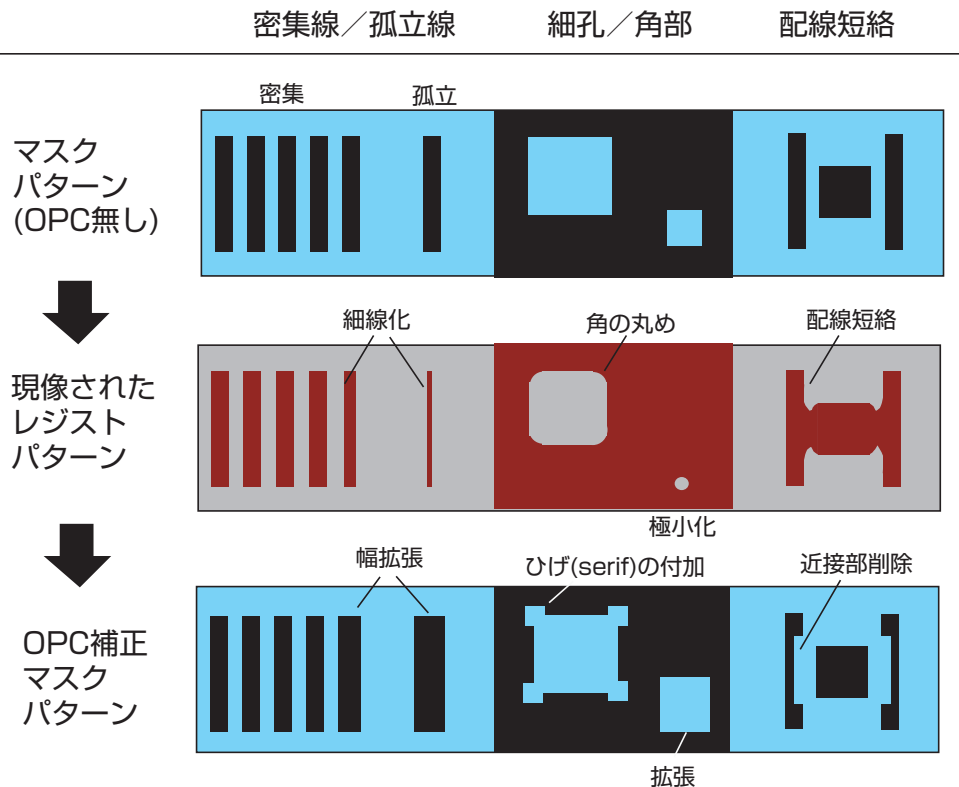
< 光の干渉を利用して、近接パターンを分離 >



# 各種の位相シフト法

手法	空間周波数変調	補助	エッジ強調	シフト遮光	クロムレス	ハーフトーン
マスク						
レジストパターン						
マスク						
光振幅						
光強度						
	Alternating	Outrigger	Rim	Shifter Shutter	Shifter Edge	Half Tone

# 近接効果補正：OPC (Optical Proximity Correction)





Source: <https://www.samsung.com/semiconductor/minisite/exynos/products/mobileprocessor/exynos-9825/>, <https://consumer.huawei.com/en/campaign/kirin-990-series/>

Carl Zeiss SMT GmbH, L. Wilschmeier, P. Gräupner, P. Kürz, W. Kaiser, J. v. Schoot, J. Mallmann, J. d. Pee, J. Stoeldraijer

2020-02-24

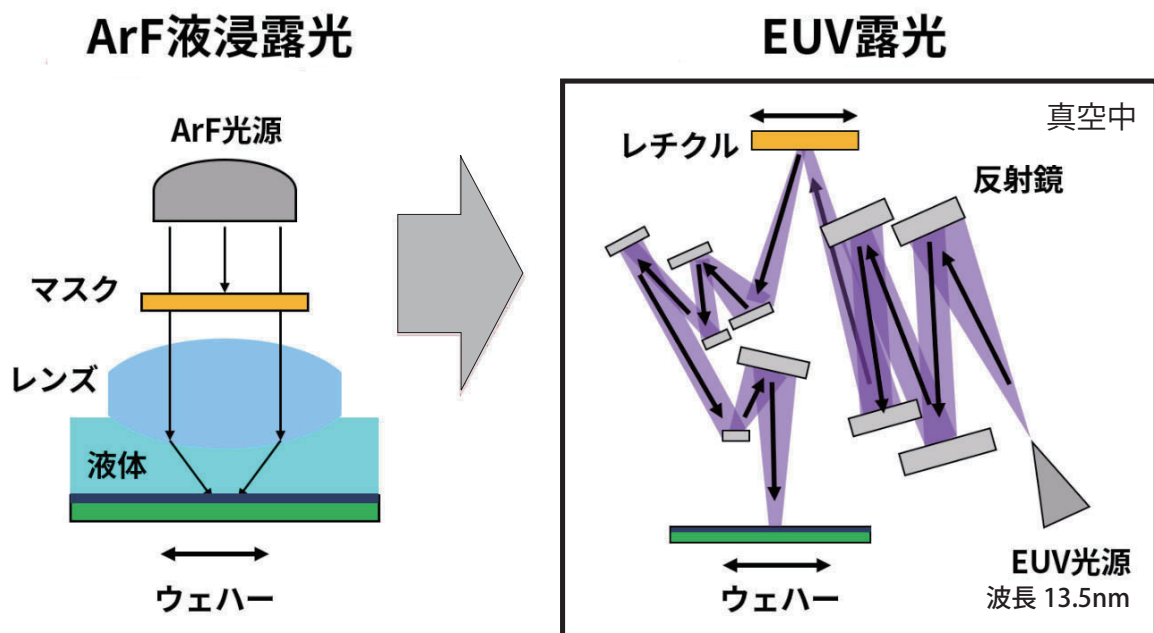
2

LSI プロセスのトレンドは一に微細加工、二に微細加工、三に微細加工である。ドライビングフォースは、①**集積度向上**（チップ面積縮小→低コスト）、②**高速化**、③**低消費電力化**である。要は微細加工を司るリソグラフィの露光装置（ステッパー、スキャナー）。現在7nm以下の最小加工を実現する EUV(Extreme Ultra-Violet) 露光装置はオランダ ASML 一択。

## EUV 露光装置の概要（概念図）

< Extreme Ultra-Violet : 極端紫外線 >

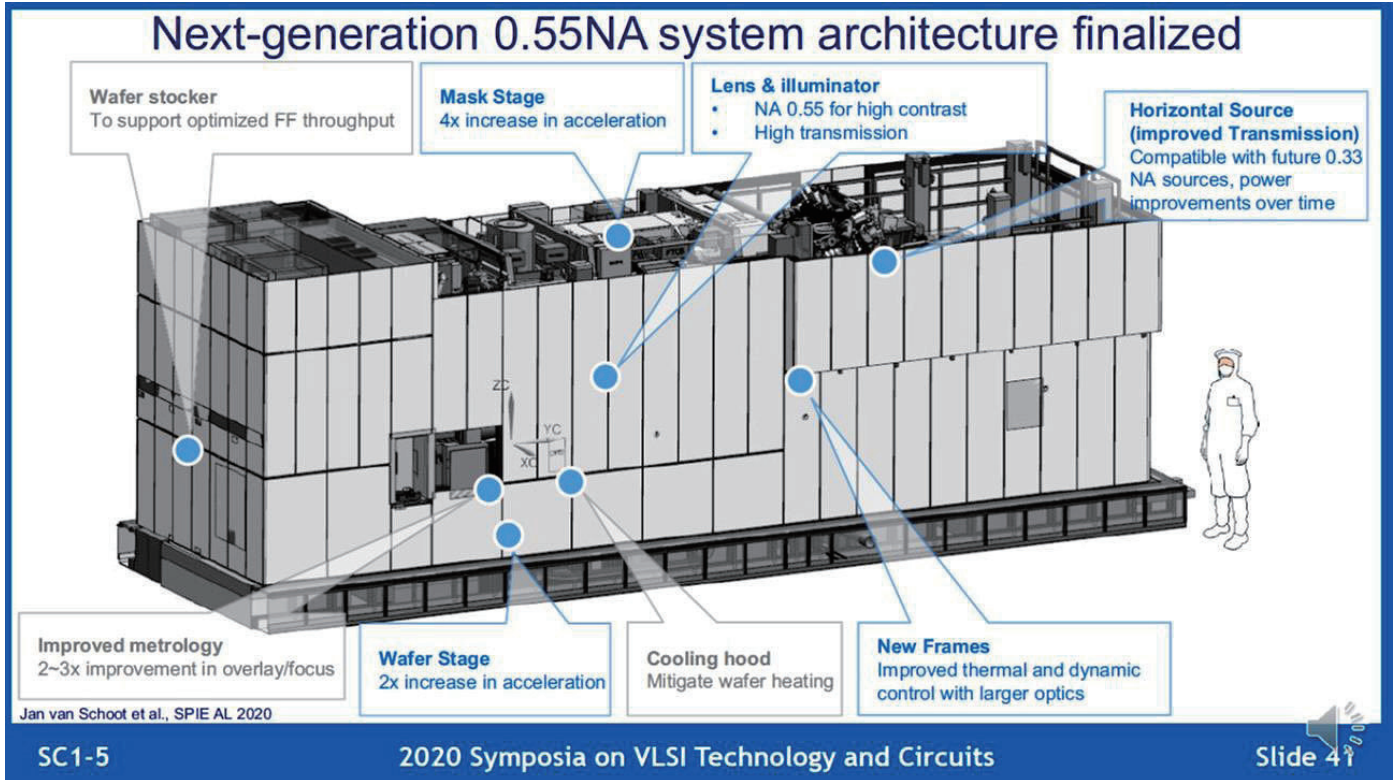
ASML ウェブサイトより抜粋



# 次世代 EUV 露光装置 (NA が 0.3 から 0.55 へ)

NA : Numerical Aperture (開口数)

とんでもない大きさと価格 (250 億円以上と推定)

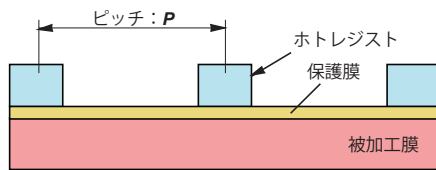


出典 : Anthony Yen, ASML, "EUV Lithography and Its Application to Logic and Memory Devices", VLSI 2020, SC1.5

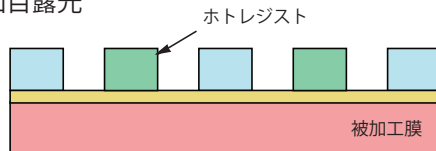
## 二倍ピッチの実現

### 二重露光法

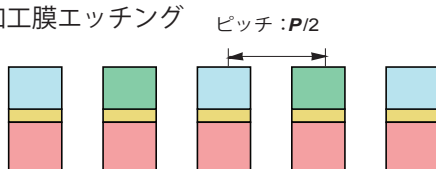
1. 一回目露光



2. 二回目露光

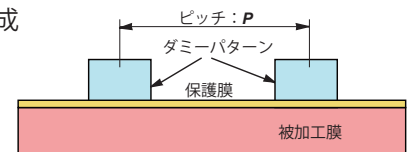


3. 被加工膜エッチング

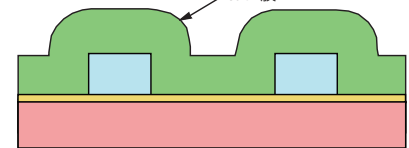


### サイドウォール法

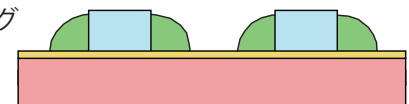
1. ダミーパターン形成



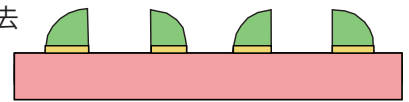
2. CVD 膜堆積



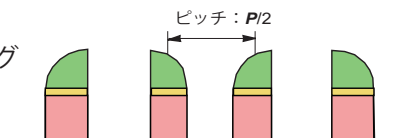
3. 全面均一エッチング



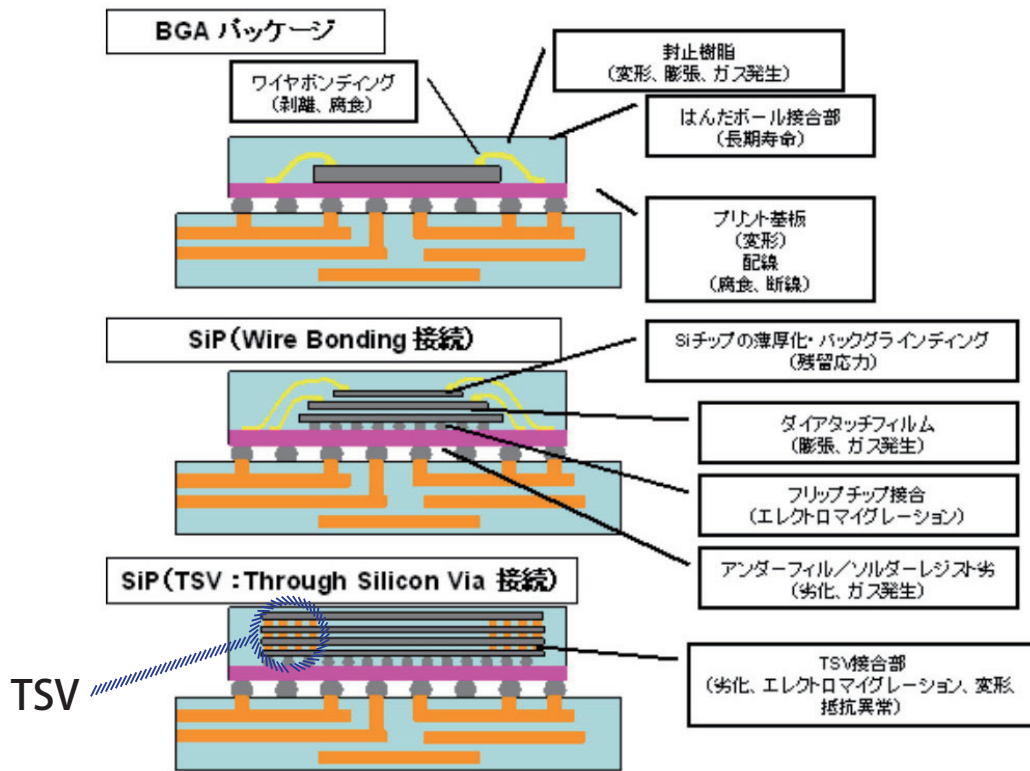
4. ダミーパターン除去



5. 被加工膜エッチング



## TSV(Through Silicon Via) によるチップ積層と電気的接続

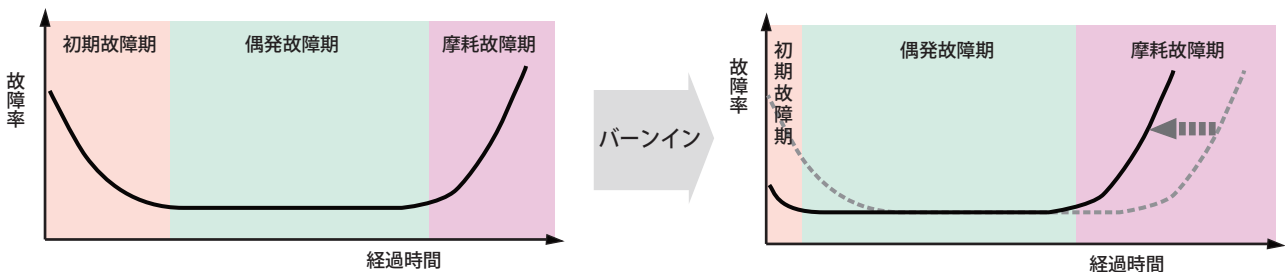


## 故障率曲線 (バスタブ曲線)

<素子製造後、バーンインによって初期不良を除外>

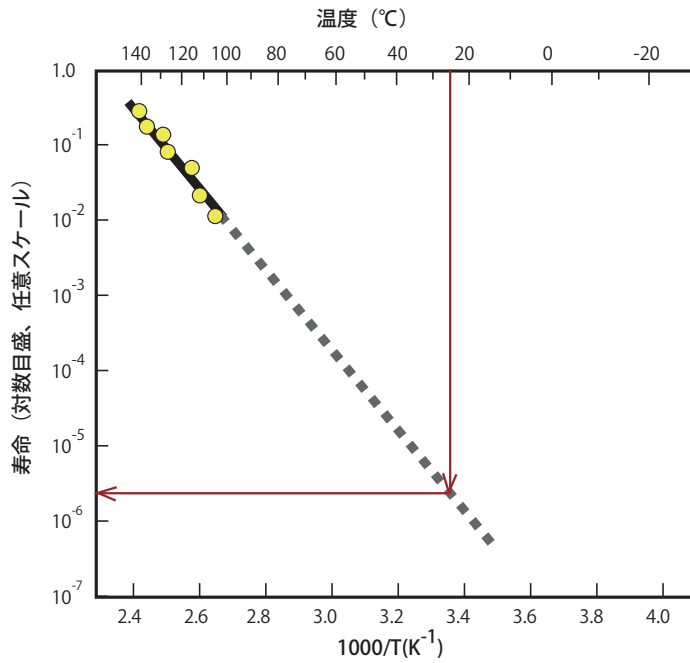
### エージング:

別名バーンインとも呼ばれ、故障因子を加速させるために半導体素子を高温下において通常より高電圧を印加し、活性化エネルギーを高めて初期不良を除去する。半導体デバイス製品で長らく行われてきた製品のスクリーニング方法である。



故障率曲線 (バスタブ曲線) のモデル図 (製品によって大幅に異なる)

ただ、製造に習熟するにともない初期不良は減少し、かつバーンインは摩耗故障期を近づける可能性が懸念されることから、製品によっては行われなこともあるといわれている。



スウェーデンの科学者スヴァンテ・アレニウスが提唱したある温度での化学反応の速度を予測する式である。

反応の速度定数  $k$  は

$$k = A \exp\left(-\frac{E_a}{RT}\right)$$

$A$ : 温度に無関係な定数

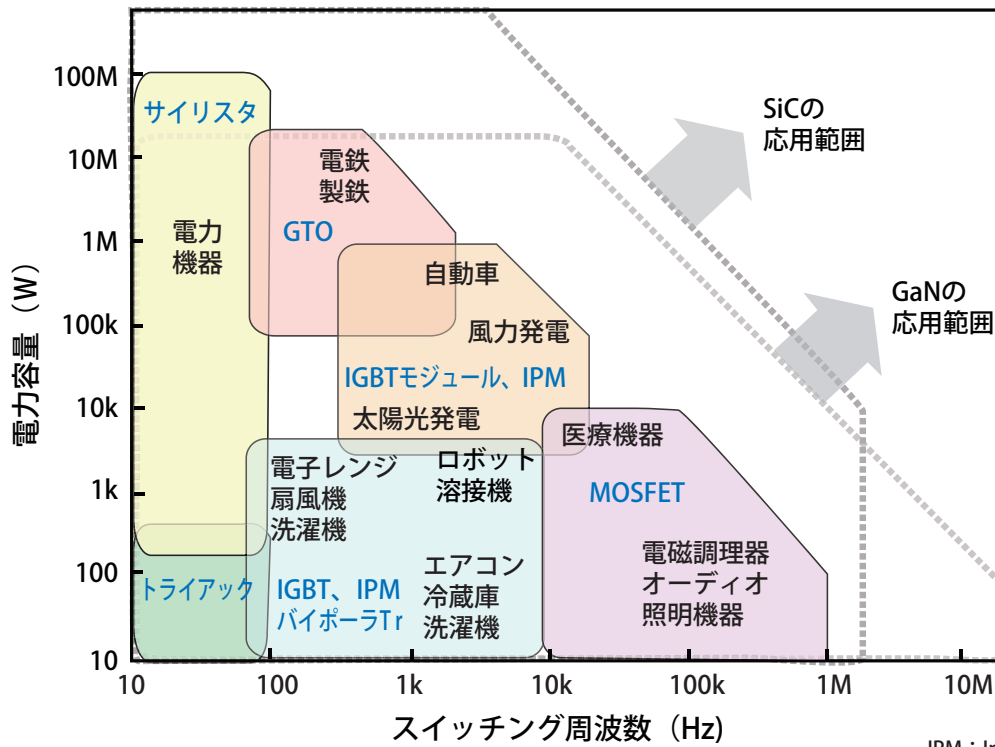
$E_a$ : 活性化エネルギー (1mol あたり)

$R$ : 気体定数

$T$ : 絶対温度

- 温度加速劣化試験においてあえて故障を誘発し、その温度における故障率（寿命）を求める。
- 温度を変化してこれを繰り返すことにより、上記のような回帰直線が描ける。
- これを常温の 25°C に延長し、常温におけるその製品の寿命を求める。

## 8. パワーデバイス

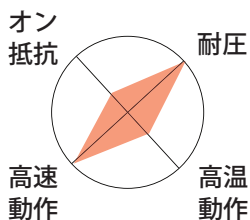
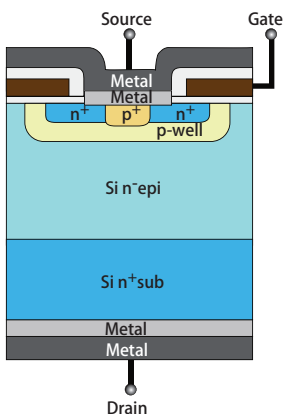


IPM : Intelligent Power Module  
GTO : Gate Turn-off Thyristor

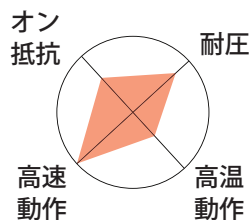
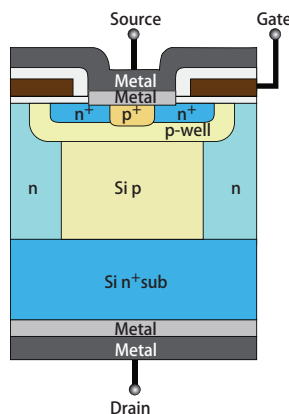
# パワーデバイスの種類

IGBT : Insulated-Gate Bipolar Transistor : MOSFET で注入、バイポーラ動作  
DMOS : Depletion MOS : 常時オンの MOSFET

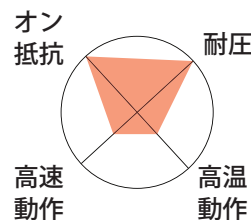
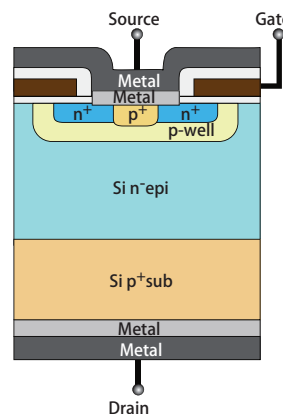
Si DMOS



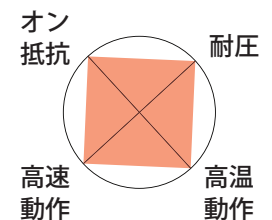
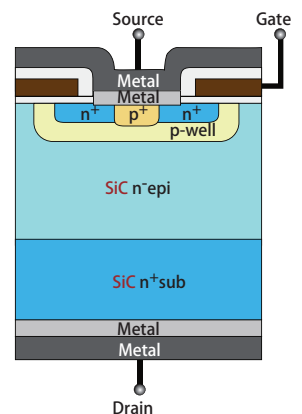
Si Super-Junction MOS



Si IGBT



SiC DMOS

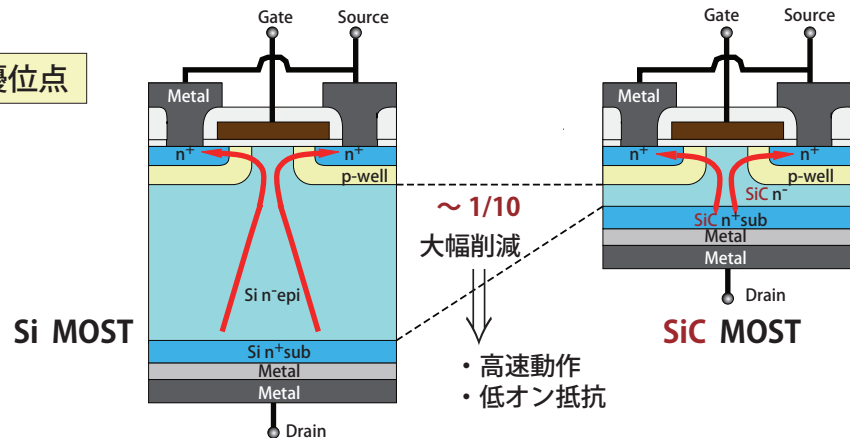


# 高周波パワーデバイス材料の比較

■ : 優    ■ : 良

材料	破壊電圧 (MV/cm)	熱伝導率 (W/cm·K)	電子密度 (cm <sup>-2</sup> )	移動度 (cm <sup>2</sup> /V·s)	飽和速度 (cm/s)
Si	0.3	1.5	~ 10 <sup>12</sup>	1500	1x10 <sup>7</sup>
GaAs	0.4	0.5	~ 10 <sup>12</sup>	8500	1.3x10 <sup>7</sup>
SiC	3.0	4.9	~ 10 <sup>12</sup>	400	2x10 <sup>7</sup>
GaN	3.0	1.5	~ 10 <sup>13</sup>	380	2.7x10 <sup>7</sup>
関連動作	高電圧	高電力密度および小型化	高利得および高効率		

構造上の優位点



## SiC、GaN の特長／開発の歴史

[ 菅田正夫, 知財コンサルタント&アナリスト ]より抜粋、要約

### SiC、GaN の特長

次世代パワー半導体に用いられる SiC や GaN は、物性上バンドギャップが大きいため、絶縁破壊電圧が高くなり、高電圧を扱うデバイスでの利用に向いている。高温においてもドーピング密度に比べて真性キャリア密度が十分に小さく、pn 接合が問題なく動作する。つまり、高温動作を求める用途に適しており、パワー半導体としてとても魅力的な存在になっている。

既に SiC や GaN では、300 ~ 500°C という高温での動作が確認されている。しかし従来の Si パワーデバイスでは 200°C を超える温度での動作を想定していないので、高温動作に向く半導体パッケージの技術的な蓄積が遅れている。このため、SiC や GaN といえども、当面は 200 ~ 250°C 程度の接合温度で利用している。

このため SiC や GaN の特長が十分活かされていない。しかし、例えばハイブリッド車 (HV) では、Si IGBT (Insulated Gate Bipolar Transistor) を冷却するための専用冷却水系 (60°C) が必要で、SiC パワー半導体で 200°C の接合温度が達成できれば、エンジン用冷却水系 (120°C) と共用できる。それにより冷却装置 1 系統分 (ポンプやラジエータなど) が不要となる。これによりコスト削減と車体軽量化が同時に実現できる。

### 開発の歴史

高電圧や高温に強いという SiC、GaN のメリットは 1950 年代から理解されていたが、良質な単結晶ウエハーを作ることが Si と比較して難しかったため、実際にデバイスの開発が進み始めたのは 1980 年代以降のことである。

1995 年には、Si ユニポーラ素子の限界を超える耐圧 1750V の SiC SBD (Shottky Barrier Diode) が試作されている。これ以降 SiC が注目を集め、2000 年以降の社会的な省エネルギーへの要請と相まって SiC パワー半導体の研究が促された。

2001 年には、Siemens から分離独立 (1999 年) した Infineon Technologies が早くも SiC SBD を発売し、このとき実用化段階に入ったといえる。SiC SBD は Si PIN ダイオードの上位互換品であり、Si 半導体での回路設計技術をほぼ継承できるので、パワー半導体のスムーズな世代交代につながると考えられた。

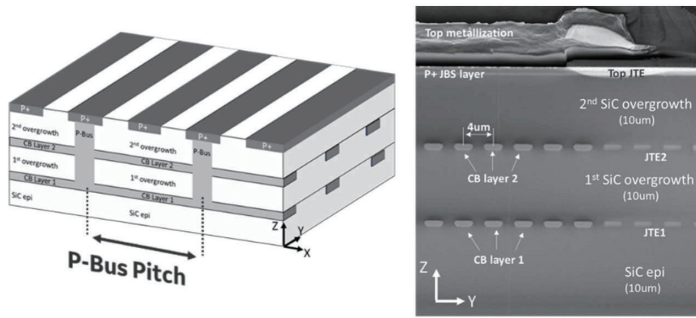


Fig. 1. Schematic view (left) and SEM cross sectional view (right) of 3.3kV SiC Charge-Balanced (CB) JBS diodes.

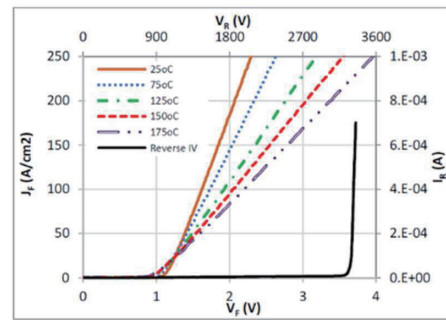


Fig.2 Forward and reverse characteristics of our 3.3kV SiC CB JBS diode.

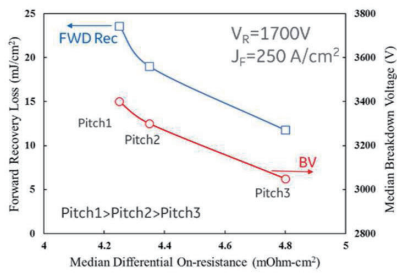


Fig. 3. Tradeoff of measured on-resistance versus switching loss (forward recovery) of 3kV SiC CB-JBS diodes with different P-Bus pitches.  $J_F=250A/cm^2$ ,  $V_R=1.7kV$

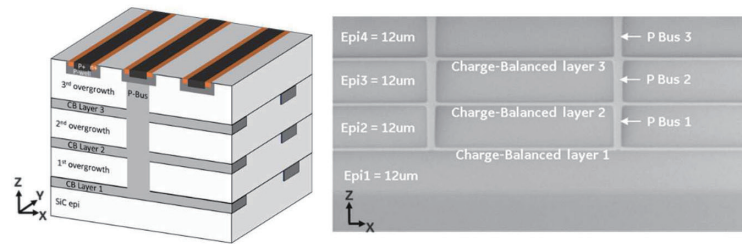


Fig. 4. Schematic view (left) and SEM cross sectional view (right) of 4.5kV SiC Charge-Balanced (CB) MOSFET.

# 9. MEMS

## Micro Electro Mechanical Systems

MEMS（メムス）とは「微小な電気機械システム」という意味の英語の略称で、半導体のシリコン基板、ガラス基板、有機材料などに機械要素部品のセンサ・アクチュエータ・電子回路などをひとまとめにしたミクロンレベル構造を持つデバイスを指す。

日本では「マイクロマシン」と呼ばれることもあり、MEMS 機器の大きさは、一般的には全長が mm 単位で、その部品は  $\mu\text{m}$  単位という極小の世界である。

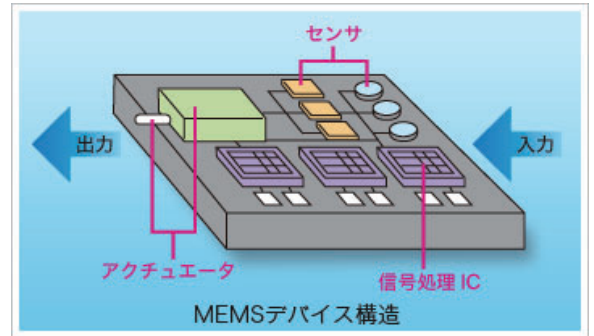
## MEMS の特徴

MEMS と一般の半導体素子との違いは、構造が立体的であり、可動部を有するという点である。しかし例外もあり可動構造がない DNA チップなども MEMS と呼ばれている。

機械を微小化すると、小型化だけでなく資源や消費エネルギーの節約による低コスト化もできるなど、多くのメリットがある。MEMS は小型化、省電力化、高機能化、低コスト化が必要な機器には欠かせないデバイスといえよう。

## MEMS の用途

世の中には半導体が至る所に利用されている。MEMS も同様に、あらゆる製品の中に存在している。



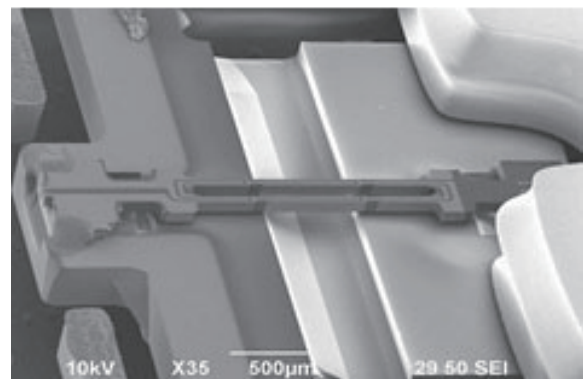
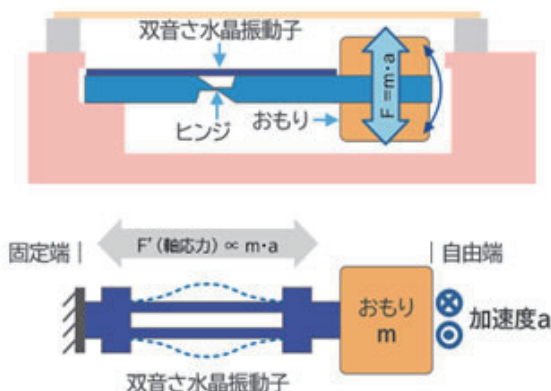
## 代表的な MEMS デバイス

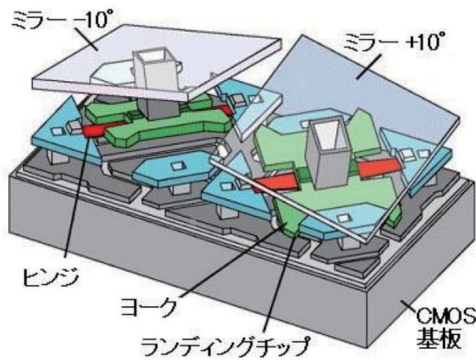
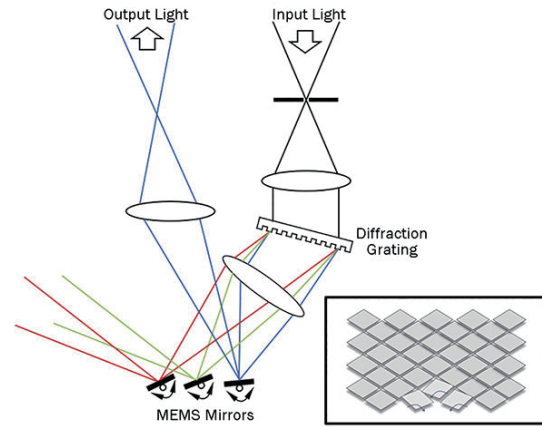
- ・プリンタヘッド（特にインクジェットプリンタ用）
- ・デジタルミラーデバイス（DMD）
- ・圧力センサ
- ・HDDのヘッド
- ・加速度センサ
- ・ジャイロ스코ープ
- ・DNA チップ
- ・光スイッチ
- ・光スキャナ
- ・ボロメータ型赤外線撮像素子
- ・AFM用カンチレバー
- ・流路モジュール
- ・波長可変レーザ
- ・光変調器

# 加速度センサー

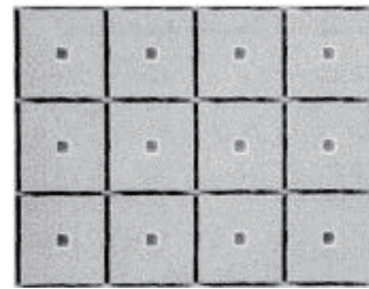
## 検出方式

- ・ **周波数変化型**：センサー素子の共振周波数変化で加速度を検出する。Q 値の高い音叉構造を用いることにより、高い安定性と高分解能を実現できるため、構造物モニタリングや地震計などに使われている。
- ・ **静電容量型**：低加速度計測に向く、かつ自己診断機能を実現しやすいため、自動車の車体制御等に採用される。
- ・ **圧電型**：高周波数・高加速度（衝撃）の計測向きで、自動車の衝突検知や機器の振動計測・落下試験などに使われる。
- ・ **ピエゾ抵抗型**：MEMS 技術をベースとした大量生産による低コスト化を実現しており、ゲームや携帯機器等に多く使用されている。
- ・ **サーボ型**：低域での位相特性が良く、地震観測や構造物モニタリングに採用されている。





静電駆動ミラーの原理



ミラーアレイの拡大写真

## 10. 今後の展望

10.1 集積回路製造技術開発の今後

10.2 半導体業界の動向

10.3 TCAD への期待

## 10.1 集積回路製造技術開発の今後

### 1. あくまで微細化、高集積化

- ◆ トランジスタ構造 : 最小チャネル長限界 → 脱シリコン?  
可能性?
- ◆ 微細加工 : EUV → 等倍 X 線 → 電子線  
スループット、コスト課題

### 2. 三次元化 : 歩留まり (コスト)、放熱限界 層数限界

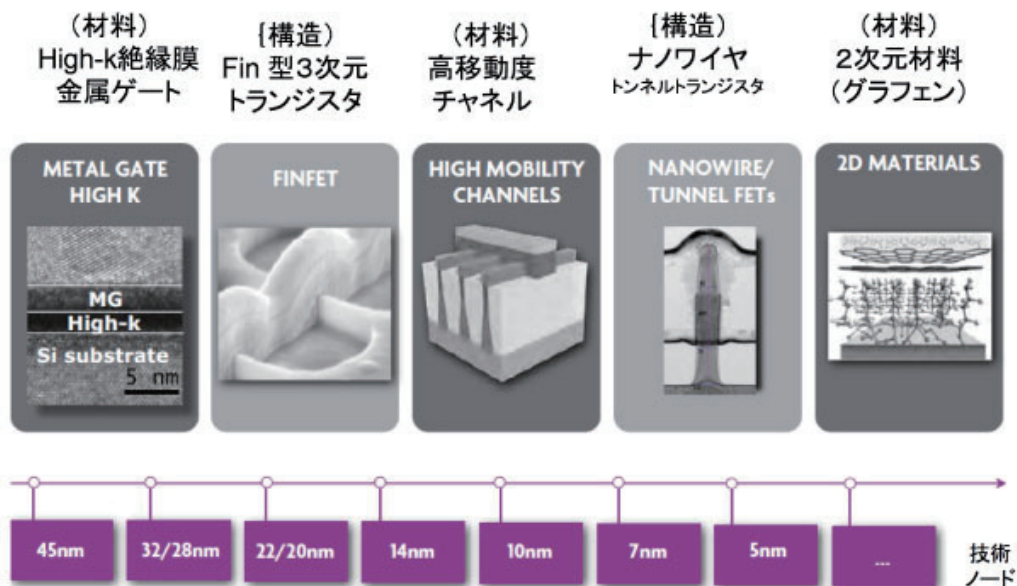
### 3. 新デバイス : シリコン高集積化限界の次に来るものは?

- ◆ 光融合 : 主役? おそらく、シリコン集積回路に付加
- ◆ スピン : 新機能?

93

インテルやサムスンとも研究協業を進め、微細化で世界をリードするベルギーのコンソーシアム IMEC も、「今後、材料やデバイス構造を交互に更新することにより 5nm まで微細化を進める目処が立っている (下図)」としている。たしかに、「**Atoms cannot scale**」(原子は縮小できない)と言われるように、いずれ物理的限界は来るだろうが、物理的限界の前に経済的な (コスト上の) 限界が先に来る可能性が高いかもしれない。

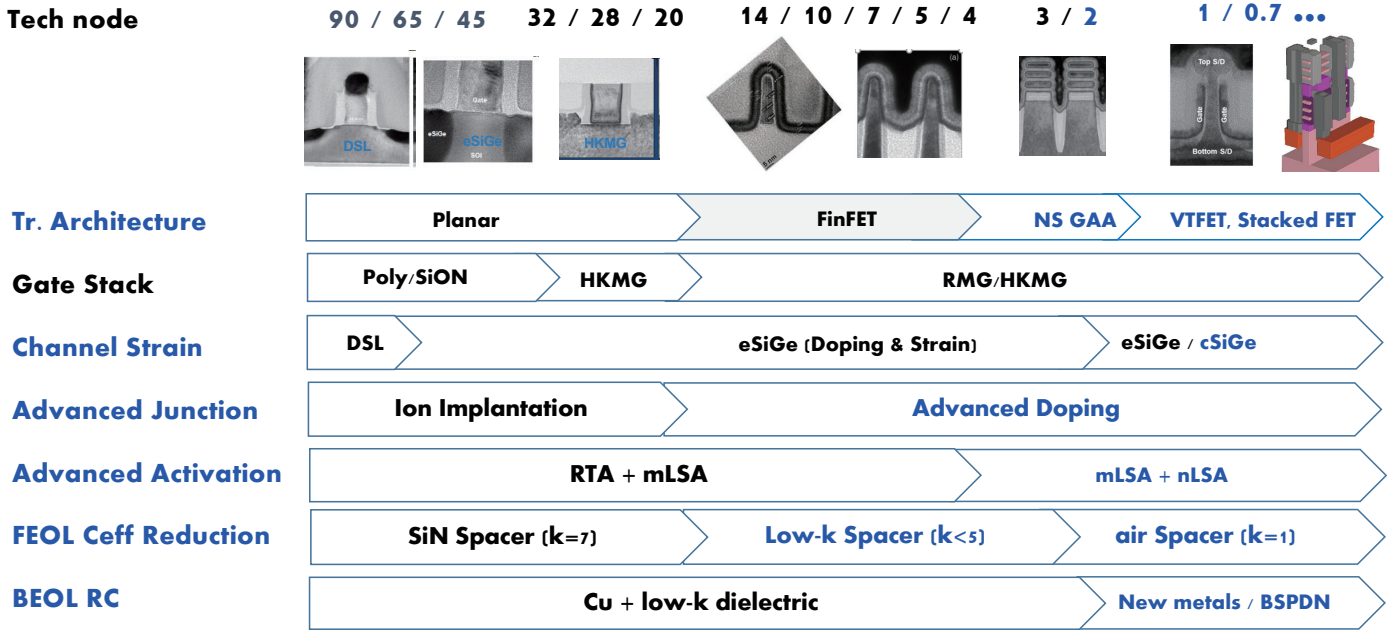
ムーアの法則は、もともと微細化に関する法則ではなく集積化に関するものであるから、平面的な微細化が困難になったら、縦方向に 3 次的に積み上げてチップ間を Si 貫通ビア (TSV : Through Silicon Via) で積層すれば、ムーアの法則は終焉せず、更に延命する。このため、三次元化、とりわけ TSV プロセスのコストダウンは必須である。三次元実装は、ロジックよりもメモリの方が先に実用化段階に入っている。



新たな材料や構造を導入して微細化を進めるロードマップ (出所: imec)

94

## Innovations to Continue CMOS scaling



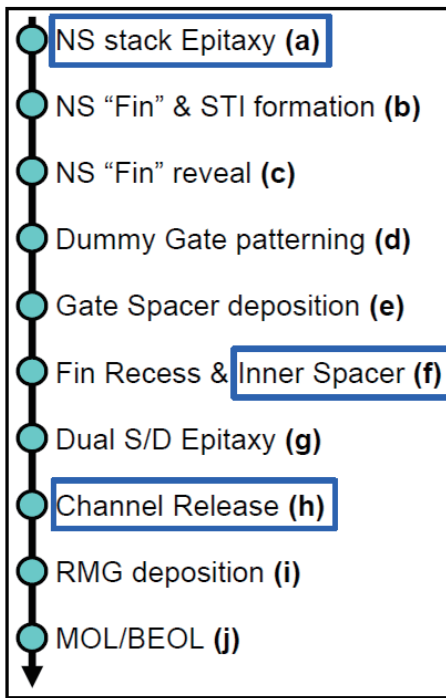
**GAA** : Gate All Around、**RTA** : Rapid Thermal Anneal、**HKMG** : High-K Metal Gate、**NS** : Nano Sheet、**FEOL**(Front End Of Line) : 基板工程 (デバイス層)、**BEOL**(Back End Of Line) : 配線工程 (メタライズ層)

## Transistor Architecture Innovations

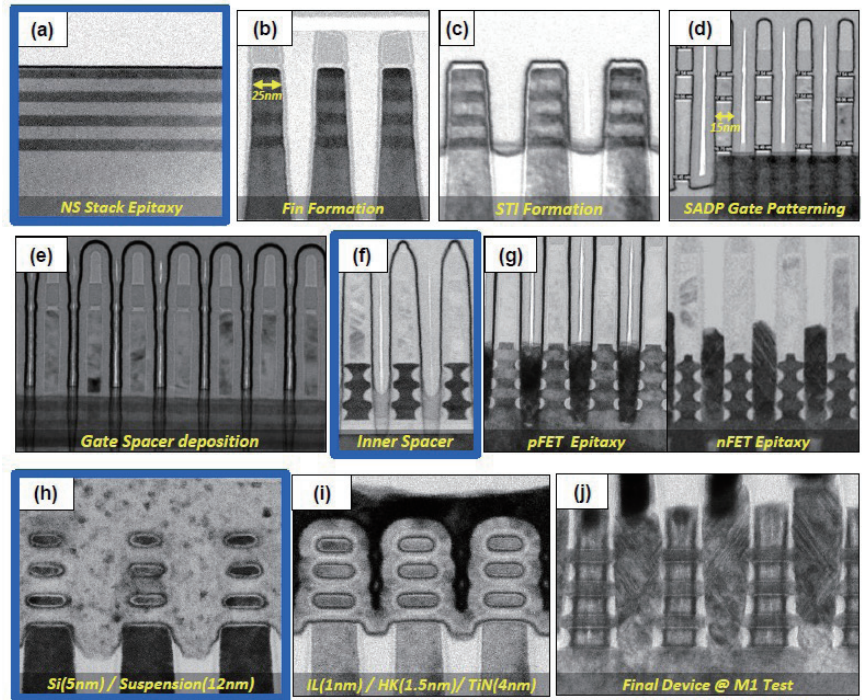
Architecture	Planar	FinFET	Nanosheet	VTFET	Stacked FET
Intrinsic Lg scaling knobs	Tinv Shallow Junction Channel doping	Thin body(Dfin) FD Partial GAA	Thinner body(Tsi) FD Full GAA	Relax CPP Scaling	Tinner Body FD Full GAA New channel material
Lg Scaling limitations	$L_{min} \sim (tox, 1/Na, Xj)$ RDF	* $L_{min} \sim (tox, Dfin)$ Dfin ~ 5nm	$L_{min} \sim (tox, Tsi)$ Tsi ~ 4nm	$L_{min} \sim (tox, Dfin)$ Tsi ~ 5nm	$L_{min} \sim (tox, Dfin)$ Tsi ~ 4nm
Performance advantages		SCE            + channel mobility + Weff / FP       +	SCE            ++ Channel mobility + Weff / FP       ++	SCE            + MOL resistance ++ Weff / FP       +	SCE            ++ Channel Mobility ++ Weff / FP       +++

\* D. Frank et al, IEDM 1992 W. Haensch et al, IBM J of R&D July 2

# Nanosheet Process flow



N. Loubet et al, VLSI2017



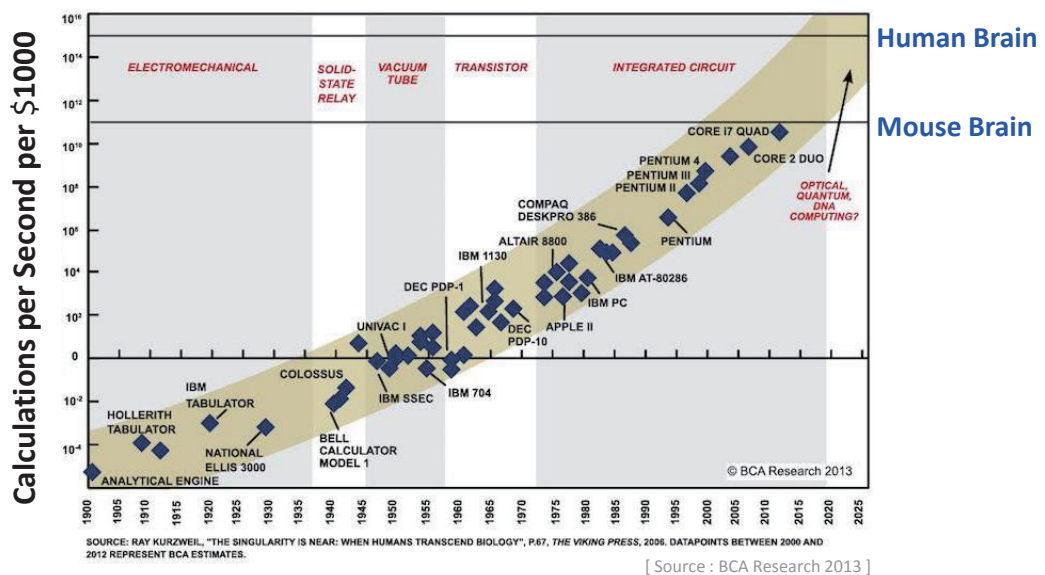
J. Frougier et al, SSDM2021

11

97

# The key is Energy-Efficient CMOS Device

“ Exponential growth of calculations over 70 years ”



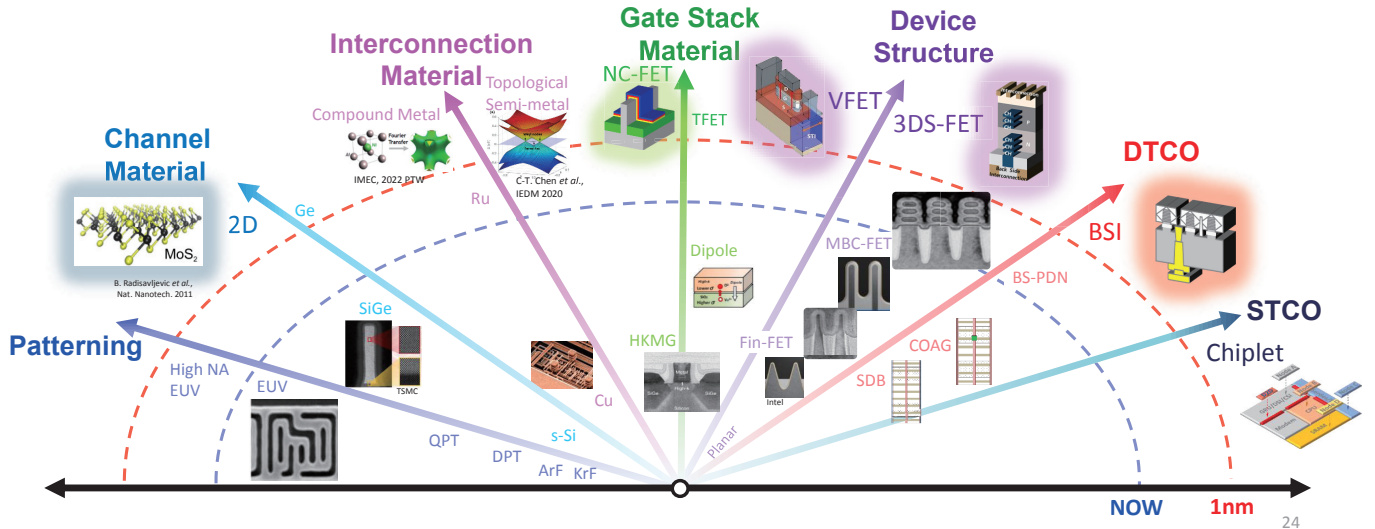
SOURCE: RAY KURZWEIL, "THE SINGULARITY IS NEAR: WHEN HUMANS TRANSCEND BIOLOGY", P.67, THE VIKING PRESS, 2005. DATAPPOINTS BETWEEN 2000 AND 2012 REPRESENT BCA ESTIMATES.

[ Source : BCA Research 2013 ]

98

# Candidates for Energy Efficient CMOS Devices

“ Innovations in structures, materials & processes to shrink **standard cell area** without decreasing effective device width & minimum metal width ”



## 微細化に見切りをつけて三次元化するフラッシュメモリ

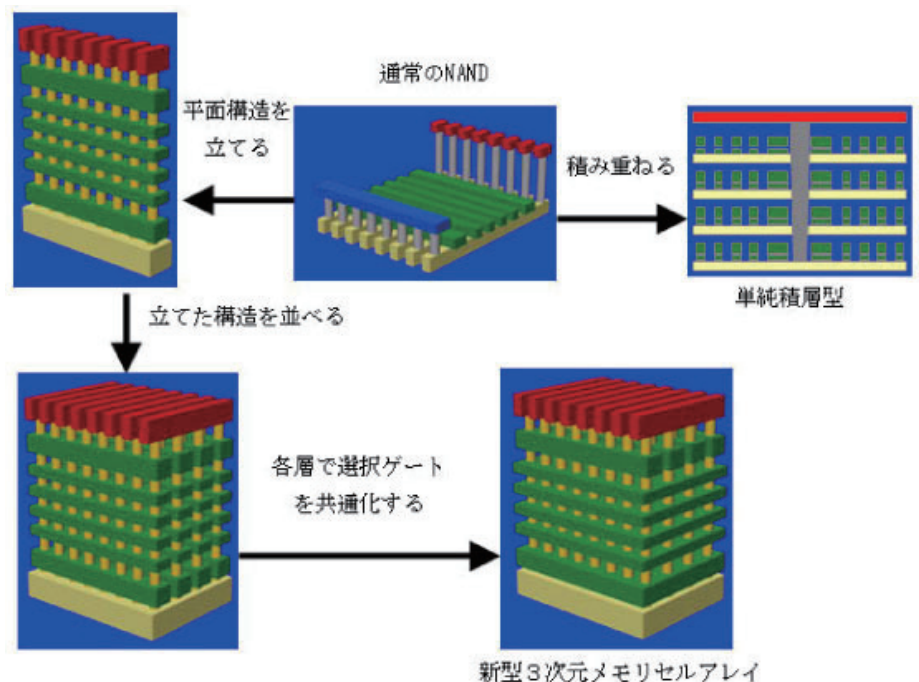
(2015年記事)

微細化が最初に行き詰まったのは、最も早いペースで世代交代が行われてきた NAND フラッシュメモリである。本市場においてトップのサムスンに次ぐ東芝は現在 15nm フラッシュメモリ（ワード線の配線ピッチの 1/2 が 15nm）の生産を同社四日市工場では始めている。

しかし、微細化によって記憶素子に蓄積できる電子数が極端に少なくなり、さらにはメモリセル間の干渉の増大などで**大容量メモリの信頼性（書き換え寿命や読み出し誤り率）が急激に悪化**してきており、デバイス特性としての物理的限界を迎えようとしている。

微細化をすることなく大容量化とビットコストの低減を図る方法として新たに登場してきたのが、**セルアレイを積層する三次元化**である。

当初、平面メモリセルアレイをそのまま積み上げていく方式が考案されたが、メモリ層を一層追加するたびに最小線幅のパターンを形成するコストの高いリソグラフィ工程を経ねばならず、コスト低減が出来なかった（右図・右上）。



NAND フラッシュメモリの三次元化（出所：東芝）

## DRAM も三次元実装で高集積・高性能化

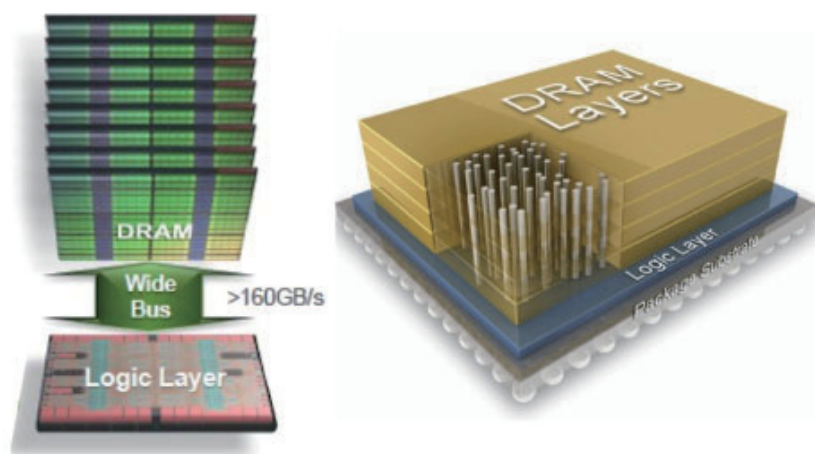
フラッシュメモリだけではなく、DRAMの微細化もワード線が20nmを下回るあたりで物理的限界に直面した。メモリ機能に必要なキャパシタ（蓄電池）の容量を維持できなくなるからである。フラッシュと同様のデバイス動作原理上の限界である。デバイスとしての物理的限界に達した後は、Si貫通ビア（TSV）を用いた三次元実装が採用される方向である。

すでに、米マイクロン・テクノロジーは、複数のDRAMチップと一個のコントローラ・チップを積層し、多数のTSVで接続した"Hybrid Memory Cube (HMC)"をハイエンドのネットワーク機器やスーパーコンピュータ向けに実用化している。

このチップは、DRAMのビット不良や、TSVに起因する不良を修復するとともに、マイクロプロセッサと高速通信するインターフェースの役割も果たす。

HMCのバンド幅（マイクロプロセッサとの間で1秒間にやり取りできるデータ量）は160Gバイト/秒と、積層DRAMを外側からワイヤボンディングで接続する従来方式の15倍に改善され、ビット当たりのエネルギー消費量も70%削減できたとしている。

ハイエンド向け3次元DRAMが普及してTSVのコストダウンが図られれば、三次元LSIがいずれはスマートフォンなどの民生電子機器にも普及することが期待される。



ロジックチップの上に多数のDRAMを積層してTSVで串刺ししたハイブリッド・メモリー・キューブ（HMC）（出所：Micron Technology）

半導体デバイスの高集積化は、二次元平面での微細化と三次元積層の両面で今後も極限まで進化し続けるであろう。 101

## 10.2 半導体業界の動向

### <ラピダスの発足>

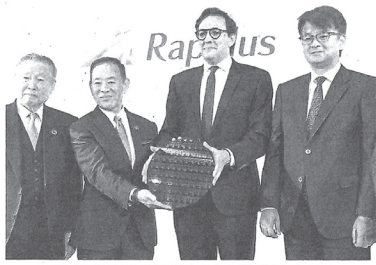
今年官民挙げての最先端集積回路の開発・製造を目指したラピダスが発足した。ロジックを中心とした最先端集積回路（おもにプロセッサ、マイコン）では、日本は少なくとも数世代以上遅れており、自力でそのギャップを埋めることはできないと思われた。そこでラピダスは起死回生の手段として2nmまでメドをつけたIBMの技術の提供を受けることになった。提携内容の詳細や提供額は発表されていないが相当なものになるであろう。

IBMは研究開発では世界の最先端を走っているグループのひとつであるが、製造規模や製造コストの面では課題があり、2015年に製造を放棄している。そのため、開発技術の有償提供は研究開発費の回収という意味でも、また世界に冠たるIBM計算機の要であるCPUのサプライチェーンの分散という意味でも望ましいと考えたのではないだろうか。

ここにもロシアや中国との地政学的な問題の間接的、直接的影響が見てとれる。今後はIBMの製造技術能力に加えて日本技術者の匠の技を発揮してIBM開発技術を咀嚼し、いかにC/Pの高い製造技術を立ち上げることができかが肝であろう。

米国の対中規制は最先端半導体製品だけでなく製造装置にも及び、中国をかなり追いつめていく。この影響はいつか負の連鎖として何らかの事件を起こさねば良いと願う。

# 先端半導体 日米欧で



撮影に応じるラピダスの小池社長(中央)、米IBMシニアバイスプレジデントのギル氏(同左)ら(13日、都内)

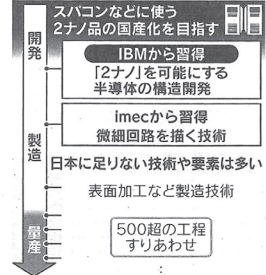
## ラピダス、IBMから技術提供 経済安保も念頭に

ラピダスが次世代半導体の国産化に向けて米欧からの技術導入を急いでいる。日本は半導体の製造装置などに強みを持つが、「3ナ」品と呼ばれる次世代半導体の生産で微細な回路を抽出する技術などをもたない。米IBMも米欧から足りない技術を提供する。半導体には500を超す工程があり、量産には課題も多い。(1面参照)

### 人材確保など課題多く

日本には半導体の製造に必要要素はそろって装置や素材などの分野で高い技術を持つ企業が多い。素材では信越化学工業が回路の基板となるシリコンウエハーのシェアで世界首位だ。回路の製造過程で基板表面に膜を塗ったり、洗浄をしたりする製造装置では東京エレクトロが強い。13日に都内で記者会見したIBMシニアバイスプレジデントのギル氏は「日本にはプロセス技術が豊富だが、回路の設計や製造に必要となる技術は、日本企業には不足している。ラピダスはこの回路の開発に関する技術ライセンスを得る必要がある」と話した。ラピダスの小池社長は「IBMと信頼関係を築けた。確実に量産を表現できる」と力を込めた。

### 米・欧から先端半導体の技術を習得する



ラピダスは6日、最新の製造技術を持つ台湾のラピダスと、米欧から先端半導体の技術を習得する。IBMから習得した「2ナ」を可能にする半導体の構造開発。imecから習得した微細回路を描く技術。日本に足りない技術や要素は多い。表面加工など製造技術。500超の工程すりあわせ。

(江口良輔)

## ラピダス、IBMから技術提供

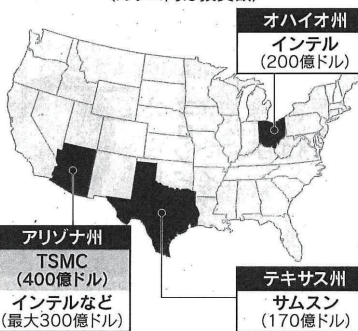
世界の大手も量産には苦戦している。かつてロジック半導体の技術的なリーダーだった米インテルは、10年代後半には先端品の立ち上げに手間取り、TSMCなどに後れを取った。現在、TSMCと競争を続ける韓国サムスン電子も、先端品の生産効率を高めていく必要がある。EUV(極端紫外線露光)とよばれる技術を取り込む。現在、国内で製造できるロジック半導体は15nm(40nm以上の製品にとどまるとは性能が不足している。台湾積体電器製造(TSMC)とソニーグループなどが熊本で製造する半導体も12品と、先端品と比べ数世代の遅れがある。半導体の生産には500を超える工程があり、微細な回路を形成する加工技術などは「原子レベルの精度」(ギル氏)が必要になっていて、先端装置を組み合わせて製造ラインを立ち上げた後、効率的に動かしたり、調整をこなしている。専門人材も国内では手薄になっている。

# TSMC、米と連携 一段と



TSMC創業者の張忠謀氏はかねて、米国生産はコストがかさむと指摘してきた—台湾総統府提供

### 主力3社が米国に相次ぎ先端工場を建設 (カッコ内は投資額)



【台北＝中村裕】半導体大手の台湾積体電路製造(TSMC)が米国への投資に一段と踏み込んだ。「3ナ」品と呼ばれる、現段階で世界最先端となる半導体の米国生産に初めて乗り出す。米国にとっては、自国での調達力が高まり、対中国戦略上も大きな一歩となる。ただ、先端半導体の「台湾集中」が解消するわけではなく、安全保障上の課題も残る。(1面参照)

## 中国対抗、米の悲願に対応 台湾生産集中に風穴

拠点	主な生産品目	生産能力(月あたり)
台湾	最先端品	100万枚以上
米国(アリゾナ)	先端品	5万枚以上
日本(熊本)	旧世代品	約5.5万枚
中国(南京、上海)	旧世代品	約8万枚

(注)発表や取材を基に作成。生産能力は12インチウエハー換算。熊本は2024年、アリゾナは24～26年にかけて量産開始予定

そのためTSMCは今回、アリゾナ州への投資を従来計画比3倍以上の400億ドル(約5兆5000億円)に一気に引き上げることを決めた。米政府が長年進めてきた誘致活動が実ったといえる。米国には現在、TSMCに匹敵する自国メーカーはない。米インテルは、TSMCや韓国サムスン電子との戦いに敗れ、米政府は危機感を抱いた。そこでトランプ前政権はTSMCに照準を合わせ、2018年ごろから誘致に本腰を入れた。紆余曲折(ゆよきせつ)があったものの、20年5月にはTSMCの誘致に

(次頁へ続く)

TSMCが現在、アリゾナ州で建設を進めている新工場は、「5ナ」品と呼ばれる半導体を造る先端工場に位置づけられる。TSMCにとって、海外で先端品を造る初の拠点となる。今後、同工場は「5ナ」ではなく、「3ナ」に技術進化させた4ナ品向けに改める。隣接する敷地に、最先端の「3ナ」品の新工場建設を始める。巨額の補助金

成功。巨額の補助金を案件に、TSMCを招き入れたことが勝因となった。その「快挙」から約2年7カ月、米政府は今回再び大きな果実を得ることになった。公表こそしないが、TSMCが今回、大幅に投資額を引き上げた背景にも、米政府から巨額補助金の確約があったとみられる。

TSMCの創業者である張忠謀(モリス・チャン)氏はかねて、米政府は要求が多い割に補助金が少ないことを公言し、批判してきたためだ。

張氏は、米政府を意図し「米国生産は非モロ(コスト)が高い。米国が半導体製造をやりたがるのは、よくないことだ。台湾製よりも60%もコストが低い」と強調。巨額の補助金があくまで米進出・投資の条件であることをアピールしてきた。ともあれ、主力納入先である米アップルなど、顧客の強い要請もあり、TSMCは追加の大型投資を判断。米国は先端半導体の生産地として地歩を固め、先端品の調達力

も高まることになった。自国メーカーの力ではない。台湾の採算には到底及ばない」と強調。一方、対立する中国は、先端品を量産できるレベルにまだない。「3年前などへの道のりは、はるかに速い先にある。安全保障リスク

米国は大きな一歩を踏んだが、それでも「台湾有事」などの国際社会が抱えるリスクが解消したわけではない。先端半導体の台湾への集中は、今後も続くからだ。米国では、アリゾナの工場をいくつも完成させた。そのため、米国で今

始まるのは4年後の26年のことだ。その間に台湾では今年から順次、計7カ所で3カ所の量産が始まる。さらにその先をいかに超えるかが、米政府の大きな懸念となる。ただ、生産拠点の分散化は容易ではない。TSMCは昨年からの今年にかけて、台湾域内で先端の新工場をいくつも完成させた。そのため、米国で今

後2つの工場を立ち上げても、世界の先端半導体の9割程度が台湾に集中する状況はさほど変わらなない。大手民間シンクタンクの台湾経済研究院で、アナリストを務める劉眞眞氏は「TSMCの先進的な製造工程は、依然として台湾に根ざしている」と強調。「今回、米国へ決めた追加投資も生産能力も、さほど大きくはない。米台協力の象徴的な意味合いが比較的強い投資だ」と指摘した。

# サムスン、日本に半導体拠点 先端品開発 素材・装置と研究

韓国サムスン電子が日本に半導体開発拠点を新設する。300億円超を投じ、横浜市内に先端半導体デバイス試作ラインを整備する。日本政府の補助金も活用する方向で調整しており、日本の素材や製造装置メーカーとの共同研究を進める。韓国トップ企業の拠点進出で日韓半導体産業の連携強化に一段と弾みがつく。

## 日韓産業連携に弾み

米調査会社ガートナーで台湾種別半導体製造(TSMC)に次ぐ世界2位のサムスンの2022年半導体売上高は、TSMCは茨城県に開発拠点を開設する(約9兆円)に生

産拠点を建設中で、半導体の世界トップ2が日本に研究開発拠点を開設することになる。サムスは横浜市鶴見区に家電などの研究所を構えており、新たに半導体専門の開発拠点を同市内に設ける。年内に整備を始め、25年の中核拠点を目指す。数百人規模の雇用を生む見通し。サムスは「コメントは控える」としている。日本政府に対し、半導体施設建設への補助金受給を申請。経済産業省は海外企業も含めて投資額を補助する枠組みを持つ

半導体1位・2位が日本に拠点開設 22年半導体売上高

1	TSMC(台)	758億ドル
2	サムスン(韓)	655
3	インテル(米)	583
4	SKハイニックス(韓)	362
5	クアルコム(米)	347
6	マイクロン(米)	275
7	ブロードコム(米)	238
8	AMD(米)	232
9	TI(米)	188
10	メディアテック(台)	182

(注)ガートナー調査をもとに日経作成

は半導体でも双方の強みを

をもち寄る形で、経済分野での協力関係が深まることとなる。各国にとって、半導体は経済安全保障上の戦略物資となっている。中国は軍事利用も可能な半導体産業の集積を推進。各国は中国を組み合わせ、半導体供給網の確立を急いでいる。日本政府も半導体産業の復興に向けた戦略をこなし、補助金の予算を確保し、外資半導体メーカーを誘致し、先端半導体の量産を目指す「ラピッド」の設立も主導した。今後は米国や韓国、台湾などとの連携強化が成長のカギとなる。

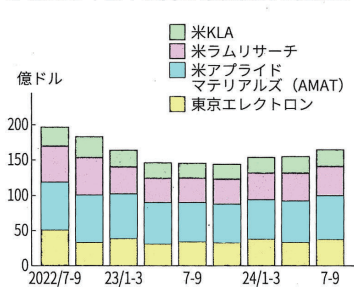
をもち寄る形で、経済分野での協力関係が深まることとなる。各国にとって、半導体は経済安全保障上の戦略物資となっている。中国は軍事利用も可能な半導体産業の集積を推進。各国は中国を組み合わせ、半導体供給網の確立を急いでいる。日本政府も半導体産業の復興に向けた戦略をこなし、補助金の予算を確保し、外資半導体メーカーを誘致し、先端半導体の量産を目指す「ラピッド」の設立も主導した。今後は米国や韓国、台湾などとの連携強化が成長のカギとなる。

# 世界の半導体装置 減速

一時、伸び鈍化するも長期的には半導体製品の伸びに依りて伸長すると推測される。

## 主要8社1〜3月減収・伸び鈍化

世界の半導体製造装置メーカーの業績減速が鮮明になってきた。主要9社のうち8社で2023年1〜3月期(一部2〜4月期)の売上高が前年同期比で減少、または増収率が鈍化する。半導体市場の悪化で需要が鈍り、米国の対中輸出規制も響く。一方で悪材料がほぼ出尽くしたとの見方から株価は早くも回復している。今後は業績回復の確度と反発力が焦点となる。



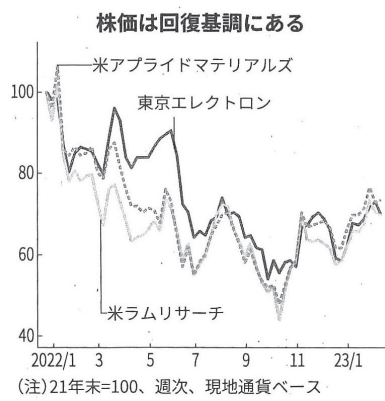
(注)米ドルベースの四半期売上高、23/1-3以降は市場予想。AMATは決算四半期が1カ月遅い

## 投資抑制・対中輸出規制響く 回復期待先行で株価復調

国内半導体装置メーカーの対中輸出規制に関する決算コメント

東京エレクトロン	想定ほどではないが影響は大きい
ニコン	業績への影響は全くない
アドバンテス	直接的に顧客に売れなくなるリスクは軽微
東京精密	未知数だが感覚的に中国向け売り上げの半分程度に影響か
ディスコ	前工程への規制でウエハー製造が減る可能性がある

「メモリー顧客向けでかなりの受注キャンセルや先送りが発生している。ブラリス・ヒル最高財務責任者は同日の電話記者会見でこう説明した。好調な自動車向けなどが下支えするものの、最先端の演算用ロジック、ファウンドリ(製造委託)向けも弱含んでいるという。大手9社の22年10〜12月期(AMATは11〜1月期)は米ラムリサーチやアドバンテスなどが最終増益を確保していた。ただ各社の1〜3月期(同2〜4月期)は売上高予想をみると減速傾向が鮮明だ。ラムリサーチや東京エレクトロンなど6社の売上高が前年同期比で減る可能性がある。増収を見込むアドバンテスとSCREENホールディングスも伸び率は約2年ぶりの低水準となっている。米国の対中輸出規制も



重荷となっている。ラムリサーチは23年に売上高で20億〜25億ドルの影響が出る見込み。中国半導体メーカーの設備投資が滞ることにより米国勢以外の装置需要も減っている。22年10〜12月期では東エレクトの中国向け売上比率は22%と前年同期比で約5割減少した。

「米国の装置が入らなければ中国の顧客がなかなか生産できない。その結果、我々の装置も入らない」となる。東エレクトの川本弘執行役員はこう説明する。

対中規制を巡っては日本やオランダも足並みをそろえる見通しで、今後影響が広がる可能性がある。

後工程のウェハーをチップに切り分ける装置を手掛けるディスコは警戒する。「規制は前工程が中心だが、規制が入れば影響が拡大しなければ影

響は限定的」(ゴールドマン・サックス証券の中村修平氏)との見方もある。

検査装置を手掛けるアドテストも「中国顧客の投資計画が見直される可能性があり(装置需要を)注視する」と話す。

もっとも、株式市場では当面の悪材料がほぼ出尽くしたとの見方も広がっている。各社の株価は22年以降大きく調整したものの、足元では昨年末比で約2割高い水準だ。半導体の在庫調整は23年上半年期で一巡するとの予想が多く、「製造装置市場は23年後半ごろから徐々に回復」(東エレクトの河合利樹社長)というシナリオへの期待が高まっている。

日本政府による対中輸出規制への追従についても「(昨年10月公表の米国による規制から)規制対象が拡大しなければ影

響は限定的」(ゴールドマン・サックス証券の中村修平氏)との見方もある。

今後の焦点はまず回復期の確度だ。メモリー復調が欠かせないが、「中華スマホなど最終需要が弱いままなら装置需要の戻りも緩慢になる」(SMB C日興証券の花屋武氏)との指摘がある。半導体大手の動向を巡っても「23年に大きく投資を減らさない」台湾積体電路製造(TSMC)や韓国サムスン電子の投資計画が下振れするリスクは残る」(三井住友トラスト・アセットマネジメントの片山智宏氏)。

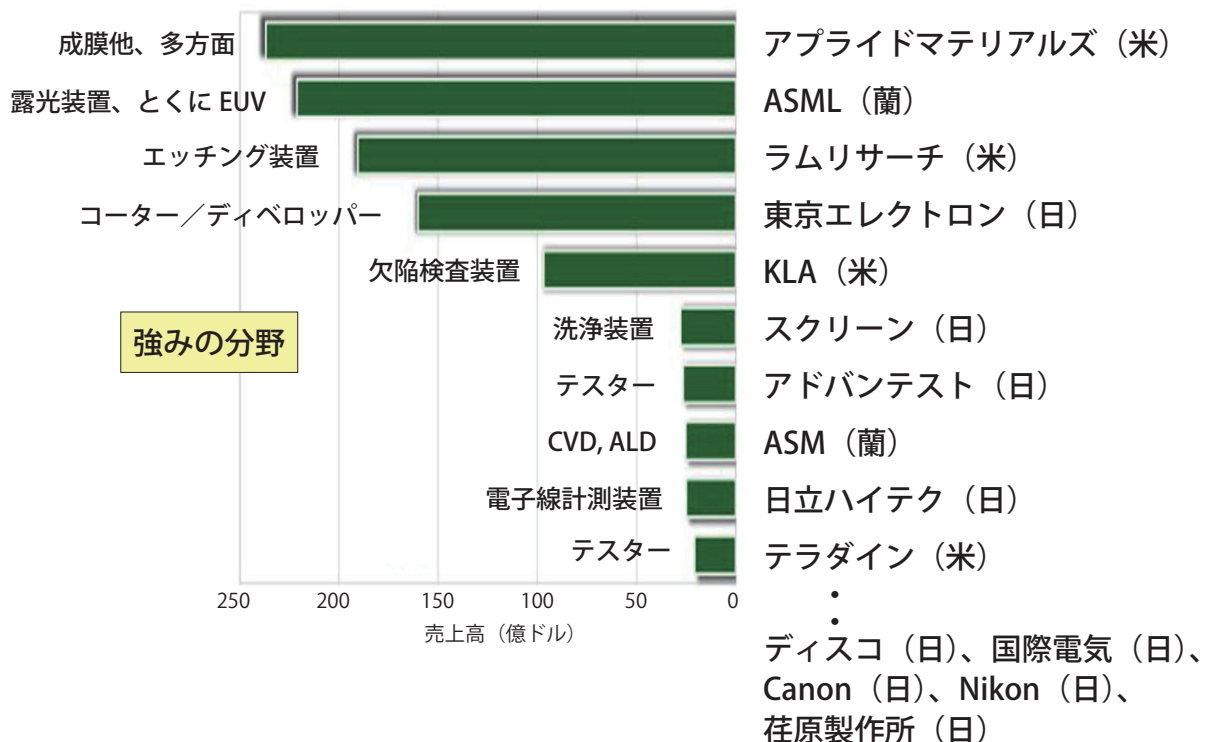
回復局面での反発力も不透明だ。東エレクトの河合社長はデータセンター関連の需要や各国政府の半導体産業への補助金なども踏まえ「24年の前工程向け装置市場は過去最高だった22年と同等かそれ以上になる」と見込むが、「最終需要への懸念などから株式市場は確信を持っていない」(三井住友トラストAMの片山氏)。株価が本格的な上昇トレンドに戻るための材料はまだ不足している。

(堤健太郎、松浦奈美)

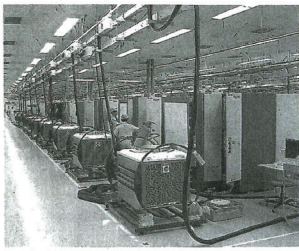
## 半導体製造・検査装置メーカー

< TECH+ ウェブサイトより >

### 2022 年売上高順位



# 半導体検査、強気の設備投資



半導体の構造が3次元化する中でアドバンテストの検査装置の需要が高まっている

## 超微細・3次元化・EV向け 市況悪化も需要拡大

半導体の検査装置メーカーが積極的な設備投資に動く。半導体回路が超微細に描く技術や複数の半導体を積み重ねる技術、電気自動車(EV)向けパワー半導体などの技術の進展に伴い、高性能の半導体検査装置の需要が増している。半導体市況の悪化という向かい風が吹く中、中長期で需要拡大が見込まれる分野に重点投資する。

東京精密は埼玉県熊谷市に工場を新設し、2023年7月から稼働する。投資額は約10億円。半導体ウェハーに電気を流して不良品がないかを検査する装置を増産する。東京精密はこの装置で世界で16割のシェアを持つ。増産後に同社全体の装置生産能力は前年度比で1.6倍に増える。

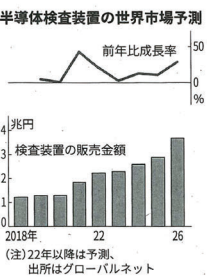
同じ分野の検査装置部品を手掛ける日本マイクロニクスも、同様に増産設備を稼働させている。同社は、埼玉県川口市に工場を新設する。24年8月までの竣工を目指す。

半導体の超微細加工が、検査装置の需要増加の第一の追い風となっている。記憶半導体や演

算処理用半導体への期待する。先端品では、回路線幅が1キタ(ナノ)20、ア(ナノ)は10億分の1にまで微細化が進んでいる。目に見えない微細な傷でも電気ショートや断線の原因となる。そのため、半導体の製造だけでなく、製品の性能確保に目が増え、検査の手間や時間がかかる。量産アイテムでも、ナノメートル単位で計測する精度が必要になる。

半導体回路が超微細になるのは、EUV(極紫外線)という最新露光技術が欠かせない。EUVは制御が難しいため、ばらつきや欠陥を精密に見つけられる検査装置が必要となる。

EUVに搭載するパワーエレクトロニクスは、露光装置の前後に検査をする機会が増える。検査装置の台数も伸びると期待する。



### 東京精密や日本マイクロニクス 新工場

検査装置を市場投入した。EV用パワー半導体は高電圧・大電流を扱うため、耐久性を入り込み検査しなければならぬ。光学顕微鏡の技術を使い、一般的な装置の5倍の精度で検査する。

最先端技術を活用しようと、装置各社の研究開発投資も増える。半導体ウェハー向け回路版の欠陥検査装置を手掛けるレーザーテックは23年6月期に前期の4.3倍の230億円の設備投資を計画する。横浜市に研究開発拠点を建設中で、23年7月稼働を目指す。演算処理用半導体の検査装置を製作できるクリンルームなどを備える。

新型コロナウイルスの感染拡大時にデジタル向け需要を先見した反動で、半導体市況は調整期に入っている。製造装置や検査装置にも冷え込みは波及し、顧客から納期の先送り要請や受注減が一部出てきている。

一方、微細化や3次元化、EV用パワー半導体などの技術革新が新たな需要を中長期的に創出する。露光調整による目元のぼやけなども左右されている。

装置各社は成長領域を重点投資し、利益拡大を目指す。調査会社のグローバルネットによると、半導体検査関連装置の世界市場規模は20年比で3倍近い3兆6000億円規模に拡大すると見通す。

(松浦崇実)

日経記事に採り上げられた検査装置製造メーカー

- 東京精密
  - ウェハーの電氣的不良検査装置
- 日本マイクロニクス
  - ウェハー電気検査装置部品製造
- 日立ハイテック
  - 電子ビーム計測装置
- アドバンテスト
  - 三次元化が装置需要牽引
- 東レエンジニアリング
  - パワー半導体検査装置
- レーザーテック
  - 欠陥検査装置

# 強い日本の半導体材料メーカー

＜出展：経済産業省マイクロエレクトロニクスに係る産業基盤実態調査＞

### シリコンウェハ

2019年：123億ドル

- SKシムロン (韓国) 2%
- 信越化学工業 (日本) 29%
- SUMCO (日本) 22%
- グローバル・ウェーハズ (台湾) 20%
- シルトロニック (ドイツ) 15%
- その他 11%

(11nineの超高純度ウェハ：300mm<sup>φ</sup>主流、他に200mm<sup>φ</sup>、150mm<sup>φ</sup>)

### フォトレジスト

2019年：13.9億ドル

- JSR (日本) 27%
- 信越化学工業 (日本) 26%
- 東京応化工業 (日本) 26%
- 住友化学 (日本) 11%
- 富士フィルム (日本) 10%
- その他 9%

(ウェハ上に塗布する感光性樹脂)

### スラリー

2019年：12億ドル

- キャボット (米国) 32%
- 富士フィルム (日本) 14%
- 昭和三井 (日本) 11%
- フジミ (日本) 10%
- その他 11%
- 4%
- 4%
- 3%
- 1%

(CMP(Cheical Mechanical Polishing) で用いる研磨剤)

### フォトマスク

2019年：41億ドル

- 内製 63%
- 大日本印刷 (日本) 10%
- 凸版印刷 (日本) 10%
- フォトロニクス (米国) 9%
- 台湾マスク (台湾) 2%
- その他 2%
- HOYA (日本) 4%

(ウェハ上に回路を焼き付けるパターンを形成したマスク)

### 高純度ガス

2019年：5.8億ドル

- JX金属 (日本) 32%
- ハネウェルエレクトロニクス (米国) 21%
- 東ソー (日本) 20%
- プラクシア (米国) 20%
- その他 7%

(スパッタでウェハ上に堆積する材料：Cu, Ta, Al, Ti, W, 等)

## 10.3 TCAD への期待

デバイス開発および集積化プロセス開発の立場から、TCADに対する期待・要望をあげてみる。

### ①リアルデバイスの性能解析

企業あるいは大学・政府研究機関で、すでに試作・製作しているデバイスの性能は、実デバイスを測定すればかなりの程度理解することができる。それを様々な条件を変えて性能を明らかにし、包括的な理解を助ける。たとえば、構造パラメタ、プロセス条件、測定条件（電力、温度、圧力、加速度など）を変化して、**デバイス特性の理解を深め、最適な構造を探索する**。これによって、**試作規模の大幅な削減と開発期間の短縮**が実現できる。

### ②バーチャルデバイスの性能解析

既存製造技術では実現するのが困難な複雑な構造を机上で実現し、性能解析を行う。たとえば、Si、SiC、GaNのパワーデバイスの**複雑な構造をシミュレートし最適な構造を得る**。さらには、**新規半導体基板を用いた新規デバイスの性能予測**を行う。これによって、**新たな市場を開拓できる可能性が生じる**。

大別すれば、これら二様の用途があると考えられる。独創性を重んじる先端デバイスの研究者にとっては②が魅力的であるが、市場に直結すべき企業の研究開発者にとってはまず①が必要であろう。

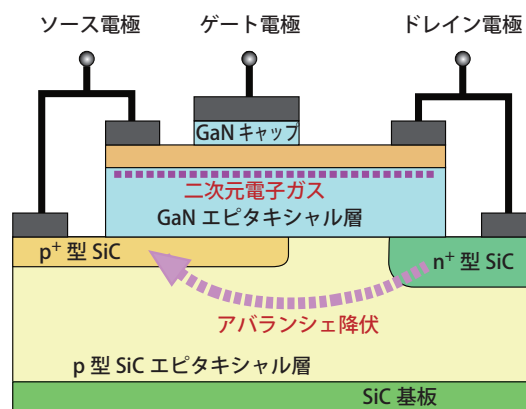
111

2023-6-2 修正

## 新規な材料・複雑な構造を融合した高性能デバイスの性能予測

<産総研・先端パワーエレクトロニクス研究センター・ウェブサイトより転載>

### ヘテロ接合を用いた高性能パワートランジスタ



### GaN と SiC の複合デバイス

SiC アバランシェダイオードは GaN トランジスタのソースドレイン間に接続され、電圧破壊保護に用いられる

112

## 11. 終わりに

事実上 1970 年から始まった集積回路の革新は、規模や処理能力、さらにはコストの面でも **1 億倍**に達する向上をもたらした。しかしその向上分は、肉眼の認識限界に達した動画像の精細度、より人間の思考に近づく AI の出現、ストレスのない超高速通信手段の充実などに費やされ、それほどの恩恵を感じていないのは贅沢としかいいようがない。

そしてデバイスの寸法が**原子十個分の大きさ**に近づき、否応なく物理限界が見え始めた。また、コスト面からも DRAM に代表される大規模化は 1G ビットから鈍化し始めている。

今後 10 年間にブレークスルーは出現するであろうか。出現するとすればそれはシリコンの延長上にあるのかどうか、とても興味深い。自分の目で見届けたいものである。

113

## 修正記録

(1) 2023-6-2 : p.36( 図面出所明記)、 p.112( 基本図面出所明記)

114



アドバンスソフト  
からの情報提供

1. 今後のセミナー予定
2. セミナー資料のダウンロード
3. アーカイブ動画のご案内

Copyright ©2023 AdvanceSoft Corporation. All rights reserved.

## アドバンスシミュレーション・セミナー2023 開催予定一覧

### 第3回以降の開催日程

※プログラムは変更となる可能性があります。

No.	開催日	講師の先生方	テーマ
第3回	6月22日(木) 特別セミナー 定員200名	<b>「複雑流動現象の数値シミュレーション」</b> 大阪大学 基礎工学研究科 機能創成専攻 教授 後藤 晋 様	複雑流動・機械学習
	午前 or 午後 (2.5時間)	<b>「機械学習による流体解析の拡張」</b> University of California, Los Angeles (UCLA) 教授 平 邦彦 様	
第4回	7月21日(金)	<b>「GPU スパコンによる混相流シミュレーション ・流体構造連成のシミュレーション」</b> 東京工業大学 学術国際情報センター 教授 青木 尊之 様	流体・HPC
第5回	8月3日(木)	<b>「原子力安全に必要な計算科学技術への期待」</b> 東京大学大学院 工学系研究科 原子力国際専攻 教授 笠原 直人 様	原子力安全
第6回	9月14日(木)	<b>「量子コンピュータと量子アニーリングマシン : 基礎から最先端まで」</b> 国立研究開発法人 産業技術総合研究所 新原理コンピューティング研究センター 副研究センター長 川畑 史郎 様	量子コンピュータ
第7回	10月6日(金)	<b>「爆轟から見える CAE の方向性」</b> 青山学院大学 理工学部 名誉教授 林 光一 様	爆轟
第8回	11月10日(金)	<b>「都市のデジタルツイン」</b> 国立研究開発法人 産業技術総合研究所 デジタルアーキテクチャ研究センター 総括研究主幹 中村 良介 様	デジタルツイン

Copyright ©2023 AdvanceSoft Corporation. All rights reserved.

下記のURLから、過去のセミナー資料をダウンロード可能です。  
<https://www.advancesoft.jp/download/>



### シミュレーション図書館 (資料ダウンロード) について

- 初めてご利用いただくお客さまは、「新規メンバー登録 (フォーラム会員登録)」をお願いいたします。ご登録いただきますと、いただいたメールアドレスあてにダウンロード用のログインパスワードをお知らせいたします。
- ログインパスワードをお持ちのお客さまは、お客さまのご登録されたメールアドレスと、こちらからお知らせしましたパスワードで、ログインしてください。ログイン中はどの資料もダウンロードいただけます。
- 会社案内、会社概要、開発実績は、ログイン不要でダウンロードいただけます。
- ご登録いただいたメールアドレスあてに、メールマガジンやアドバンスソフトからのご案内をお送りさせていただきます場合がございますので、ご了承ください。
- 資料に含まれている内容を、その一部でも著作権者の許諾なしに、複製、改変、配布を行うことおよびインターネット上で提供する等により、一般へ送ることは法律によって固く禁止されています。

### 資料カテゴリー一覧

パッケージソフトウェア▷ ナノ・バイオ 半導体 流体 管路系 二相流 防災 構造 統合環境  
 解析・コンサルティング▷ 防災・地震 二相流 2次電池 その他

### 半導体

【半導体】> セミナー資料 (アドバンスソフトの半導体デバイス、電磁波解析のご紹介 ~DX、グリーンイノベーションを加速する数値解析シミュレーション~) 20221117\_all 【全体】

カテゴリー: 半導体 パッケージソフトウェア

【半導体】> セミナー資料 (半導体デバイス3次元TCADシステム Advance/TCAD 最新動向セミナー) 20181225\_all 【全体】

カテゴリー: 半導体 パッケージソフトウェア

【半導体】> セミナー資料 (半導体デバイス3次元TCADシステム Advance/TCAD 製品紹介セミナー) 20190828\_all 【全体】

カテゴリー: 半導体 パッケージソフトウェア

【半導体】 Advance/TCAD > セミナー資料 (オンラインセミナー「アドバンスソフトの電磁波、半導体デバイス解析のご紹介 ~IoTを支える数値解析シミュレーション~」) 20200825\_all 【全体】

カテゴリー: 半導体 パッケージソフトウェア

【半導体】 Advance/TCAD > セミナー資料 (半導体デバイス3次元TCADシステム発売のご紹介セミナー)

Copyright ©2023 AdvanceSoft Corporation. All rights reserved.

YouTubeにて、セミナーのアーカイブ動画を配信中  
<https://www.youtube.com/user/advancesoft>



- 【セミナー動画】第10回 アドバンス・シミュレーション・セミナー 2023年4月21日 (金) 開催 [防災・インフラ分野でのシミュレーション] advancesoft • 0 回視聴 • 35分前
- 【セミナー動画】第10回 アドバンス・シミュレーション・セミナー 2023年1月20日 (金) 開催 [環境対策を身近に感じることができる...] advancesoft • 34 回視聴 • 2 か月前
- 【セミナー動画】第9回 アドバンス・シミュレーション・セミナー 2022年12月23日 (金) 開催 [「JAMSTECの最先端地球科学」回] advancesoft • 98 回視聴 • 3 か月前
- 【セミナー動画】第6回 アドバンス・シミュレーション・セミナー 2022年11月11日 (金) 開催 (動的破壊進展解析と大規模粒子「...



- 【セミナー動画】 NanoLabo/NeuralMD 新機能紹介セミナー 2023年4月20日 (木) 開催 advancesoft • 2 回視聴 • 6 時間前
- 【セミナー動画】 OpenModelica 活用セミナー 2022年11月30日 (水) 開催 advancesoft • 166 回視聴 • 4 か月前
- 【セミナー動画】 アドバンスソフトの半導体デバイス、電磁波解析のご紹介 ~DX、グリーンイノベーションを加速する数... advancesoft • 70 回視聴 • 4 か月前
- 【セミナー動画】 NanoLabo 新機能、新製品 NeuralMD Pro ご紹介セミナー 2022年11月10日 (木) 開催

Copyright ©2023 AdvanceSoft Corporation. All rights reserved.





**警告**

このレポートに収録されている文章および内容については、ご自身のために役立つ用途に限定して無料配布しています。このレポートを、販売、オークション、その他の目的で利用するには、著作権者の許諾が必要になります。このレポートに含まれている内容を、その一部でも著作権者の許諾なしに、複製、改変、配布を行うことおよびインターネット上で提供する等により、一般へ送ることは法律によって固く禁止されています。